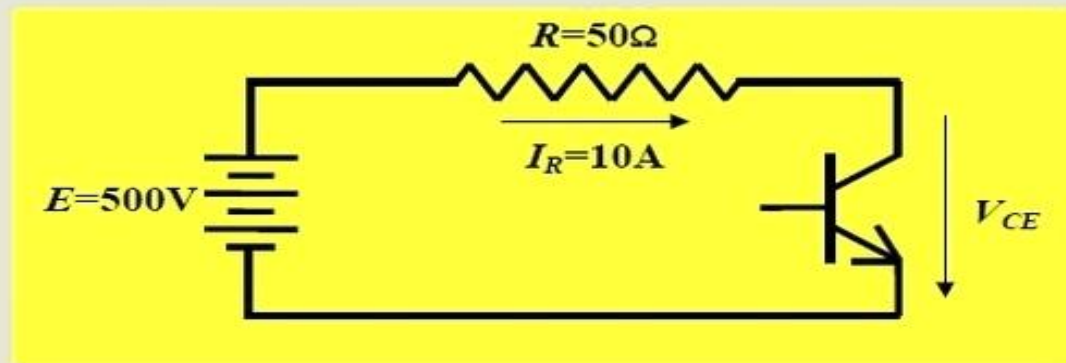


ELECTRONICA INDUSTRIAL

**El objetivo de la
ELECTRONICA DE
POTENCIA es:**

*“Modificar, utilizando dispositivos
de estado sólido, la forma de
presentación de la energía
eléctrica”*



AUTOR: MILLER RAMOS

0
1
6

ELECTRONICA INDUSTRIAL

TEMA 1. INTRODUCCIÓN AL MODELADO Y ANÁLISIS DE CIRCUITOS DE POTENCIA

1.1. GENERALIDADES.

1.2. REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE POTENCIA.

1.3. DESARROLLO EN SERIE.

1.3.1. Cálculo de Armónicos.

1.3.2. Potencia.

1.3.3. Cálculo de valores eficaces.

1.4. FORMULACIÓN SISTEMÁTICA UTILIZANDO VARIABLES DE ESTADO.

ELECTRONICA INDUSTRIAL

- Uso de Fuentes de Alimentación, Componentes Reactivos e Interruptores. (no Resistencias)
- Definición de Interruptor Ideal:



$$R_{off} = \infty, V_{BD} = \infty, T_{on} = 0$$

a) Interruptor Abierto

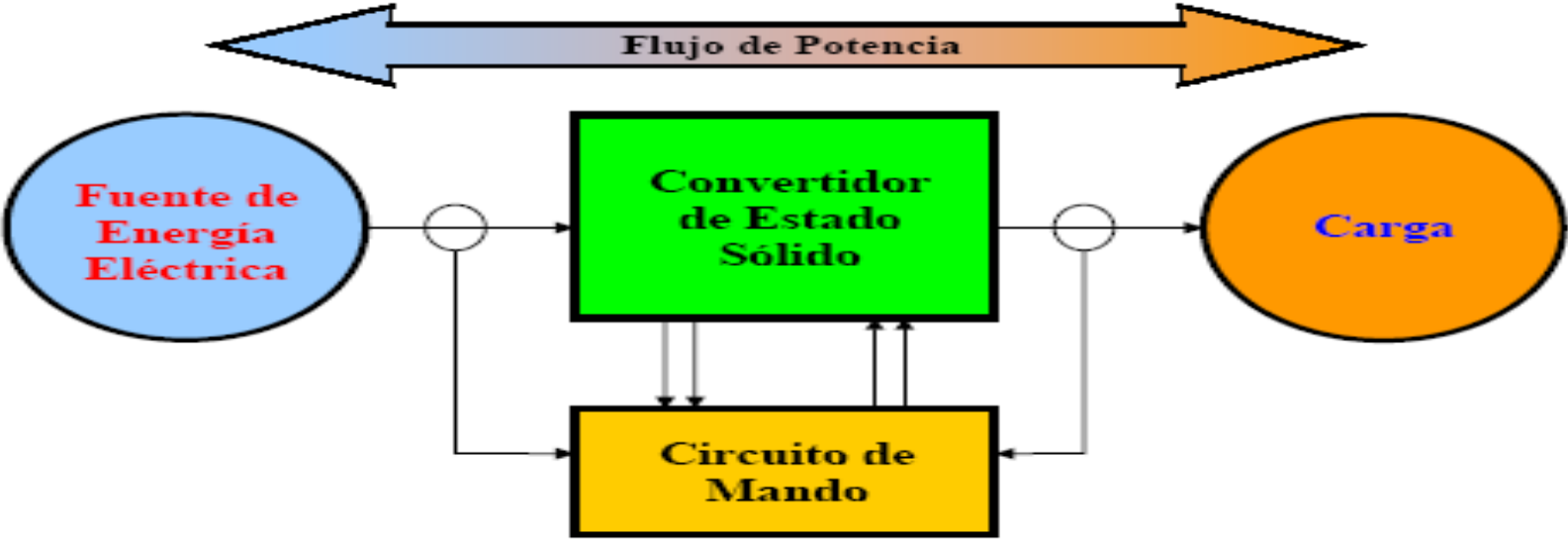


$$R_{on} = 0, I_{on} = \infty, T_{off} = 0$$

b) Interruptor Cerrado

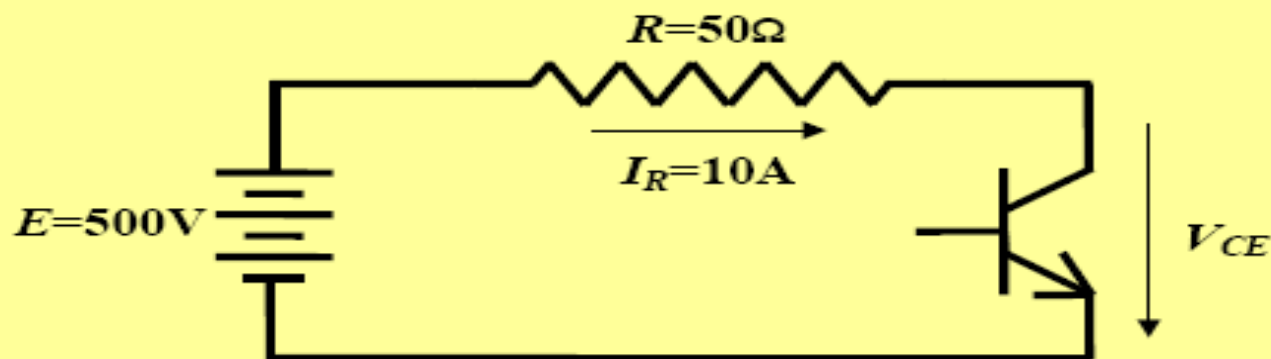
Otras características a tener en cuenta son: coste del dispositivo y de los elementos auxiliares, potencia necesaria para controlar el dispositivo.

GENERALIDADES



<u>Fuente de Energía</u> • Alterna (Mono ó Trifásica): • Red Eléctrica • Generador aislado: • Diesel • Eólico • Continua: • Baterías • Celdas de Combustible • Paneles Solares	<u>Carga</u> • Alterna (Mono ó Trifásica): • Motor • Estufa • Horno • Iluminación • ... • Continua: • Motores
<u>Circuito de mando</u> • Microprocesadores/DSP • Circuitos microelectrónicos: • ASIC • FPGA	<u>Convertidor de potencia</u> • Interruptores • Componentes reactivos: • Transformadores • Bobinas • Condensadores

REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE POTENCIA



Ejemplo simple con un solo interruptor.

Real:	I_C	V_{CE}	V_{Res}
Cortado	1mA	499.95V	50mV
Saturado	9.96 Amp	2V	498V

Valores reales

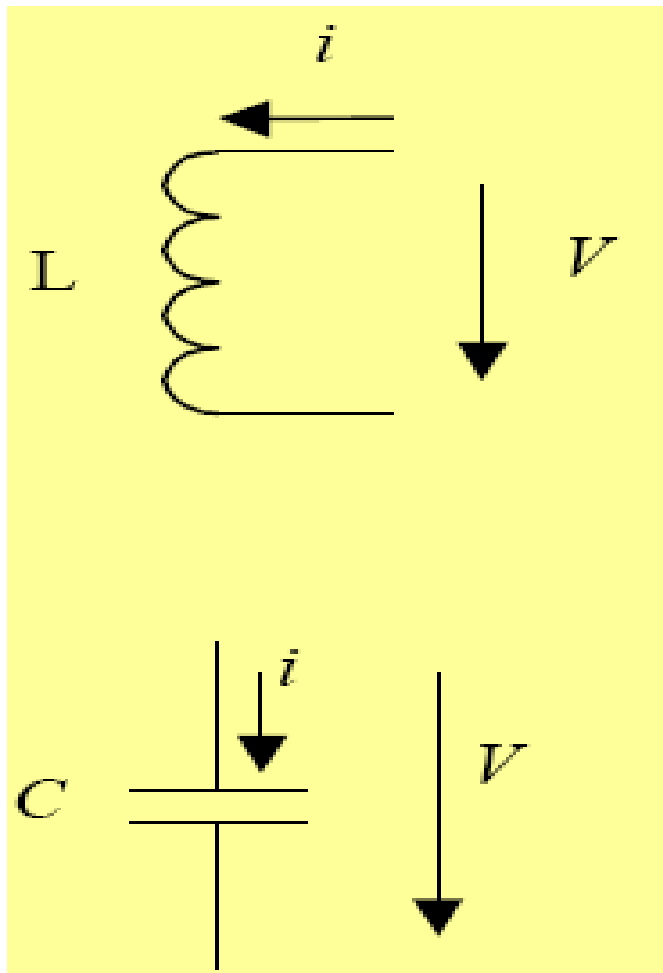
Ideal:	I_C	V_{CE}	V_{Res}
Cortado	0 Amp	500V	0mV
Saturado	10 Amp	0V	500V

Valores ideales

Error (%):	I_C	V_{CE}	V_{Res}
Cortado	0.01	0.01	0.01
Saturado	0.4	0.4	0.4

% de error sobre el valor máximo.

REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE POTENCIA. Elementos Básicos



$$v = L \frac{di}{dt}$$

$$i(t) = i(t_0) + \frac{1}{L} \int_{t_0}^t v(t) dt$$

$$\xi = \int i v dt = L \int i di = \frac{1}{2} L i^2$$

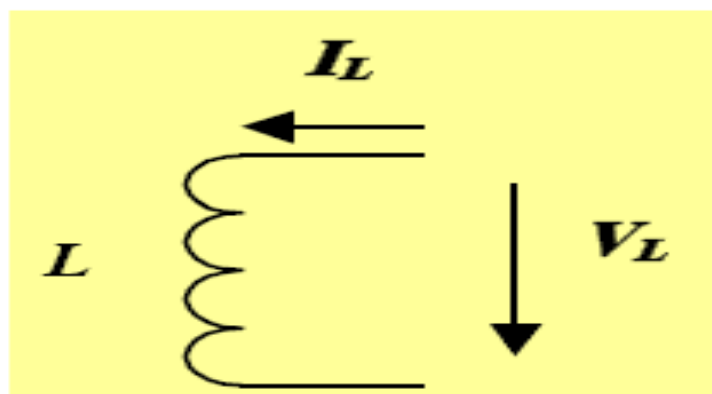
$$i = C \frac{dv}{dt}$$

$$v(t) = v(t_0) + \frac{1}{C} \int_{t_0}^t i(t) dt$$

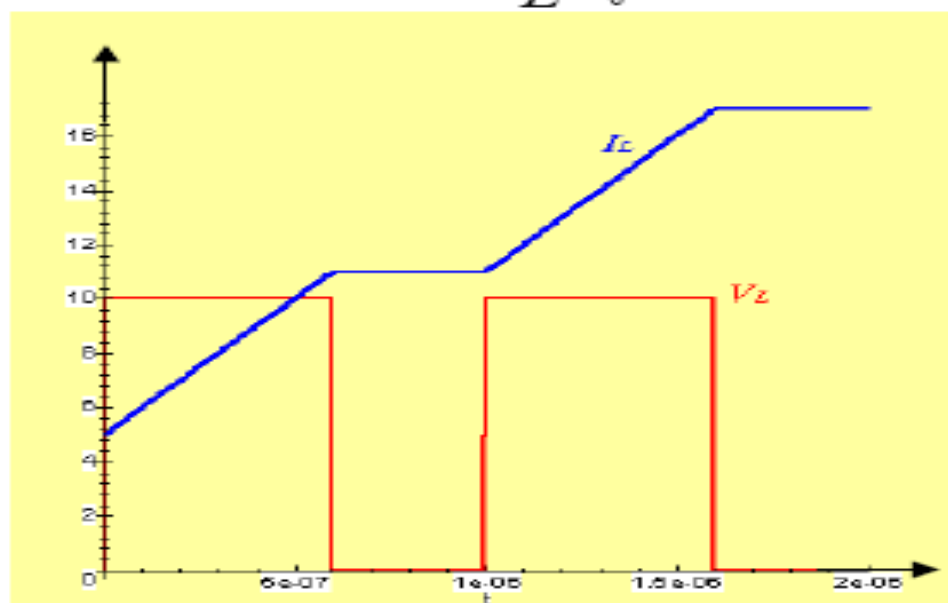
$$\xi = \int i v dt = C \int v dv = \frac{1}{2} C v^2$$

Ecuaciones fundamentales de Bobinas y Condensadores

REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE POTENCIA. Elementos Básicos

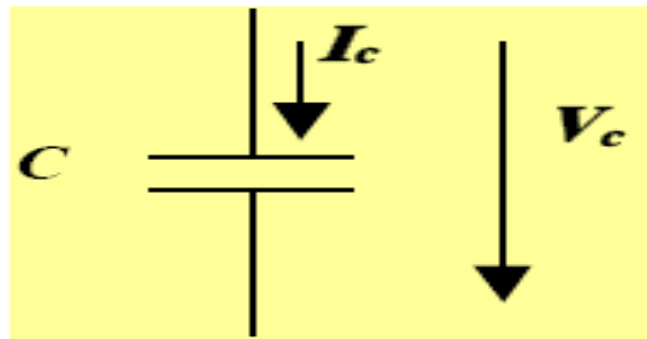


$$i(t) = i(t_0) + \frac{1}{L} \int_{t_0}^t v(t) dt$$

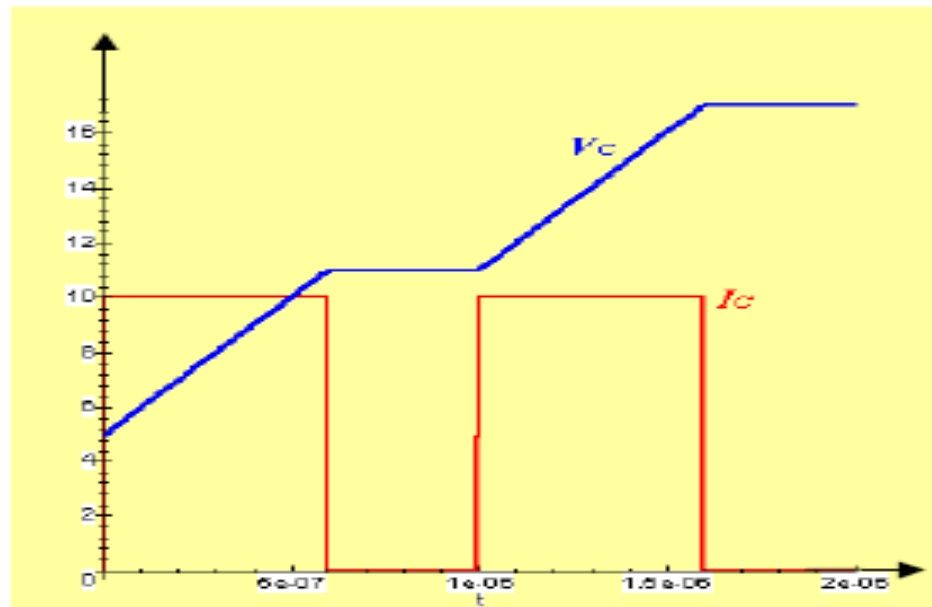


Funcionamiento de una Bobina al aplicar una tensión constante

**REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE
POTENCIA. Elementos Básicos**

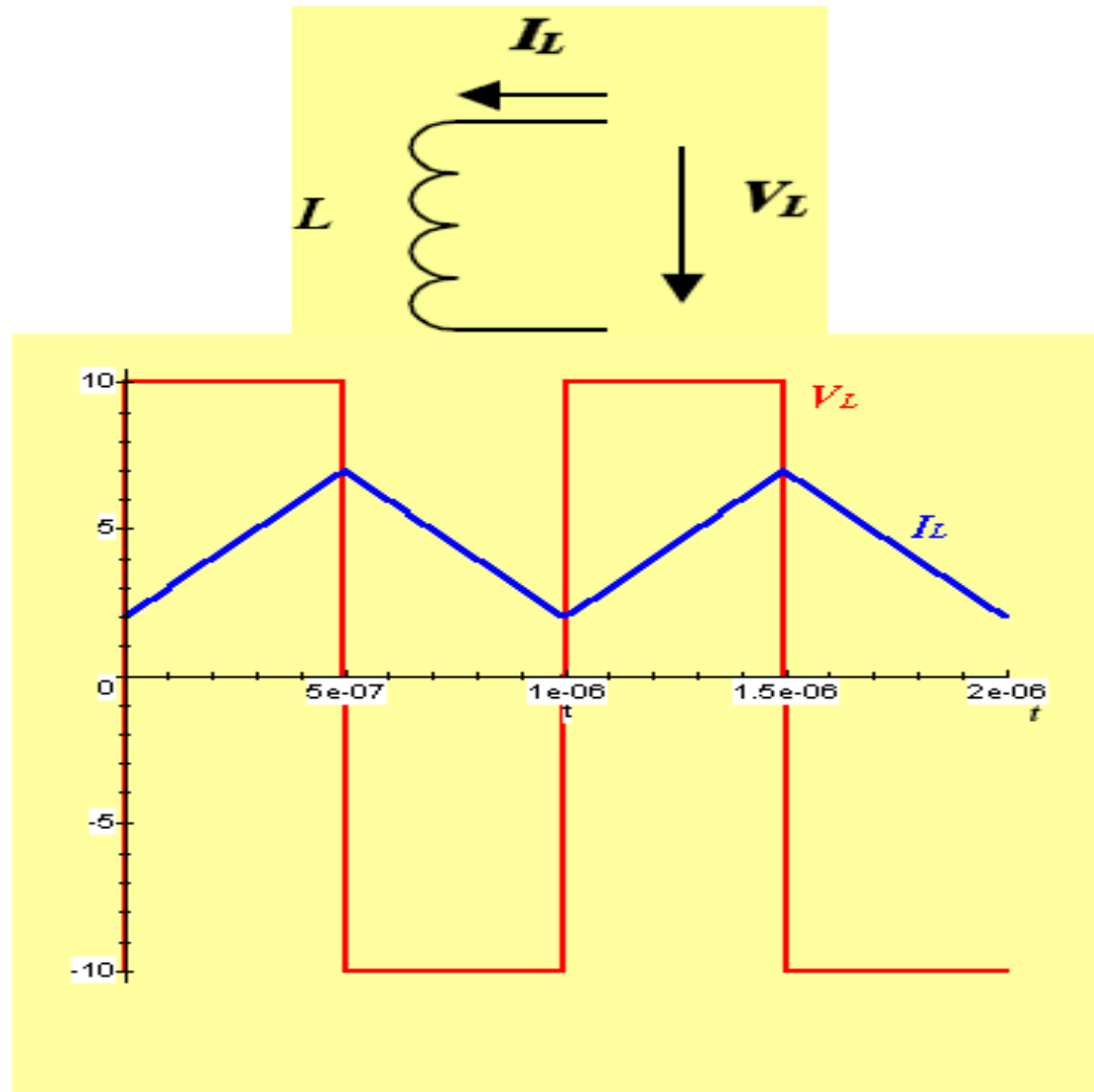


$$v(t) = v(t_0) + \frac{1}{C} \int_{t_0}^t i(t) dt$$



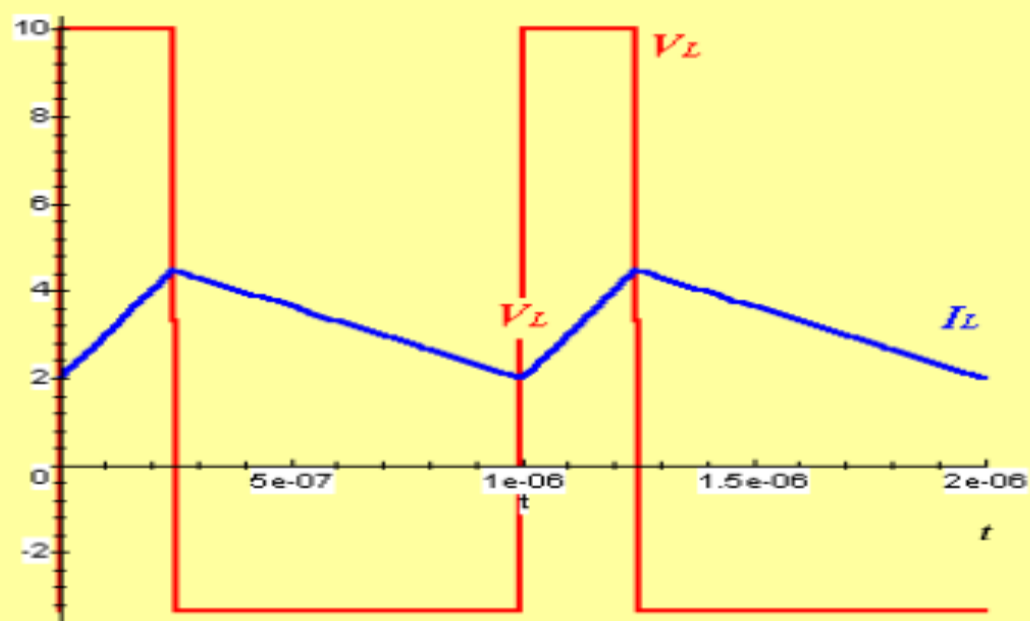
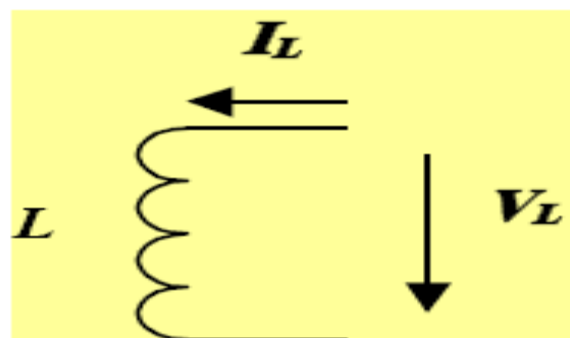
Funcionamiento de un Condensador al aplicar una corriente constante

**REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE
POTENCIA. Elementos Básicos**



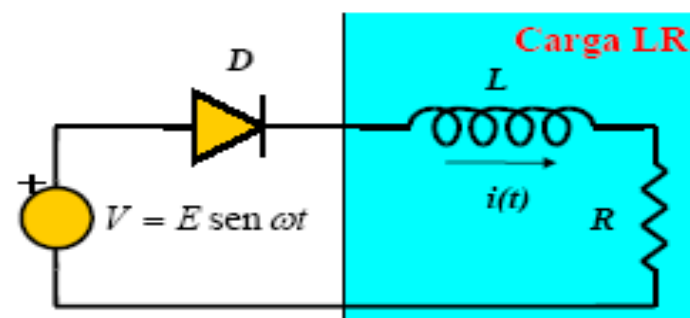
Funcionamiento de una Bobina al aplicar una tensión alternada positiva y negativa

***REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE
POTENCIA. Elementos Básicos***



Funcionamiento de una Bobina al aplicar una tensión alternada positiva y negativa

REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE POTENCIA. Ejemplo



Suponiendo como condición inicial $i(0)=0$, cuando V se hace positivo en $t=0$, el diodo se polariza directamente y empieza a conducir. El circuito equivalente si se supone el diodo ideal será:



Circuito equivalente en el primer intervalo

Ecuación de mallas: $V = E \cdot \sin \omega \cdot t = R \cdot i + L \frac{di}{dt}$

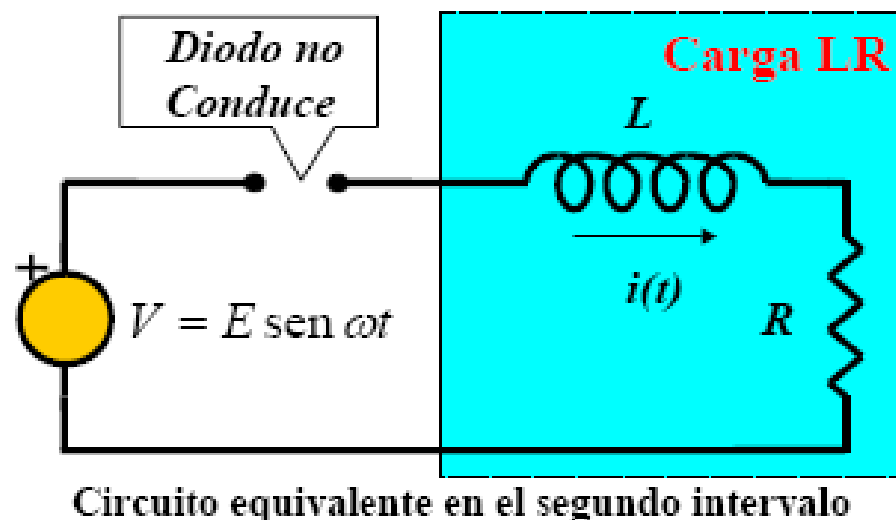
que, para $i(0) = 0$ tiene una solución del tipo:

$$i(t) = \frac{E}{\sqrt{R^2 + L^2 \omega^2}} \left(\sin \varphi \cdot e^{-\frac{Rt}{L}} + \sin(\omega \cdot t - \varphi) \right)$$

Este circuito es válido para el análisis en tanto $i(t) \geq 0$. Sea t_1 el instante en el que la intensidad se anula. El valor de t_1 se obtiene de resolver la ecuación $i(t_1)=0$

REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE POTENCIA. Ejemplo

Si $t > t_1$ en el circuito anterior resulta $i(t_1) < 0$ y el diodo debería conducir una corriente negativa. A partir de ese instante, el circuito anterior no es válido ya que el diodo se corta. El nuevo circuito equivalente es:



Este circuito es válido hasta que la tensión de la fuente se hace positiva en $t = 2\pi/\omega$. A partir de este instante, vuelve a ser válido el circuito del intervalo 1.

$\Rightarrow$ El funcionamiento en régimen permanente es una sucesión de intervalos en régimen transitorio.

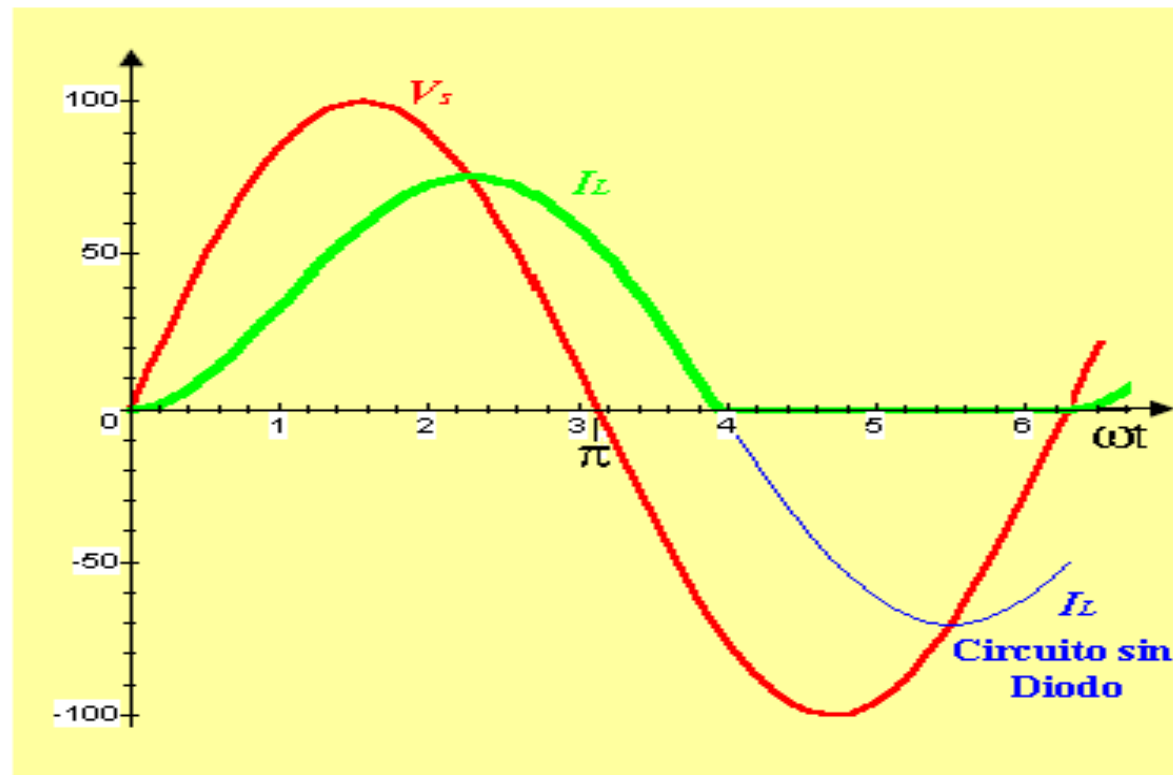
REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE POTENCIA. Ejemplo

$$V = E \cdot \text{sen } \omega \cdot t = R \cdot i + L \frac{di}{dt}$$

cuya solución para $i(0) = 0$ es:

$$i(t) = \frac{E}{\sqrt{R^2 + L^2 \omega^2}} \left(\text{sen } \varphi \cdot e^{-\frac{Rt}{L}} + \text{sen}(\omega \cdot t - \varphi) \right)$$

Gráficamente:



REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE POTENCIA. Resumen

Los circuitos de potencia son circuitos **no lineales** dado que tienen componentes no lineales. No obstante, considerando sus componentes como elementos de conmutación ideales, el análisis en régimen permanente de los circuitos de potencia puede realizarse mediante la resolución de **una sucesión de circuitos lineales en régimen transitorio**, cada uno de los cuales tiene validez durante periodos de tiempo denominados intervalos. Los límites de estos intervalos vienen fijados por los denominados parámetros de control.

Estos **parámetros de control** tienen, principalmente, dos causas:

1. **Excitaciones externas**, tales como fuentes que varían su valor, disparo de tiristores o variaciones en la polarización de base de los transistores y
2. **Condiciones umbrales de los dispositivos** de potencia, las cuales, si se alcanzan, provocan un cambio de estado del dispositivo. Consideremos, por ejemplo, una tensión ánodo-cátodo negativa en un diodo en conducción o una tensión superior a la de ruptura en dispositivos de avalancha.

En todo circuito se puede escoger un conjunto de variables (normalmente tensión en condensadores y corriente o flujo en bobinas) representativas de una energía almacenada, cuyo valor no puede alterarse bruscamente. Estas variables, cuyo conjunto recibe el nombre de **condiciones de contorno**, nos permiten relacionar cada intervalo con el siguiente. El valor de estas condiciones de contorno al finalizar un intervalo constituyen, precisamente, las **condiciones iniciales** para el cálculo del intervalo siguiente.

Estas condiciones de contorno se complementan con **la condición de periodicidad** característica del funcionamiento en régimen permanente. Los valores finales en el último intervalo de las variables de contorno deben corresponderse con sus valores iniciales del primer intervalo.

REGLAS PARA EL ANÁLISIS DE CIRCUITOS DE POTENCIA. Resumen

En el circuito no lineal del ejemplo, puede representarse por el circuito lineal de la figura (intervalo 1) durante el intervalo $(0, t_1)$ y por el circuito lineal de la figura (intervalo 2) durante el intervalo $(t_1, 2\pi/\omega)$.

El **paso de un intervalo a otro** es debido a la conmutación del diodo al pasar por cero su corriente.

La **condición de contorno** que liga ambos intervalos es el valor de la corriente en la bobina.

Nótese que si, en el ejemplo anterior, $t_1 > 2\pi/\omega$, el diodo nunca se cortaría y el circuito de la figura (intervalo 1) sería una adecuada representación del circuito original en todos los instantes de su funcionamiento en régimen permanente.

Por ello, *no podemos saber a priori cuantos intervalos habrá y cual será su duración*, ya que dependerá de los parámetros del circuito e incluso, en algunos casos, de sus condiciones iniciales de funcionamiento.

DESARROLLO EN SERIE. Cálculo de Armónicos

Es usual que en la resolución de un circuito de potencia se obtengan **expresiones muy complejas** para las variables de interés, con términos exponenciales y términos senoidales de distinta fase y frecuencia.

En la mayor parte de los casos nuestro interés se centrará exclusivamente en una **determinada componente de frecuencia** de la señal (típicamente su valor medio y su primer armónico) o en su valor eficaz (a efectos térmicos). En muchos casos, incluso, el resto de las componentes serán indeseables, debiéndose estimar su magnitud a efectos de diseño de filtros que eliminen su presencia.

En general, dada una señal periódica, de periodo T , se **definen** los siguientes parámetros que caracterizan la señal:

- **Valor de pico** $I_p = \max|i(t)|, \quad 0 \leq t \leq T$

Pueden distinguirse dos valores de pico (positivo y negativo) para considerar los casos de polarización directa e inversa.

- **Valor Medio** $I_m = \frac{1}{T} \int_0^T i(t) \cdot dt$, También se le representa como I_{AV}

Para el cálculo de la corriente media empleada para dimensionar un dispositivo, se calcula el valor medio del valor absoluto de la señal.

- **Valor eficaz** $I = \sqrt{\frac{1}{T} \int_0^T i^2(t) dt}$, También se le representa como I_{RMS}

- **Factor de forma** $f = \frac{I}{I_m} = \frac{I_{RMS}}{I_{AV}}$

- **Factor de pico** $f = \frac{I_p}{I} = \frac{I_{max}}{I_{RMS}}$

DESARROLLO EN SERIE. Cálculo de Armónicos

Dado que es conveniente en muchos casos conocer las componentes armónicas de una forma de onda, vamos a recordar en que consiste el **desarrollo en serie de Fourier**. Toda función periódica que cumple ciertas propiedades puede ser descompuesta en una **suma de senos y cosenos** denominada desarrollo en serie de Fourier de la función:

$$i(t) = \frac{A_0}{2} + \sum_{k=1} (A_k \cdot \cos(k\omega_0 t) + B_k \cdot \sen(k\omega_0 t))$$

donde:

$$\omega_0 = \frac{2\pi}{T}$$

$$A_k = \frac{2}{T} \int_{t_0}^{t_0+T} i(t) \cdot \cos(k\omega_0 t) \cdot dt, \quad k = 0, 1, 2, \dots$$

$$B_k = \frac{2}{T} \int_{t_0}^{t_0+T} i(t) \cdot \sen(k\omega_0 t) \cdot dt, \quad k = 1, 2, 3, \dots$$

El término $\frac{A_0}{2}$ es el **valor medio** de la función. Al término $A_k \cdot \cos(k\omega_0 t) + B_k \cdot \sen(k\omega_0 t)$ se le denomina **armónico de orden k**. Al armónico de orden 1 se le denomina también **componente fundamental**.

El **módulo del armónico de orden k** viene dado por: $I_{kp} = \sqrt{A_k^2 + B_k^2}$

y su **valor eficaz**: $I_k = \frac{I_{kp}}{\sqrt{2}}$

Empleando esta nomenclatura, el desarrollo en serie de Fourier se puede reescribir como:

$$i(t) = I_m + \sum_{k=1} \sqrt{2} \cdot I_k \cdot \sen(k\omega_0 t - \Phi_k)$$

DESARROLLO EN SERIE. Cálculo de Armónicos

En determinados casos el desarrollo en serie de la función se puede **simplificar**:

- para el caso en que la función sea **par**, $f(t) = f(-t)$ los términos en seno desaparecen, por tanto $B_k = 0$.
- para el caso en que la función sea **impar**, $f(t) = -f(-t)$ los términos en coseno desaparecen, por tanto $A_k = 0$.
- para el caso de función **alternada**, $f(t) = -f(t + T/2)$ los armónicos de orden par desaparecen, por tanto, $A_{2k} = B_{2k} = 0$.

El **valor eficaz** de la señal vendrá dado por:

$$I = \sqrt{I_m^2 + \frac{(A_1^2 + B_1^2)}{2} + \frac{(A_2^2 + B_2^2)}{2} + \dots} = \sqrt{I_m^2 + I_1^2 + I_2^2 + \dots} \quad (\text{A})$$

Se define la **distorsión del armónico k** como la relación $D_k = \frac{I_k}{I_1}$ donde I_k es el valor eficaz del k -ésimo armónico.

Se define la **distorsión total** como: $D_t = \frac{\sqrt{I_2^2 + I_3^2 + \dots}}{I_1} = \sqrt{D_2^2 + D_3^2 + \dots}$

Al parámetro D_t se le llama también **THD** (Distorsión Armónica Total).

De la definición anterior y de (A), se deduce: $I = \sqrt{I_m^2 + I_1^2 \cdot (1 + D_t^2)}$

De la misma forma, pueden definirse magnitudes análogas para las **tensiones**, con la salvedad de que en el caso de la red eléctrica los armónicos en tensión no suelen ser significativos.

DESARROLLO EN SERIE. Potencia

La **potencia media** se define como:

$$P = \frac{1}{T} \int_0^T v(t) \cdot i(t) \cdot dt$$

Si se sustituye $i(t)$ por su desarrollo en serie de Fourier y la tensión por $\sqrt{2} \cdot V \cdot \text{sen}(\omega_0 t)$, (tensión rígida) y teniendo en cuenta que las integrales en un período de un seno, o de los productos cruzados de senos y cosenos o productos de razones trigonométricas de diferente frecuencia son nulas, quedará:

$$P = \frac{1}{T} \int_0^T \sqrt{2} \cdot V \cdot \text{sen}(\omega_0 t) \cdot \sqrt{2} \cdot I_1 \cdot \text{sen}(\omega_0 t - \Phi_1) dt = V \cdot I_1 \cdot \cos \Phi_1$$

donde Φ_1 es el ángulo de desfase entre $v(t)$ y el primer armónico de $i(t)$.

$\Rightarrow$ los armónicos no contribuyen a la potencia media (real o activa).

La **potencia aparente**, se define como el producto de los valores eficaces de la tensión y la corriente (cuyo valor como se ha visto depende de los armónicos presentes).

$$S = V \cdot I$$

El **factor de potencia (PF)** se define como:

$$PF = \frac{P}{S} = \frac{V \cdot I_1 \cdot \cos \Phi_1}{V \cdot I} = \frac{I_1}{I} \cdot \cos \Phi_1 = \frac{I_1}{I} \cdot DPF$$

donde **DPF** es el **factor de potencia debido al desfase**, la ecuación anterior puede reescribirse (para ondas cuyo valor medio sea cero, como es habitual en sistemas de alimentación alterna):

$$\boxed{PF = \frac{1}{\sqrt{1 + D_i^2}} \cdot DPF} \Rightarrow \text{la existencia de armónicos hace que disminuya el factor de potencia}$$

DESARROLLO EN SERIE. Cálculo de valores eficaces

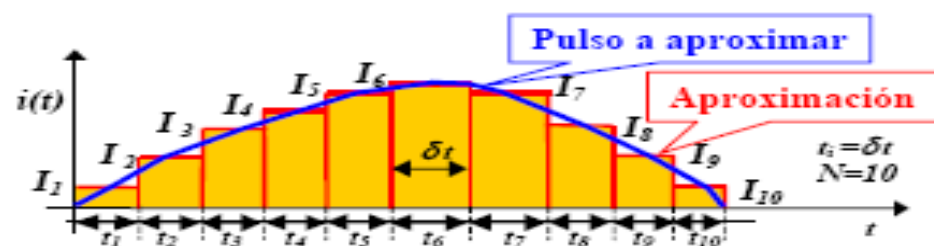
La expresión que permite calcular el valor eficaz de una señal puede obligar a realizar complejos cálculos, por lo que en algunos casos conviene simplificarla, de forma que en un periodo, la señal se descompone en N intervalos de tiempo consecutivos, con tal de que no coincidan en un instante dos o más con valor no nulo.

$$I = \sqrt{\frac{1}{T} \int_0^T i^2(t) dt}$$

En general, si se conocen los valores eficaces de cada intervalo, puede aplicarse la fórmula:

$$I = \sqrt{I_1^2 + I_2^2 + I_3^2 + \dots + I_N^2}$$

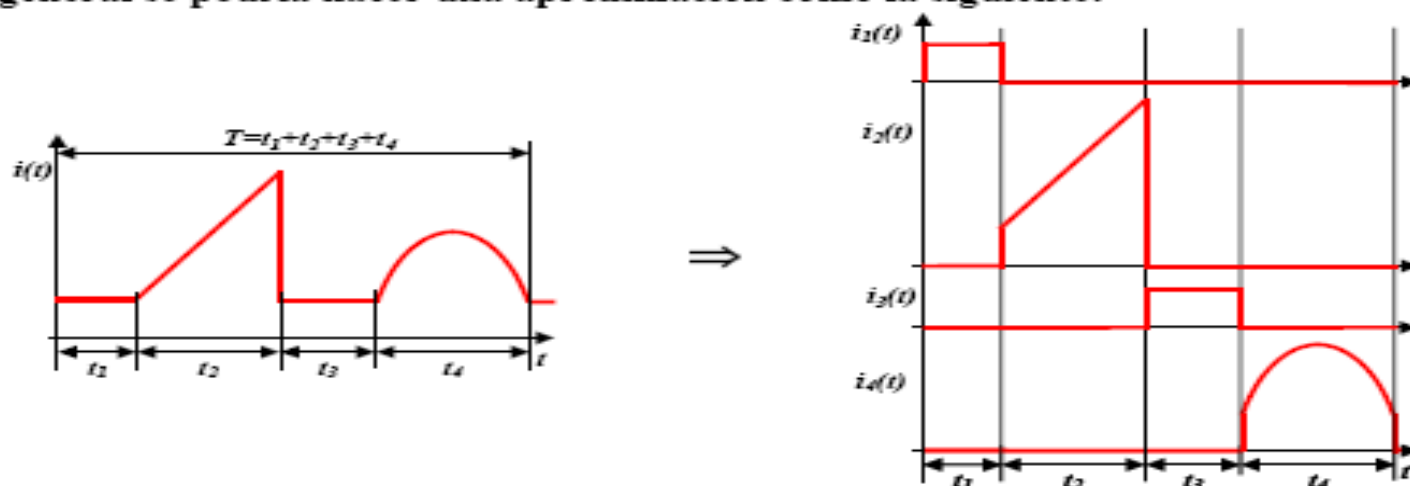
Se puede hacer por ejemplo:



Si se aproxima por N intervalos cuadrados de igual duración, el valor eficaz es:

$$I = \sqrt{\frac{I_1^2 + I_2^2 + I_3^2 + \dots + I_N^2}{N}}$$

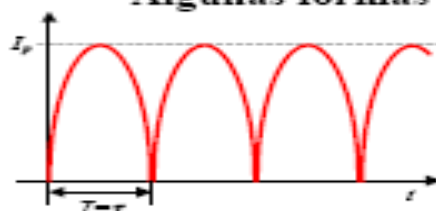
En general se podría hacer una aproximación como la siguiente:



En este caso son de utilidad las fórmulas siguientes:

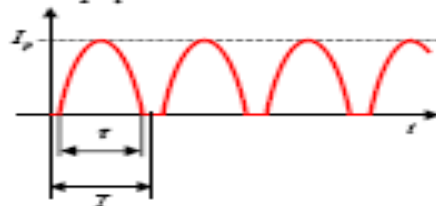
DESARROLLO EN SERIE. Cálculo de valores eficaces

Algunas formas de onda usuales y sus valores eficaces son:



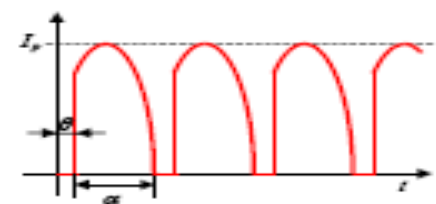
Onda completa senoidal:

$$I = \frac{I_p}{\sqrt{2}}$$



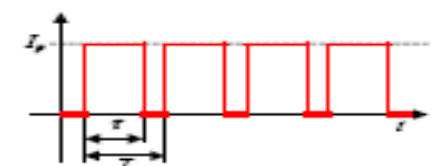
Onda senoidal recortada por nivel:

$$I = I_p \sqrt{\frac{D}{2}}, \text{ con } D = \frac{\tau}{T}$$



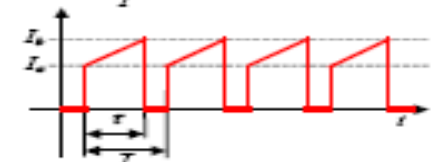
Onda senoidal recortada por ángulo de fase:

$$I = I_p \sqrt{\frac{D}{2} + \frac{\sin(\alpha(1-D))\cos(\pi(1-D))}{2\pi}}$$
$$D = 1 - \frac{\theta}{\alpha}; (\alpha, \theta \text{ en radianes})$$



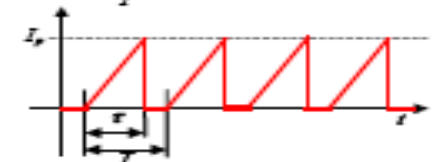
Onda rectangular:

$$I = I_p \sqrt{D} \text{ con } D = \tau/T$$



Onda trapezoidal:

$$I = \sqrt{D(I_b^2 + I_a I_b + I_a^2)} \text{ con } D = \tau/T$$



Onda triangular:

$$I = I_p \sqrt{\frac{D}{3}} \text{ con } D = \tau/T$$

FORMULACIÓN SISTEMÁTICA UTILIZANDO VARIABLES DE ESTADO

El comportamiento de cualquier sistema dinámico puede representarse por un conjunto de ecuaciones diferenciales de la forma:

$$\begin{aligned}\frac{dx_1}{dt} &= f_1(x_1(t), \dots, x_n(t), u_1(t), \dots, u_m(t)) \\ \frac{dx_2}{dt} &= f_2(x_1(t), \dots, x_n(t), u_1(t), \dots, u_m(t)) \\ &\vdots \\ \frac{dx_n}{dt} &= f_n(x_1(t), \dots, x_n(t), u_1(t), \dots, u_m(t))\end{aligned}$$

donde x_i son las **variables de estado** del sistema y u_i las **entradas**.

Cuando las funciones f_i no dependen del tiempo, el sistema se denomina **invariante en el tiempo**. Si f_i son **lineales**, entonces el sistema se dice lineal. Un sistema **lineal e invariante en el tiempo**, se denomina **LTI**. Para estos últimos:

$\dot{x} = A \cdot x + B \cdot u$; $y = C \cdot x + D \cdot u$; donde A , B , C y D son **matrices constantes** e y es el **vector de salidas** del sistema.

Los circuitos de potencia no son circuitos **LTI**, pero ya hemos visto que, asumiendo sus componentes como dispositivos de conmutación ideales, **su análisis se reduce a una secuencia de circuitos LTI**.

Para cada intervalo resulta un sistema de ecuaciones $\dot{x} = A \cdot x + B \cdot u$; $y = C \cdot x + D \cdot u$; con un vector de entradas $u(t)$ conocido y un valor inicial de las variables de estado $x(0)$ (estas últimas pueden no ser conocidas). La solución del sistema es de la forma:

$$x(t) = e^{At} \cdot x(0) + \int_0^t e^{A(t-\tau)} \cdot B \cdot u(\tau) \cdot d\tau \quad \text{siendo } e^{At} \text{ una integral matricial.}$$

Al no conocer los valores iniciales de los intervalos, normalmente será necesario **iterar**.

DIODO DE POTENCIA

TEMA 2. DIODO DE POTENCIA.

2.1. INTRODUCCIÓN.

2.1.1. Física de semiconductores.

2.1.2. Unión p-n.

2.2. ESTRUCTURA BÁSICA. CARACTERÍSTICA ESTÁTICA.

2.3. POLARIZACIÓN INVERSA.

2.3.1. Técnicas para elevar la tensión V_{RRM}

2.3.1.1. Biselado

2.3.1.2. Anillos de guarda

2.3.2. Características de Catalogo

2.4. POLARIZACIÓN DIRECTA.

2.5. CARACTERÍSTICAS DINÁMICAS.

2.6. PÉRDIDAS EN LOS DISPOSITIVOS.

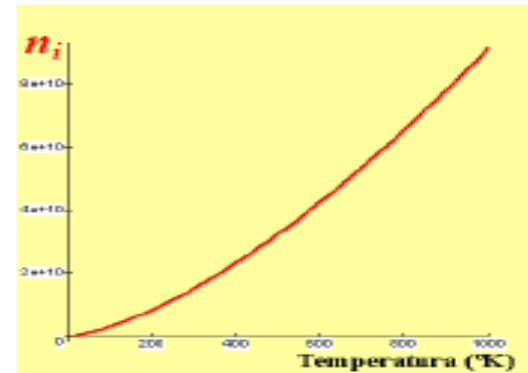
2.7. DIODO SCHOTTKY DE POTENCIA.

INTRODUCCIÓN. Física de Semiconductores

Concentración Intrínseca:

$$n_i^2 = A_0 \cdot T^3 \cdot e^{-\frac{qE_{G0}}{kT}}$$

Para $T=300^\circ\text{K}$, $n_i=1.5 \cdot 10^{10}$ elect./cm³



Concentración de Portadores Minoritarios:

$$p_0 n_0 = n_i^2 ; p_0 + N_d = n_0 + N_a$$

En un cristal tipo p:

$$n_0 \approx \frac{n_i^2}{N_a} \text{ y } p_0 \approx N_a$$

	Minoritarios	Mayoritarios
Material n	$p_0 \approx \frac{n_i^2}{N_d}$	$n_0 \approx N_d$
Material p	$n_0 \approx \frac{n_i^2}{N_a}$	$p_0 \approx N_a$

Recombinación de Portadores Minoritarios:

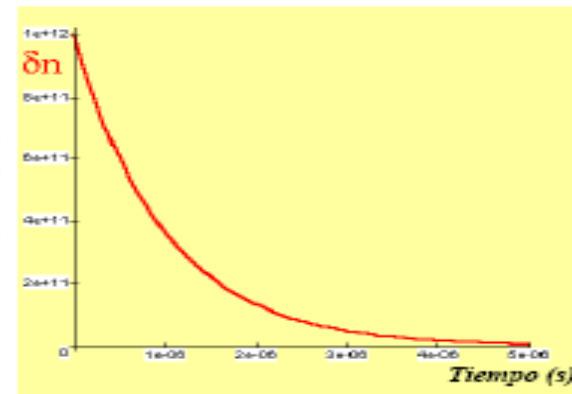
$$\frac{d(\delta n)}{dt} = -\frac{\delta n}{\tau}$$

El valor de τ es muy importante para conocer la velocidad de conmutación de un dispositivo **bipolar** y sus pérdidas en conducción.

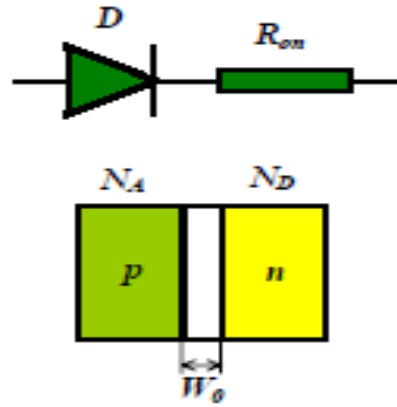
τ sube con la Temperatura y con las concentraciones de portadores muy altas ($\delta n > n_b \approx 10^{17}$, Recombinación de Auger).

Control de centros de recombinación:

- Impurezas de oro
- Radiación con electrones (varios MeV)



INTRODUCCIÓN. Unión p-n



La anchura de la capa de deplexión es:

$$W_0 = \sqrt{\frac{2 \varepsilon \Phi_c (N_A + N_D)}{q N_A N_D}}$$

Donde Φ_c es el potencial de contacto de la unión p-n:

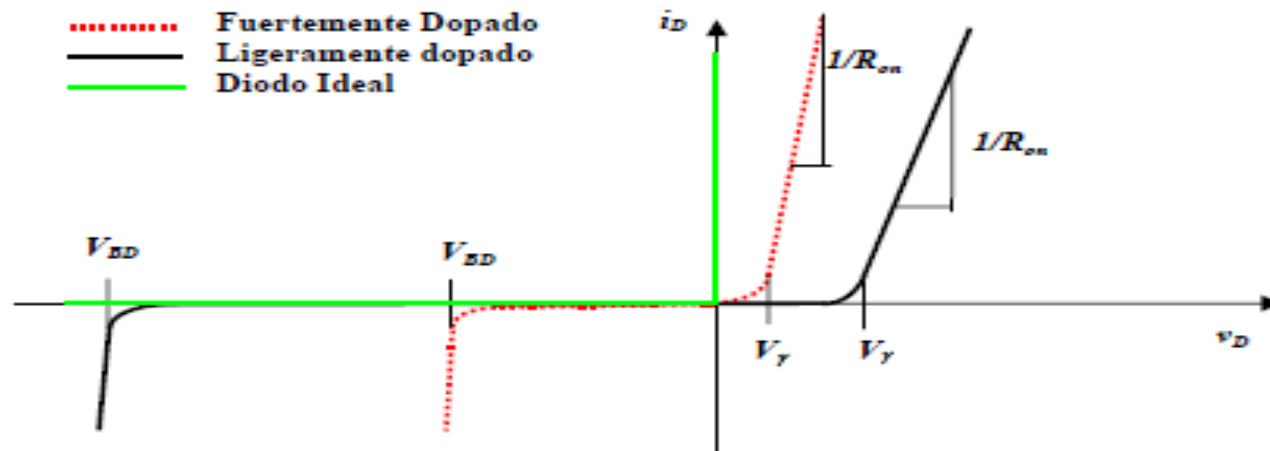
$$\Phi_c = \frac{kT}{q} \ln \left(\frac{N_A N_D}{n_i^2} \right)$$

Gráficamente:



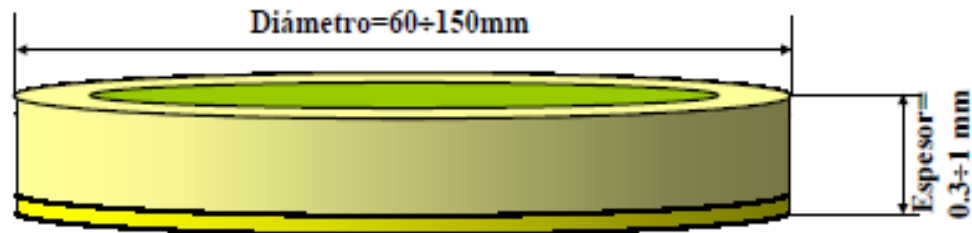
El campo eléctrico máximo que soporta el Silicio es teóricamente 300.000 V/cm, pero debido a impurezas e imperfecciones de la estructura cristalina, en la práctica es de 200.000 V/cm.

- Fuertemente Dopado
- Ligeramente dopado
- Diodo Ideal

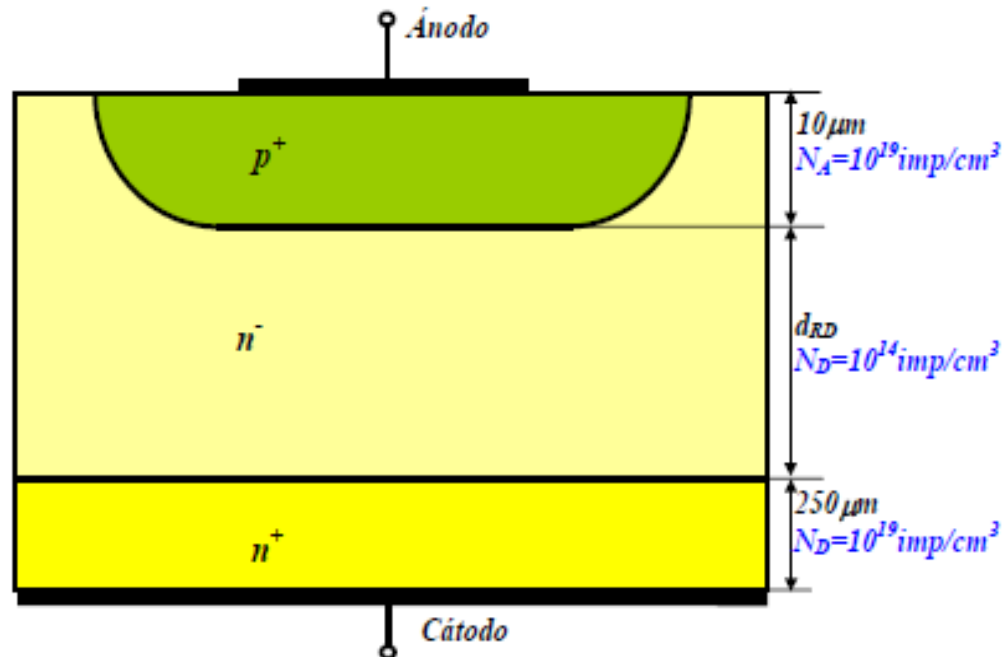


Efecto de la concentración de impurezas en la tensión inversa y en la caída en conducción

ESTRUCTURA BÁSICA. CARACTERÍSTICA ESTÁTICA DEL DIODO DE TRES CAPAS



Tamaños aproximados de un diodo típico de alta tensión y alta corriente



d_{RD} : Es función de la tensión inversa a soportar

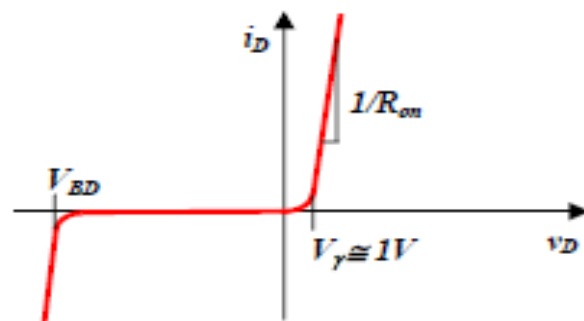
A : Área de la sección perpendicular al plano del dibujo, es función de la corriente máxima

Sección de un diodo de potencia típico mostrando su estructura de tres capas.

ESTRUCTURA BÁSICA. CARACTERÍSTICA ESTÁTICA DEL DIODO DE TRES CAPAS

La estructura de tres capas permite:

- En polarización inversa:** la unión formada por las capas p^+n^- al estar poco dopada soporta una tensión muy elevada.
- En polarización directa:** la circulación de electrones desde la capa n^+ inunda de electrones la capa n^- con lo que desde el punto de vista de la caída en conducción es equivalente a un diodo muy dopado.



Curva característica estática del diodo de potencia.

Tipo de Diodo	Máxima tensión de ruptura	Máxima corriente	Caída en conducción	Velocidad de conmutación	Aplicaciones
Rectificadores de alta tensión	30kV	~500mA	~10V	~100nS	Circuitos de alta tensión
Propósito general	~5kV	~10kA	0.7 - 2.5 V	~25μS	Rectificadores 50 Hz
Rápidos (fast recovery)	~3kV	~2kA	0.7 - 1.5 V	<5μS	Circuitos conmutados
Diodos Schottky	~100V	~300A	0.2 - 0.9 V	~30nS	Rectificadores de BT y AF
Diodos Zener de potencia	~300 V (funciona en ruptura)	~75 W	-	-	Referencias y fijación de tensiones

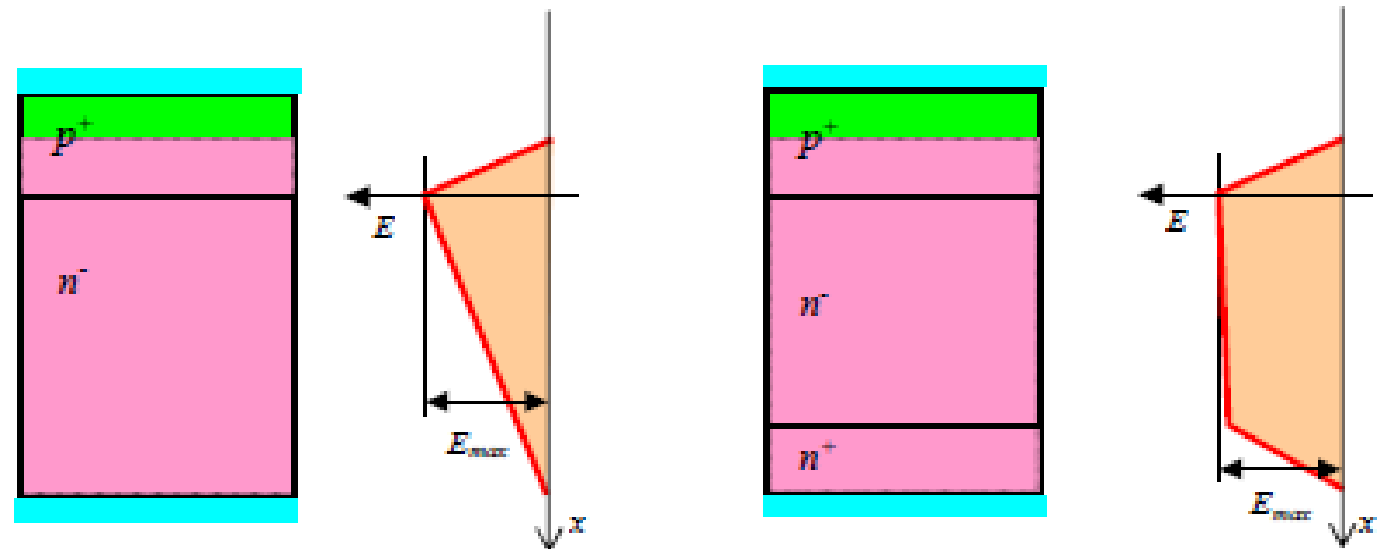
Principales características de los diodos de potencia

POLARIZACIÓN INVERSA.

Area  = Potencial Externo Aplicado = $-\int E dx$

Area  = Extensión de la zona de deplexión

Area  = Conexión metálica (ánodo y cátodo)



a) Diodo sin perforar

b) Diodo perforado

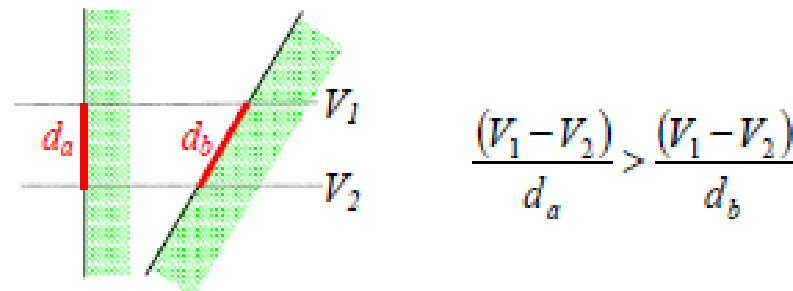
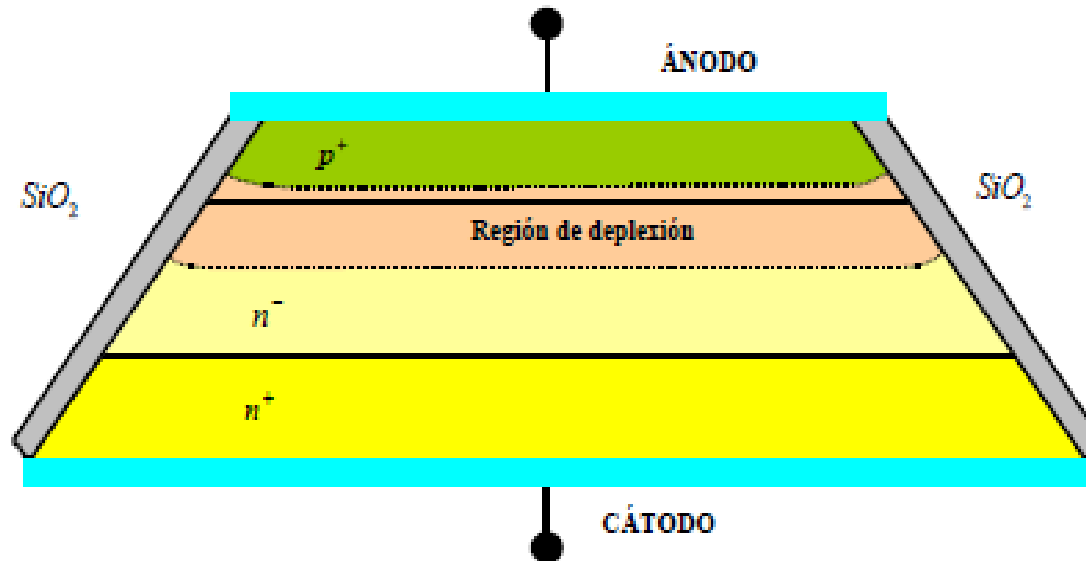
Límites de la zona de deplexión y distribución del campo eléctrico en diodos.

El valor E_{max} es la máxima intensidad de campo eléctrico que puede soportar el silicio y que ya se vio era unos 200.000 V/cm.

Si suponemos espesores de las capas de los dos diodos iguales, en el caso b (perforado), el área bajo la curva de la distribución del campo eléctrico es casi el doble que en el caso a. Por tanto, **la tensión inversa que se puede aplicar es prácticamente el doble.** Esto es una ventaja muy importante, no solo en diodos, sino en casi todos los dispositivos de potencia que estudiaremos en este curso.

POLARIZACIÓN INVERSA. Técnicas para Mejorar V_{BD} .

Biselado

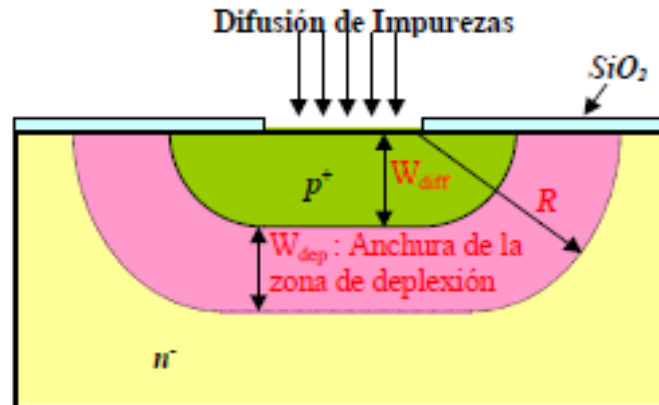


biselado de los bordes de un diodo de tres capas.

Ventajas del biselado:

- Eliminación por ataque químico de zonas con posibles defectos en la estructura cristalina (zona del corte mecánico).
- Disminución de la intensidad del campo eléctrico en las zonas más frágiles (superficie), al hacer $d_2 > d_1$.

POLARIZACIÓN INVERSA. Técnicas para Mejorar V_{BD} . *Anillos de Guarda*

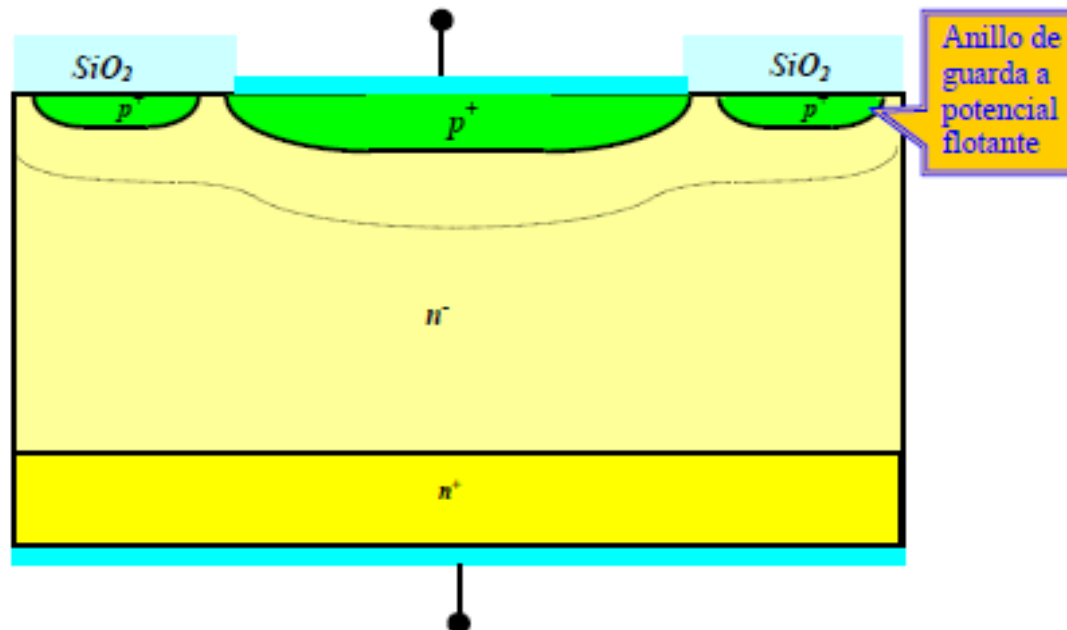


Experimentalmente se comprueba que no se produce acumulación de líneas de campo para $R \geq 6 \cdot W_{dep}$

Para un diodo de 1000V, es aprox. $W_{dep} = 100\mu$, luego $R = 600\mu$.

Como $W_{diff} \approx R$, el tiempo de fabricación es excesivamente alto y por tanto no resulta rentable.

Unión pn . Proceso de difusión



Unión $p-n$ empleando anillos de guarda.

POLARIZACIÓN INVERSA. Características de Catálogo

Primer subíndice	Segundo subíndice	Tercer subíndice
T =Dir. Polarizado y conduce	W =De trabajo	M =Valor Máximo
D =Dir. Polarizado y no conduce	R =Repetitivo	(AV) =Valor Medio
R =Inversamente Polarizado	S =No Repetitivo	(RMS) =Valor Eficaz
F =Directamente Polarizado		

Subíndices empleados por los fabricantes de semiconductores.

Características de Catálogo en Polarización Inversa:

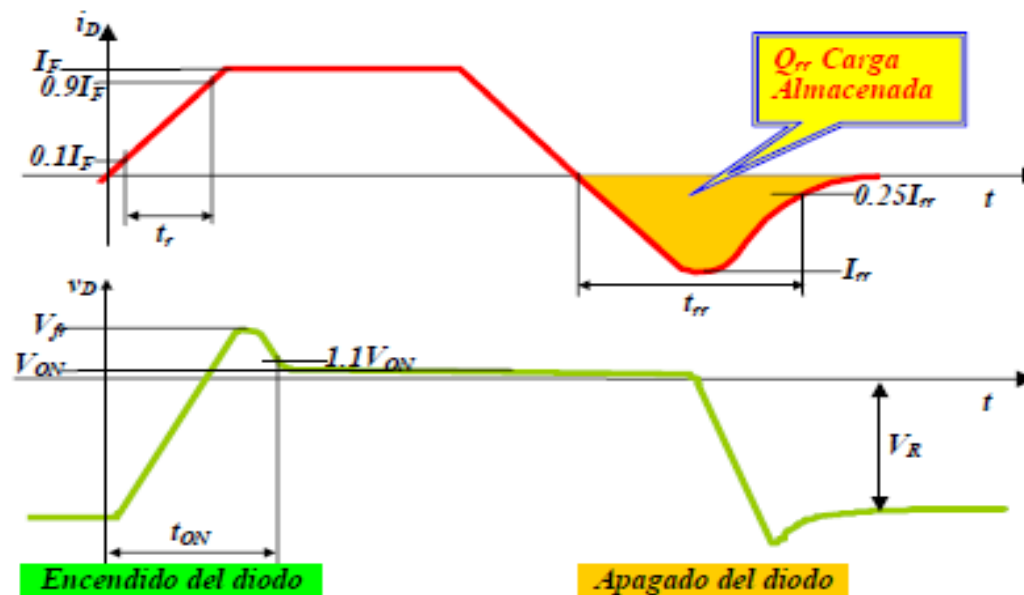
- **Tensión inversa de trabajo, V_{RWM}** : Máxima tensión inversa que puede soportar de forma continuada sin peligro de avalancha.
- **Tensión inversa de pico repetitivo, V_{RRM}** : Máxima tensión inversa que puede soportar por tiempo indefinido si la duración del pico es inferior a $1ms$ y su frecuencia de repetición inferior a 100 Hz .
- **Tensión inversa de pico único, V_{RSM}** : Máxima tensión inversa que puede soportar por una sola vez cada 10 ó más minutos si la duración del pico es inferior a 10 ms .
- **Tensión de ruptura, V_{BD}** : Valor de la tensión capaz de provocar la avalancha aunque solo se aplique una vez por un tiempo superior a 10 ms .

POLARIZACIÓN DIRECTA

Características de catálogo en Polarización Directa:

- **Corriente media nominal, $I_{FV(AV)}$** : Valor medio de la máxima corriente de pulsos senoidales que es capaz de soportar el dispositivo en forma continuada con la cápsula mantenida a una determinada temperatura (típicamente 100° C).
- **Corriente de pico repetitivo, I_{FRM}** : Corriente máxima que puede ser soportada cada 20ms con duración de pico 1ms.
- **Corriente de pico único, I_{FSM}** : Corriente máxima que puede ser soportada por una sola vez cada 10 ó más minutos siempre que la duración del pico sea inferior a 10ms.

CARACTERÍSTICAS DINÁMICAS

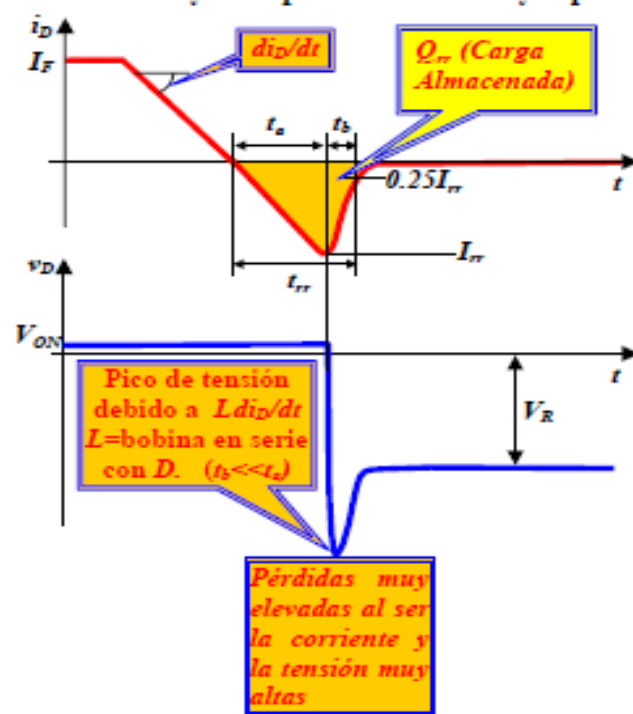


Curvas de tensión y corriente del diodo durante la conmutación.

- **Tensión directa, V_{ON} .** Caída de tensión del diodo en régimen permanente para la corriente nominal.
- **Tensión de recuperación directa, V_{fr} .** Tensión máxima durante el encendido.
- **Tiempo de recuperación directa, t_{ON} .** Tiempo para alcanzar el 110% de V_{ON} .
- **Tiempo de subida, t_r .** Tiempo en el que la corriente pasa del 10% al 90% de su valor directo nominal. Suele estar controlado por el circuito externo (inductivo).
- **Tiempo de recuperación inversa, t_{rr} .** Tiempo que durante el apagado del diodo, tarda la intensidad en alcanzar su valor máximo (negativo) y retornar hasta un 25% de dicho valor máximo. (Tip. $10\mu s$ para los diodos normales y $1\mu s$ para los diodos rápidos (corrientes muy altas).

CARACTERÍSTICAS DINÁMICAS

El tiempo de recuperación inversa es el mayor de los dos tiempos de conmutación y el responsable de la mayor parte de las pérdidas de conmutación.



La carga almacenada que se elimina por arrastre es:

$$Q_{rr} = \int_0^{t_{rr}} i_f dt$$

Aproximando el área bajo la corriente a un triángulo será:

$$\frac{I_{rr} t_{rr}}{2} \cong Q_{rr} \Rightarrow t_{rr} \cong \frac{2 Q_{rr}}{I_{rr}}$$

La derivada de la corriente durante t_a depende del circuito externo, y normalmente será: $t_a \gg t_b$ es decir: $t_a \cong t_{rr}$. Si se resuelve el circuito y se conoce el valor de la derivada de i_D :

$$\frac{di_D}{dt} = \frac{I_{rr}}{t_a} \cong \frac{I_{rr}}{t_{rr}} \text{ se obtiene:}$$

$$I_{rr} \cong \sqrt{2 Q_{rr} \frac{di_D}{dt}}$$

El valor de Q_{rr} puede obtenerse del catálogo del fabricante.

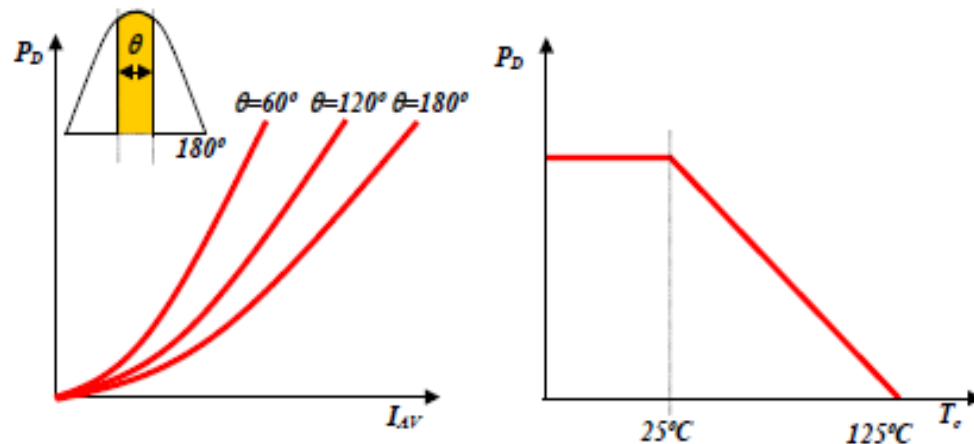
Curvas de tensión y corriente del diodo durante la conmutación a corte.

Los factores que influyen en el tiempo de recuperación inversa son:

- I_F ; cuanto mayor sea, mayor será t_{rr} . Esto se debe a que la carga almacenada será mayor.
- V_R ; cuanto mayor sea, menor será t_{rr} . En este caso si la tensión inversa es mayor se necesita menos tiempo para evacuar los portadores almacenados.
- di_F/dt ; cuanto mayor sea, menor será t_{rr} . No obstante, el aumento de esta pendiente aumentará el valor de la carga almacenada Q . Esto producirá mayores pérdidas.
- T ; cuanto mayor sea la temperatura, aumentarán tanto Q como t_{rr} .

PÉRDIDAS EN LOS DISPOSITIVOS

- Bloqueo: Se suelen despreciar.
- En Conmutación. Son función de la frecuencia de trabajo. (Además de las corrientes, tensiones y la forma como evolucionan).
- En Conducción: Uso de catálogos:

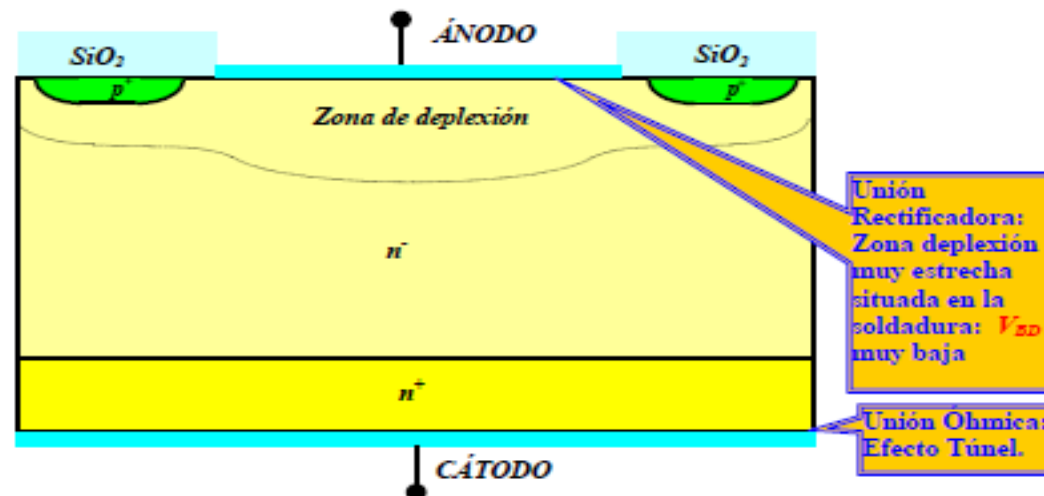


Curvas típicas suministradas por un fabricante para el cálculo de las pérdidas en conducción de un diodo

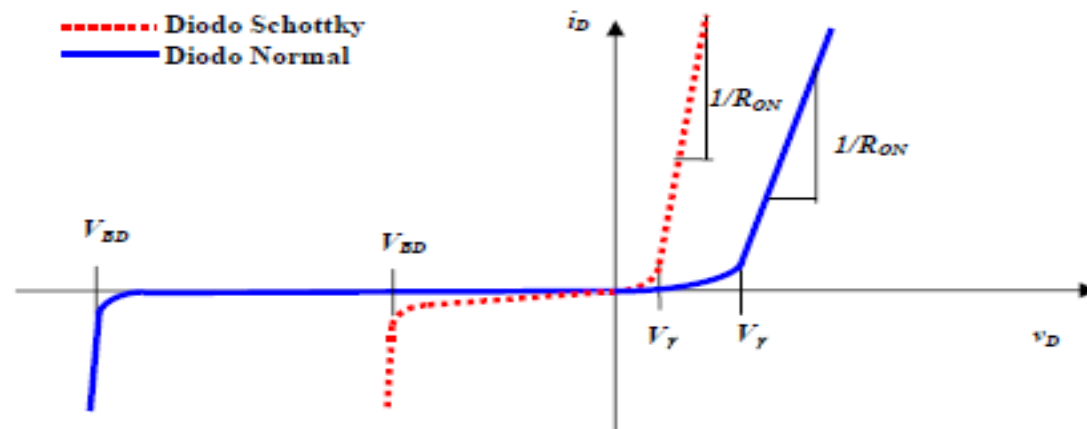
Las pérdidas aumentan con:

- La intensidad directa.
- La pendiente de la intensidad.
- La frecuencia de conmutación.
- La tensión inversa aplicada.
- La temperatura de la unión.

DIODO SCHOTTKY DE POTENCIA



Diodo Schottky de potencia



Característica I-V de un diodo Schottky

Uso en circuitos donde se precise:

- Alta velocidad
- Bajas tensiones
- Potencias bajas

Por ej. Fuentes de alimentación conmutadas.

TEMA 3. TRANSISTOR BIPOLAR DE POTENCIA

3.1. INTRODUCCIÓN

3.2. CONSTITUCIÓN DEL BJT

3.3. FUNCIONAMIENTO DEL BJT

3.3.1. Zona Activa

3.3.2. Zona de Cuasi-Saturación

3.3.3. Zona de Saturación

3.3.4. Ganancia

3.4. TRANSISTOR DARLINGTON

3.5. EL TRANSISTOR EN CONMUTACIÓN

3.6. EXCITACIÓN DEL BJT

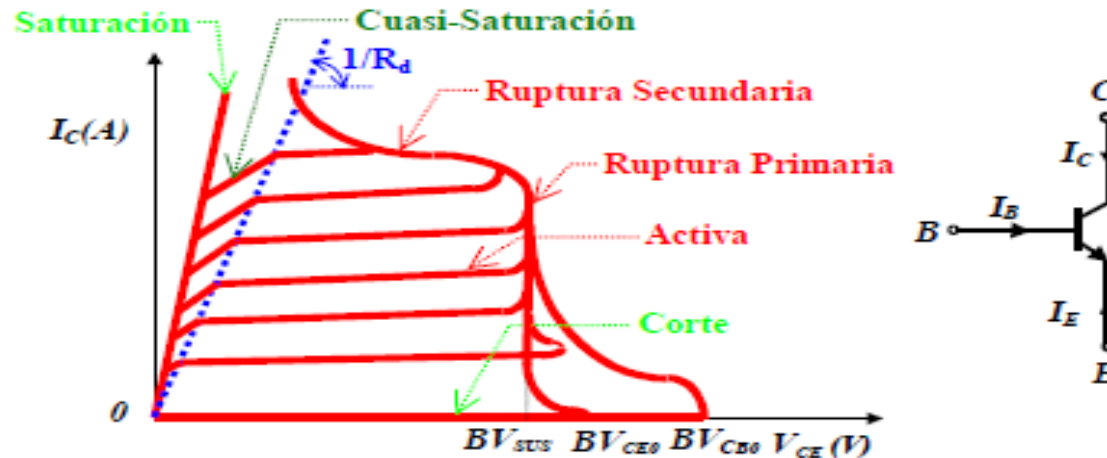
3.7. CONSIDERACIONES TÉRMICAS

3.8. AVALANCHA SECUNDARIA

3.9. ZONA DE OPERACIÓN SEGURA (SOA)

INTRODUCCIÓN. CARACTERÍSTICAS GENERALES DEL BJT

El interés actual del Transistor Bipolar de Potencia (BJT) es muy limitado, ya que existen dispositivos de potencia con características muy superiores. Le dedicamos un tema porque es necesario conocer sus limitaciones para poder comprender el funcionamiento y limitaciones de otros dispositivos de gran importancia en la actualidad.



Característica de salida (I_C frente a V_{CE}) del transistor NPN de potencia, para distintas corrientes de base, $I_{B5} > I_{B4} > \dots > I_{B1}$ y Esquema del BJT de tipo NPN.

Valores máximos de V_{CE} :

$BV_{CBO} > BV_{CEO} > BV_{SUS}$
 BV_{SUS} : Continua.
 BV_{CEO} : Para $I_B = 0$
 BV_{CBO} : Para $I_E = 0$

Definición de Corte:

$$\text{de } I_C = -\alpha I_E + I_{C0}; \quad -I_E = I_C + I_B;$$

$$\text{se deduce: } I_C = \frac{\alpha}{1-\alpha} \cdot I_B + \frac{1}{1-\alpha} \cdot I_{C0}$$

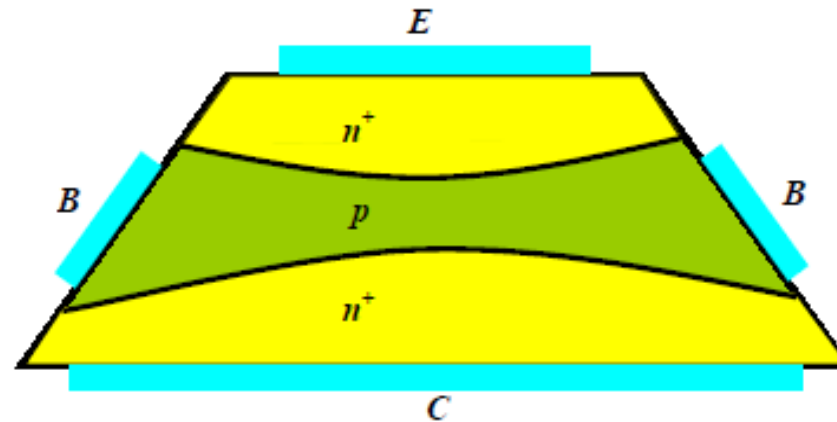
Posibles definiciones de corte:

$$\text{a) } I_B = 0 \Rightarrow I_C = \frac{1}{1-\alpha} \cdot I_{C0} \approx 10 \cdot I_{C0}$$

$$\text{b) } I_E = 0 \Rightarrow I_C = I_{C0}$$

Por tanto se considera el transistor cortado cuando se aplica una tensión V_{BE} ligeramente negativa $\Rightarrow I_B = -I_C = -I_{C0}$

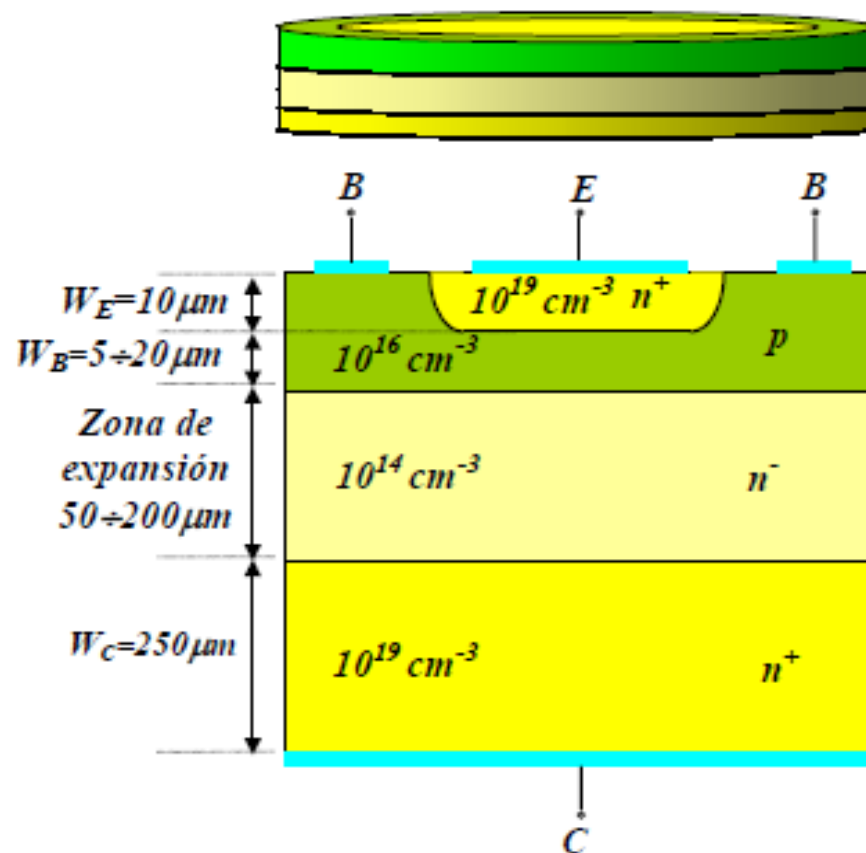
CONSTITUCIÓN DEL BJT



Transistor Tipo Meseta (en desuso)

- La anchura de la base y su dopado serán lo menores posibles para conseguir una **ganancia** lo mayor posible (baja recombinación de los electrones que atraviesan la base).
- Para conseguir **BV elevada**, se necesita una anchura de base grande y un dopado pequeño.
 - El problema surge cuando el dopado es pequeño, pues para alojar la zona de deplexión la base debe ser muy ancha, bajando la ganancia. Es por tanto necesario encontrar unos valores intermedios de compromiso.
 - Este compromiso implica que **los BJT de potencia tienen una ganancia típica de corriente entre 5 y 10**. (muy baja).

CONSTITUCIÓN DEL BJT



Sección Vertical de un Transistor Bipolar de Potencia Típico

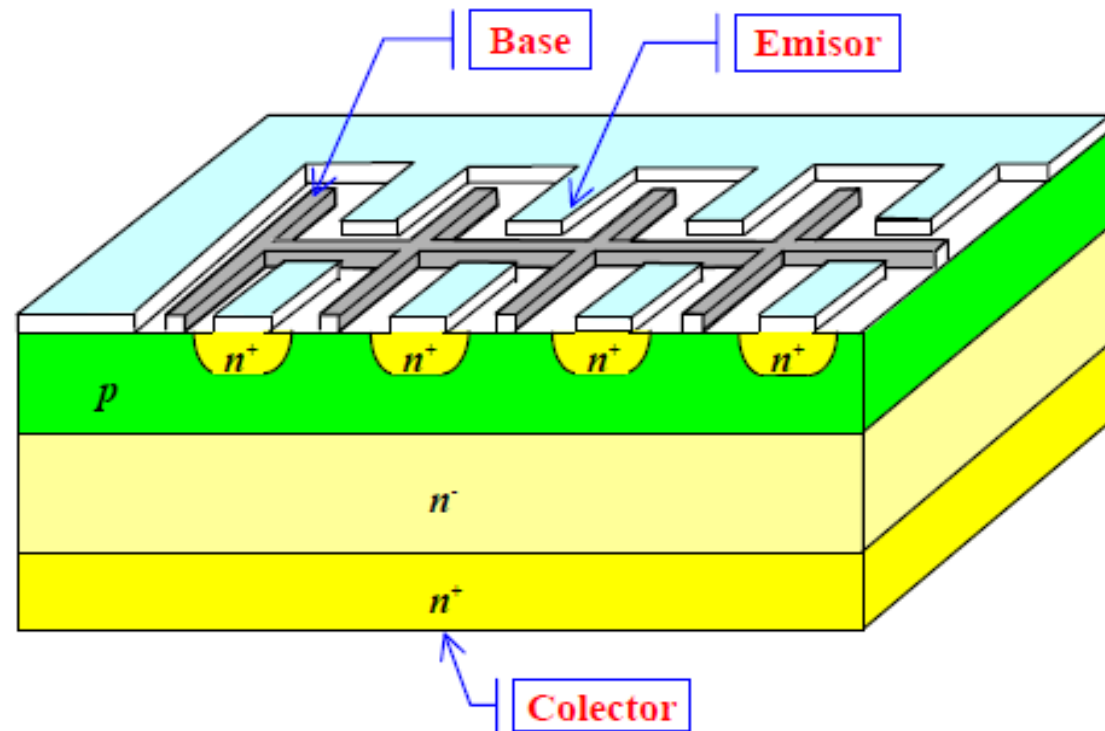
Ventajas de la estructura vertical:

- Maximiza el área atravesada por la corriente:
 - Minimiza resistividad de las capas
 - Minimiza pérdidas en conducción
- Minimiza la resistencia térmica.

En la práctica, los transistores bipolares de potencia no se construyen como se ve en esta figura, sino que se construyen en forma de pequeñas celdillas como la representada, conectadas en paralelo.

Los dispositivos de potencia que estudiaremos en este curso se construyen empleando una estructura vertical y en forma de pequeñas celdillas en paralelo.

CONSTITUCIÓN DEL BJT

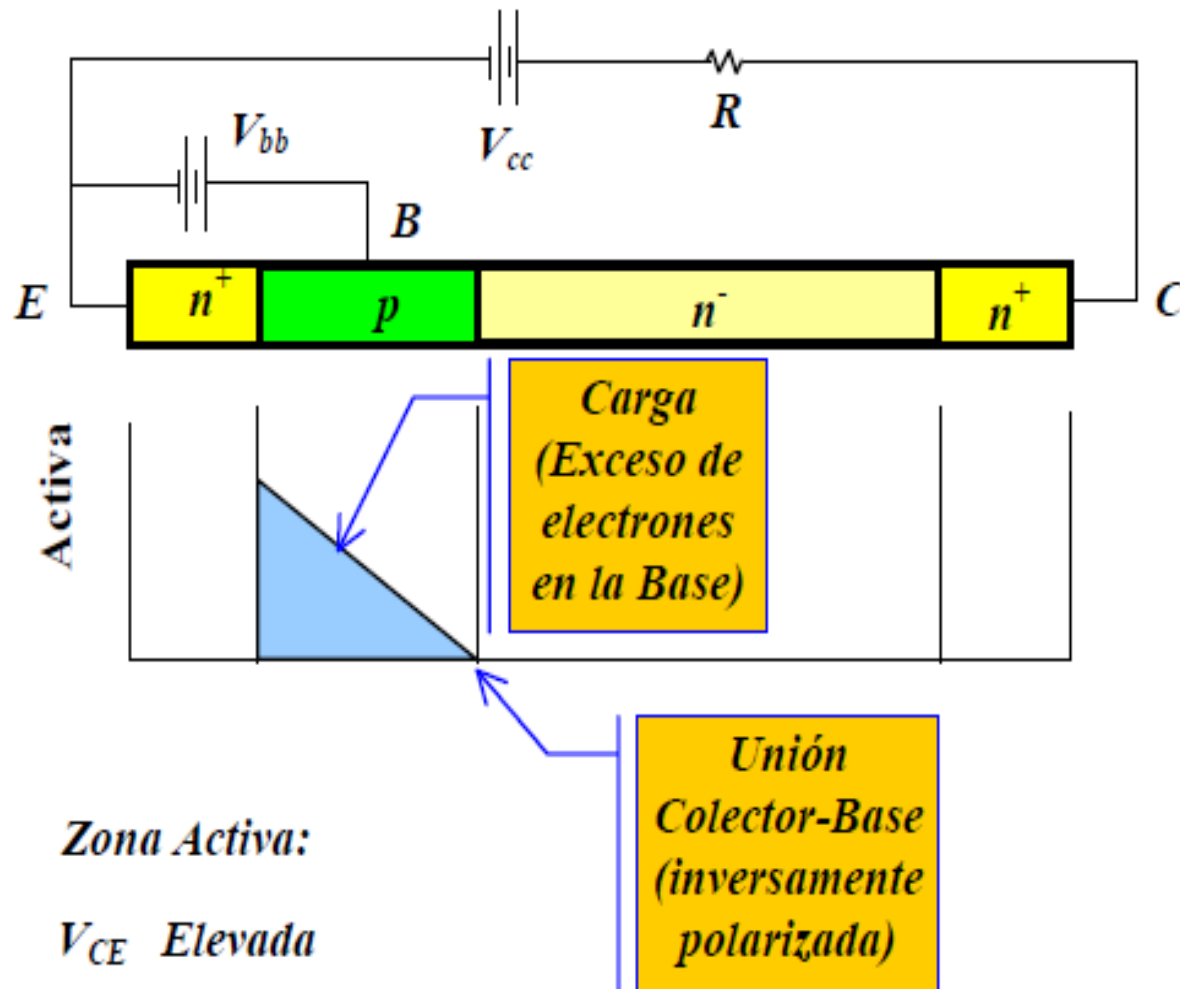


Sección Vertical de un Transistor Bipolar de Potencia Multiemisor de Tipo *NPN*

Ventajas de la estructura multiemisor:

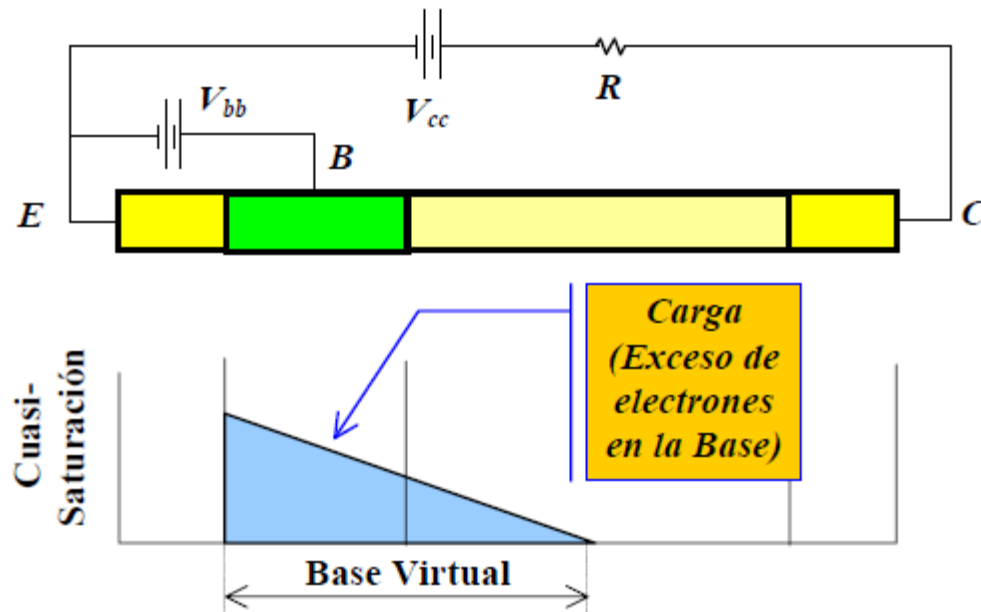
- Reduce la focalización de la corriente debida al potencial de la base causante de la avalancha secundaria.
- Reduce el valor de R_B (disminuye pérdidas y aumenta la frecuencia f_T).

FUNCIONAMIENTO DEL BJT. Zona Activa



Distribución de la carga almacenada en la base de un transistor bipolar de potencia típico en activa.

FUNCIONAMIENTO DEL BJT. ZONA DE CUASI-SATURACIÓN



Distribución de la carga almacenada en la base de un transistor bipolar de potencia típico, en Cuasi-Saturación.

Cuasi-Saturación:

En activa al subir I_B , $I_C \uparrow \Rightarrow V_{CE} \downarrow (=V_{CC} - I_C R)$.

Simultáneamente: $V_{jCB} \downarrow (=V_{CE} - I_C R_d)$. Donde R_d es la resistencia de la capa de expansión.

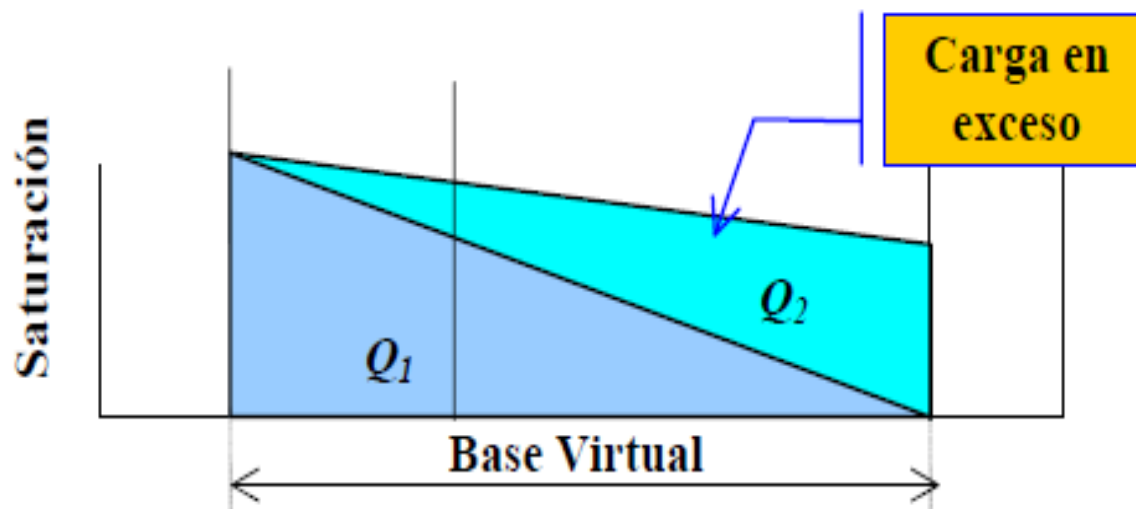
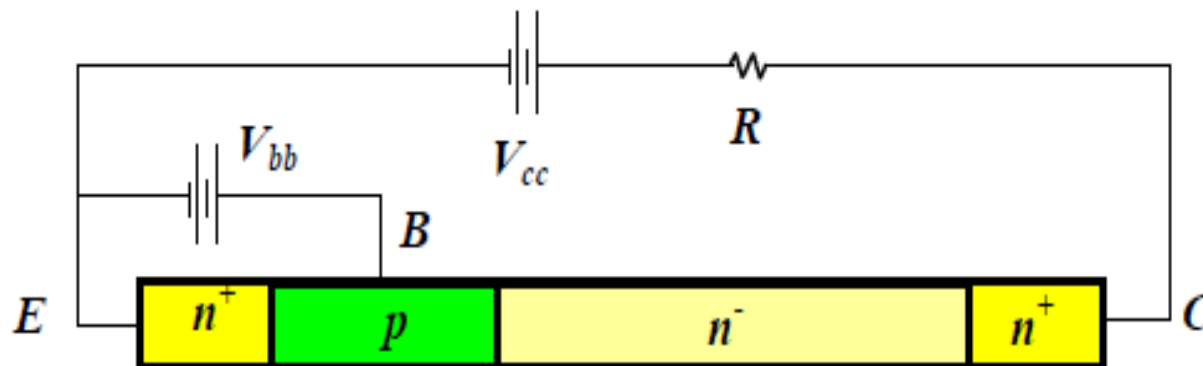
El límite de la zona activa se alcanza cuando: $V_{jCB}=0$ ($V_{CE} = I_C R_d$).

Si $V_{jCB} > 0$ (Unión directamente polarizada):

Habrà inyección de huecos desde p a n (Recombinación con electrones procedentes del emisor en n) $\Rightarrow$ Desplaz. a la derecha de la unión efectiva:

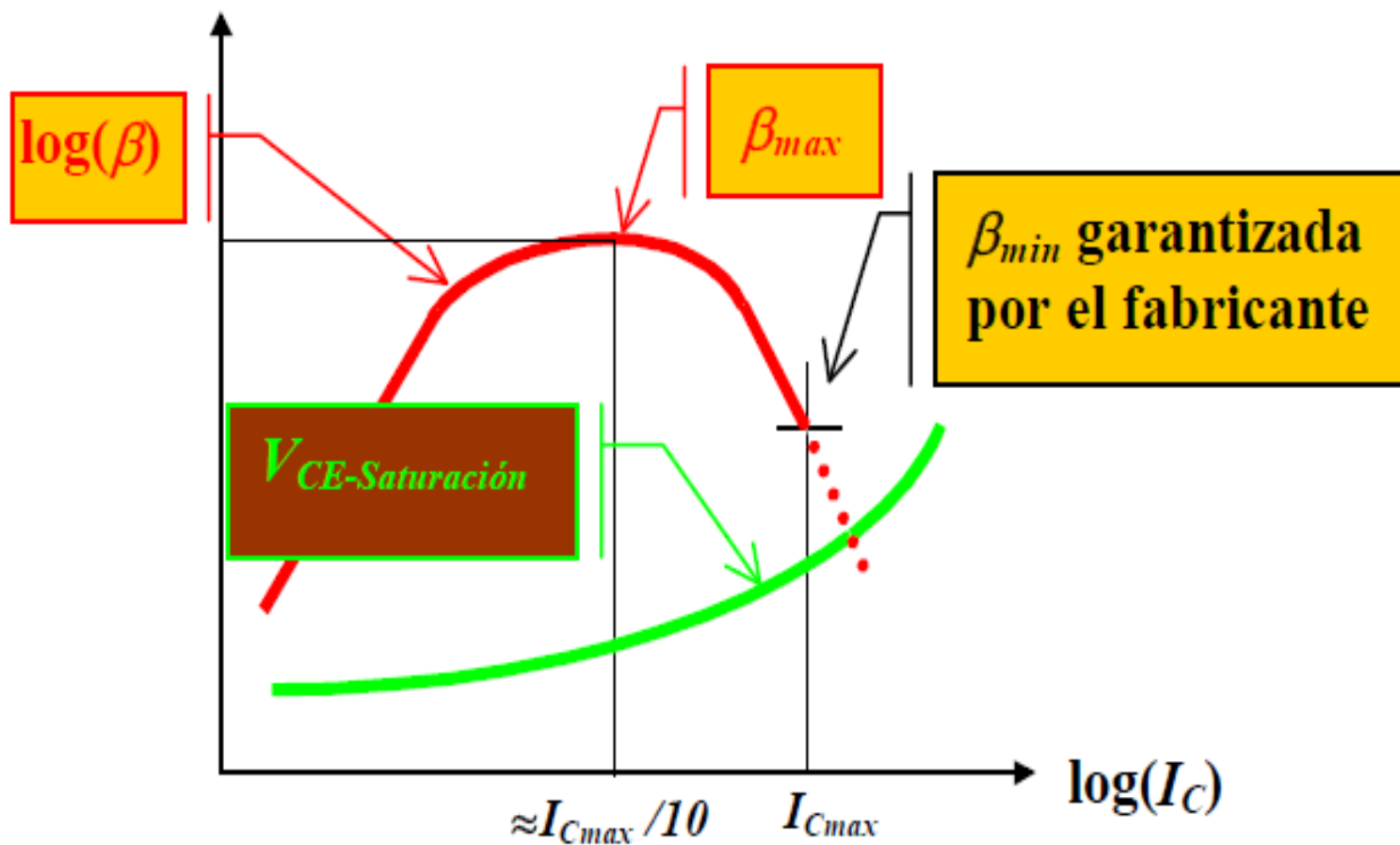
- R_d Disminuye
- Aumento del ancho efectivo de la base.
- β Disminuye

FUNCIONAMIENTO DEL BJT. Zona de Saturación



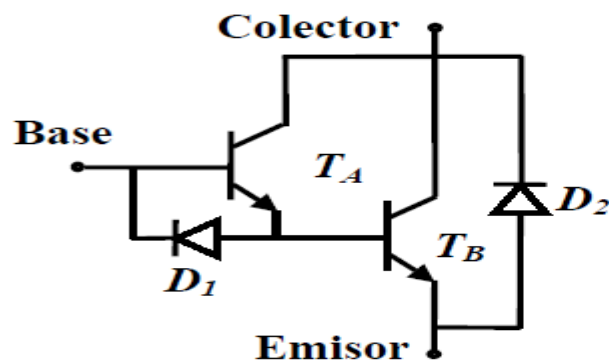
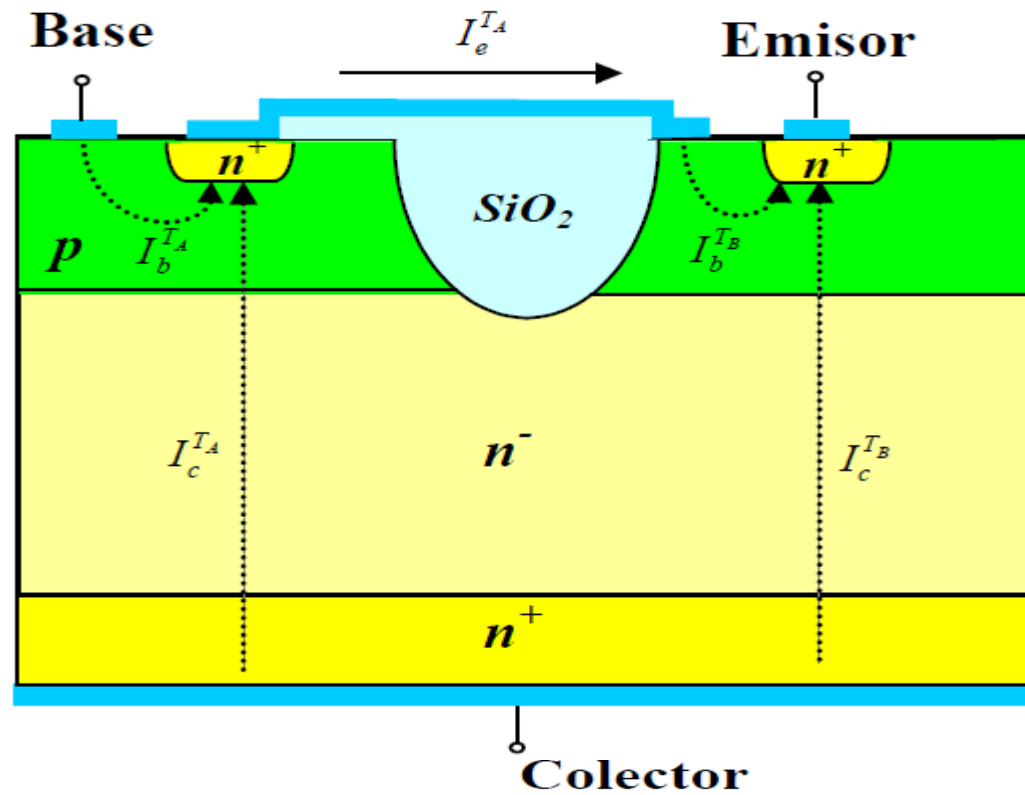
Distribución de la carga almacenada en la base de un transistor bipolar de potencia típico, en saturación.

FUNCIONAMIENTO DEL BJT. Ganancia



Variación de β en Función de I_C

TRANSISTOR DARLINGTON

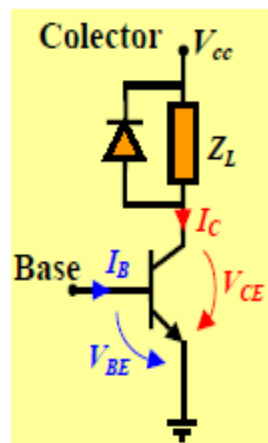


$$\beta = \beta_B \beta_A + \beta_B + \beta_A$$

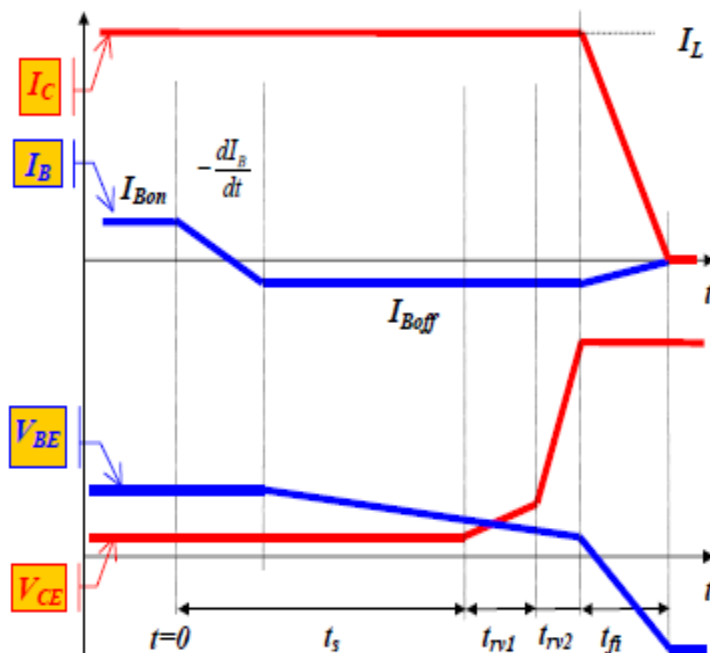
Estructura de un Par Darlington Monolítico

Montaje Darlington para Grandes Corrientes.

EL TRANSISTOR EN CONMUTACIÓN

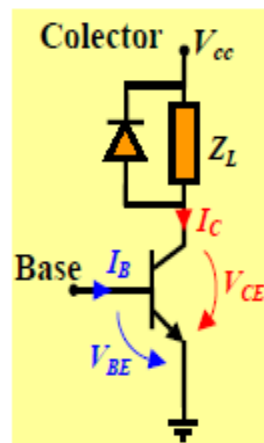


Interruptor BJT conmutando una Carga Inductiva

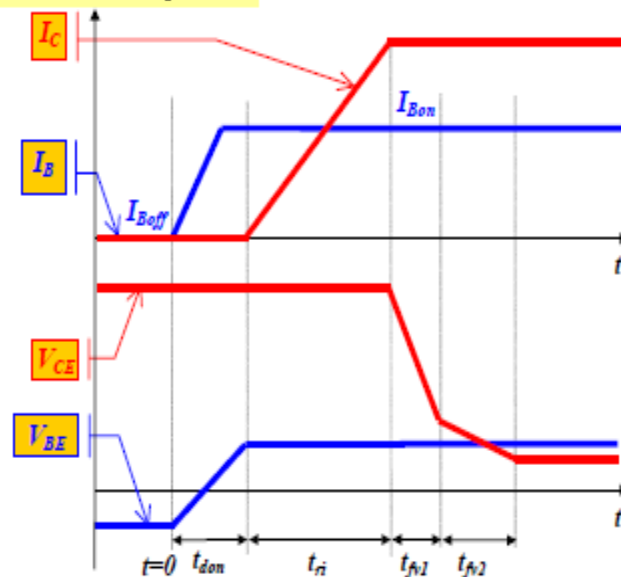


Proceso de conmutación: Corte

EL TRANSISTOR EN CONMUTACIÓN

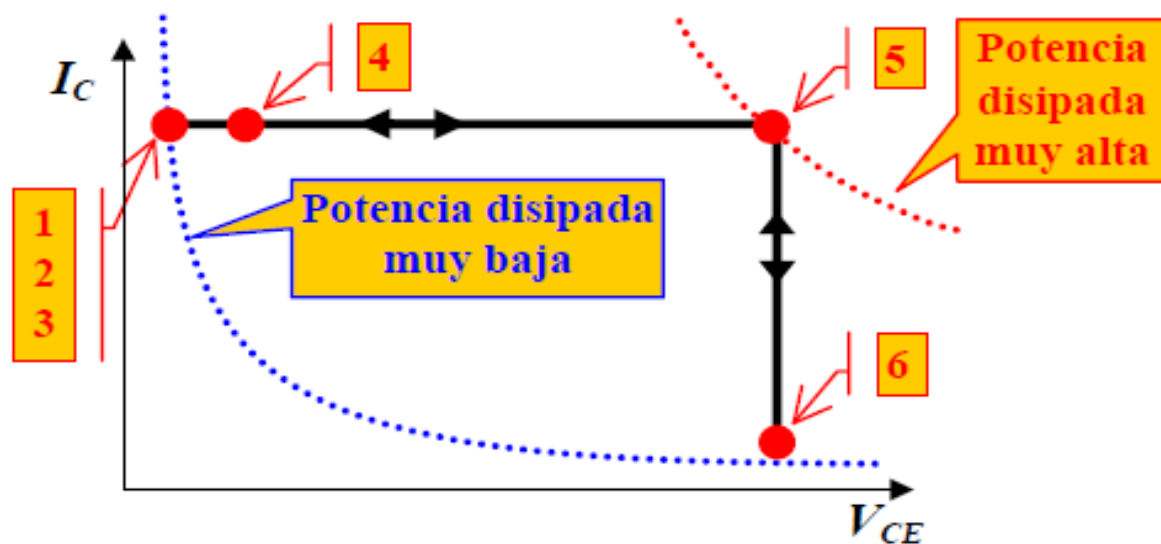


Interruptor BJT conmutando una Carga Inductiva



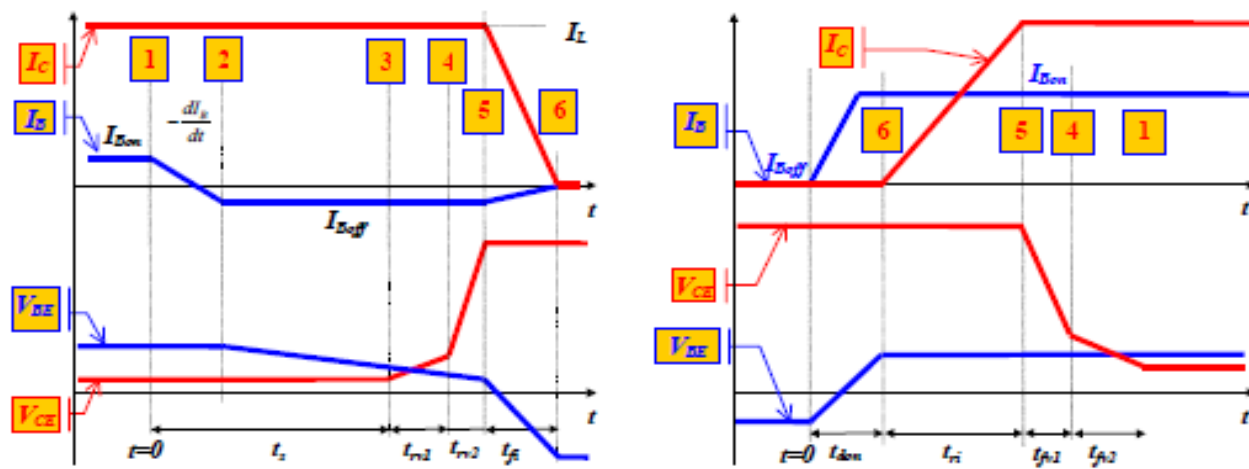
Proceso de conmutación: Saturación

EL TRANSISTOR EN CONMUTACIÓN

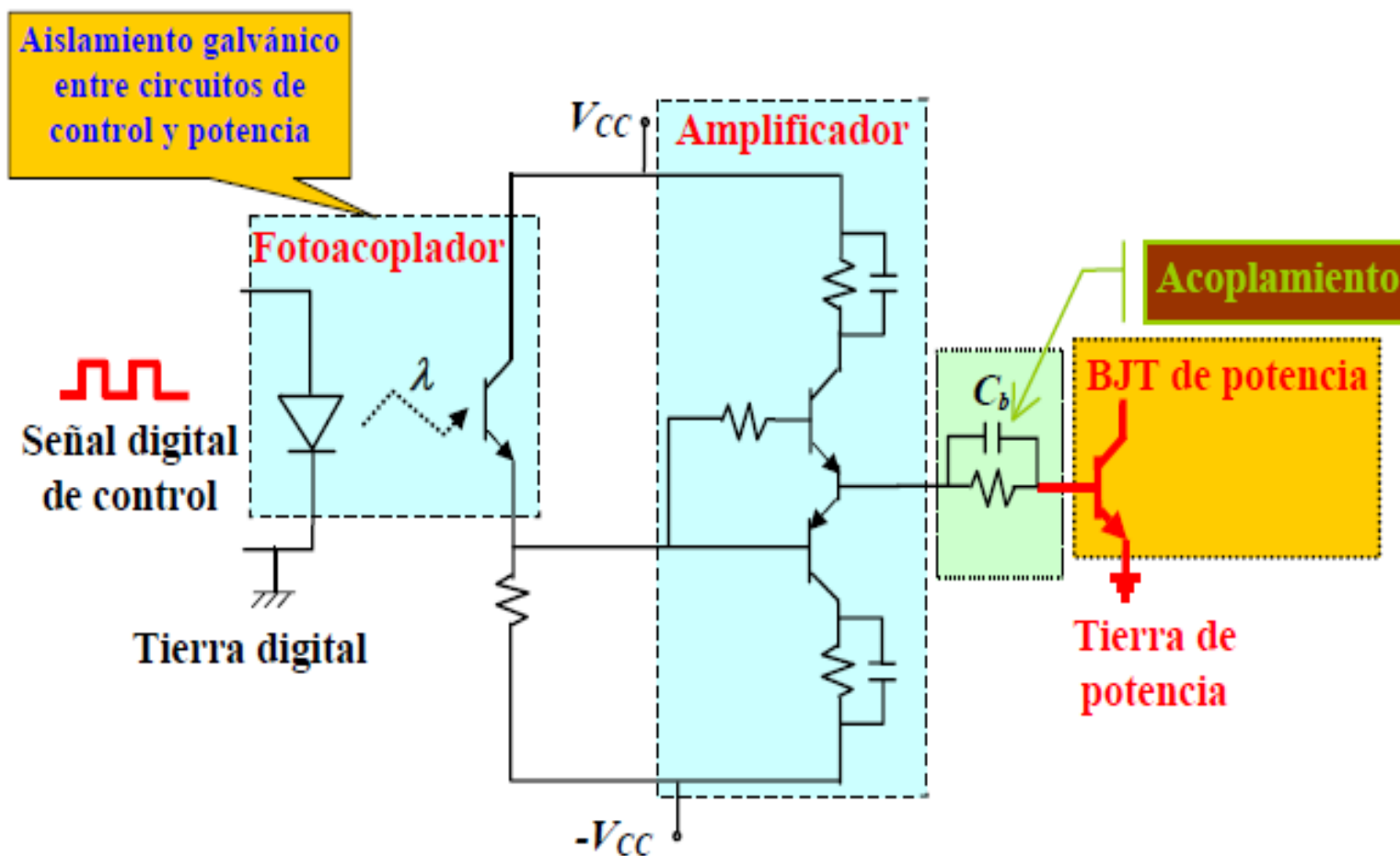


1, 2, 3, 4, 5 y 6: instantes de tiempo

Trayectorias en el plano I_C - V_{CE} durante la conmutación

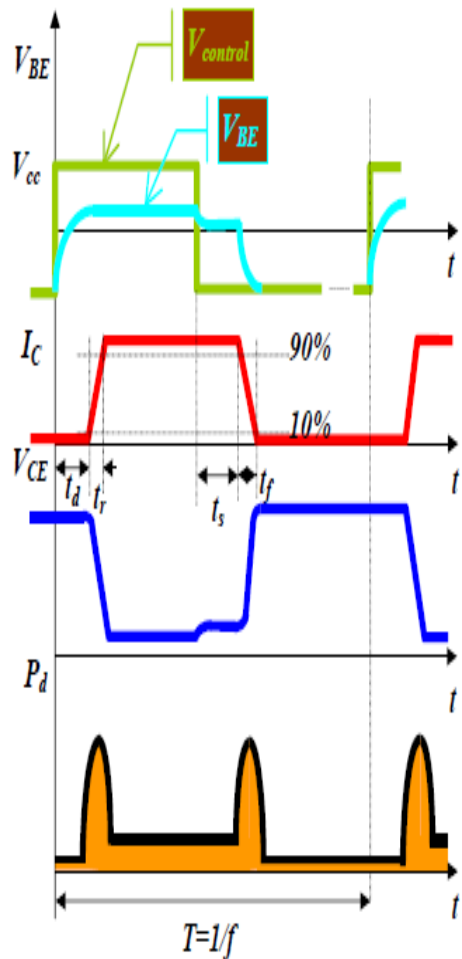


EXCITACIÓN DEL BJT



Circuito Típico de Excitación de Base para *BJTs* de Potencia

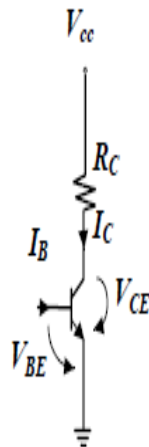
CONSIDERACIONES TÉRMICAS



Las **pérdidas en corte** suelen despreciarse al ser la corriente muy baja.

Las **pérdidas en conducción** pueden ser aproximadas por:

$$P_{on} = I_c \cdot V_{CEsat} \cdot \frac{T_{ON}}{T}$$



Las **pérdidas en conmutación** pueden estimarse suponiendo que la corriente y la tensión siguen una línea recta durante la conmutación:

$$dW_r = V_{CE} \cdot I_c \cdot dt + V_{BE} \cdot I_B \cdot dt \cong V_{CE} \cdot I_c \cdot dt = (V_{cc} - R_c \cdot I_{cmax} \cdot \frac{t}{t_r}) \cdot I_{cmax} \cdot \frac{t}{t_r} \cdot dt$$

$$R_c \cdot I_{cmax} = V_{cc} - V_{CEsat} \cong V_{cc} \quad (V_{CEsat} \cong 0) \Rightarrow dW_r = V_{cc} \cdot I_{cmax} \cdot (1 - \frac{t}{t_r}) \cdot \frac{t}{t_r} \cdot dt$$

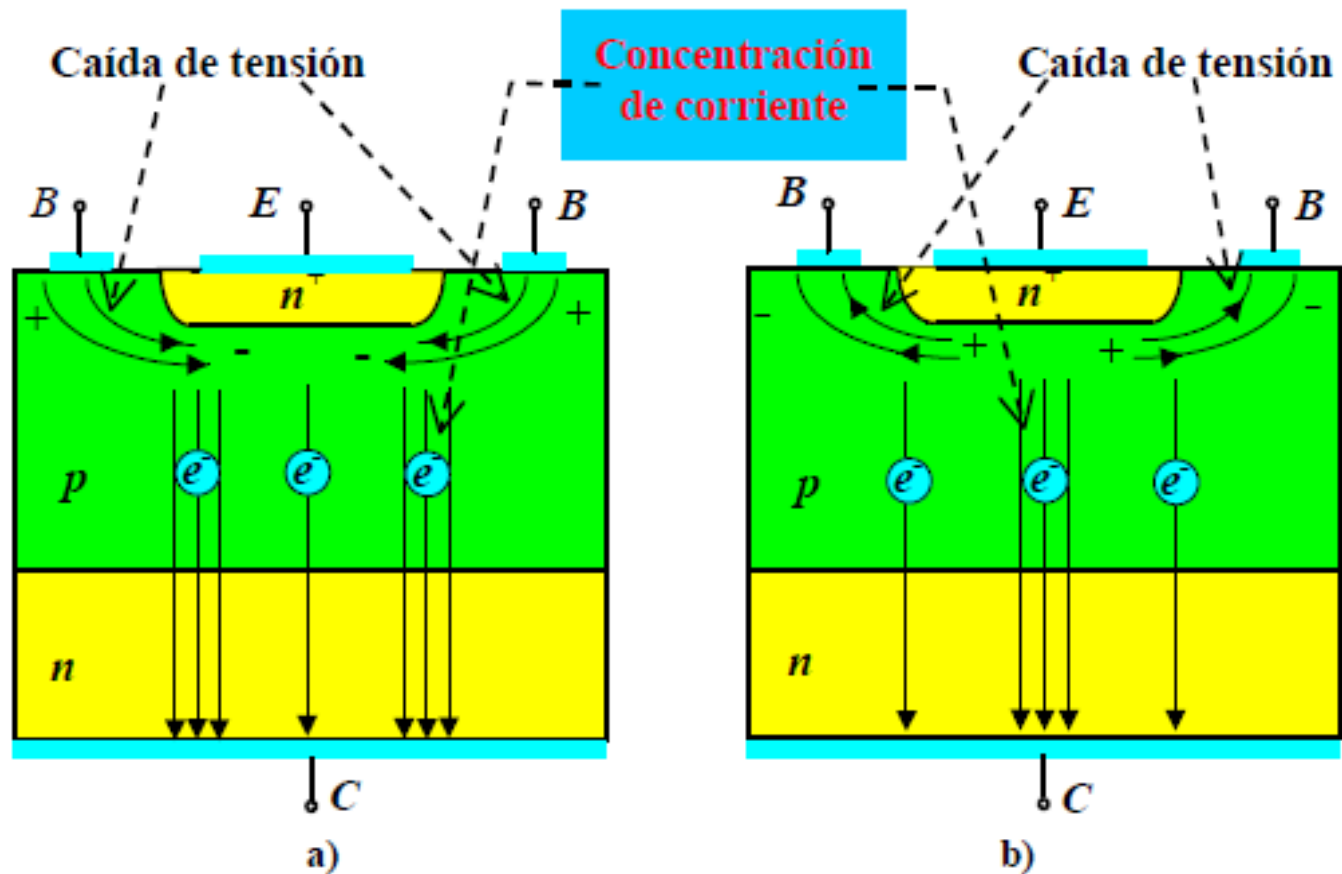
$$W_r = \int_0^{t_r} V_{cc} \cdot I_{cmax} \cdot (1 - \frac{t}{t_r}) \cdot \frac{t}{t_r} \cdot dt = \frac{1}{6} \cdot V_{cc} \cdot I_{cmax} \cdot t_r;$$

análogamente se hace para W_f : $W_{com} = W_r + W_f = \frac{1}{6} \cdot V_{cc} \cdot I_{cmax} \cdot (t_r + t_f);$

La potencia media disipada en el período T será por tanto:

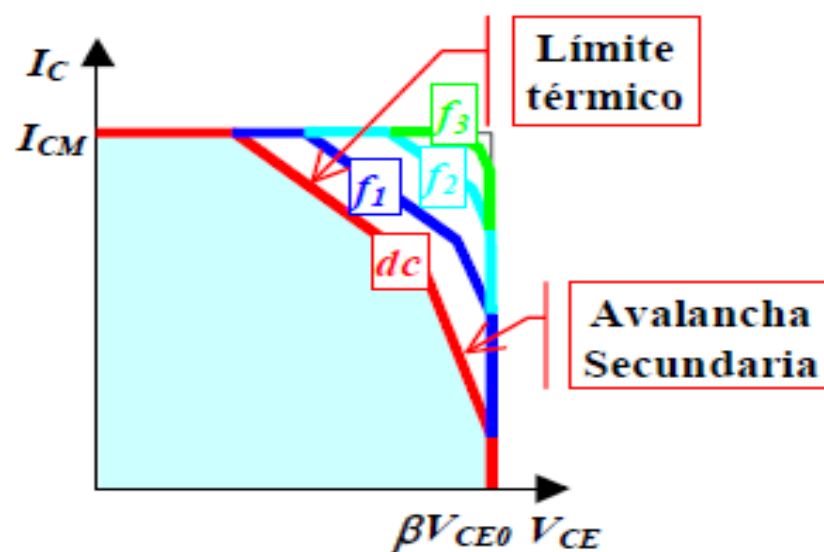
$$P_{com} = \frac{W_{com}}{T} = \frac{1}{6} \cdot V_{cc} \cdot I_{cmax} \cdot f \cdot (t_r + t_f)$$

AVALANCHA SECUNDARIA

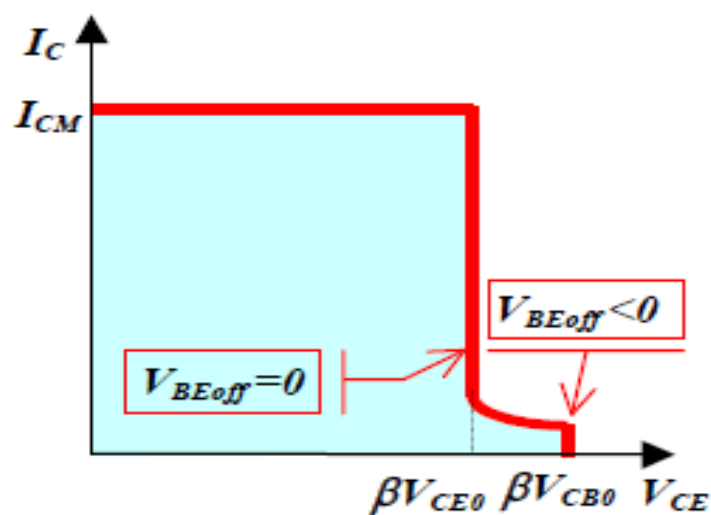


Concentración o Focalización de Corriente en un *BJT*. a) En la Conmutación a Saturación ($I_B > 0$) y b) en la Conmutación a Corte ($I_B < 0$)

ZONA DE OPERACIÓN SEGURA



a) FBSOA ($f_1 < f_2 < f_3$)



b) RBSOA (Transiciones de menos de 1 μs)
Zonas de Operación Segura del Transistor Bipolar

TEMA 4. TRANSISTOR DE EFECTO DE CAMPO DE POTENCIA

4.1. INTRODUCCIÓN

4.1.1. Transistor de Efecto de Campo de Señal

4.2. TECNOLOGÍAS DE FABRICACIÓN

4.2.1. Transistor VMOS

4.2.2. Transistor D-MOS

4.2.3. Transistor Trenched-MOS

4.2.4. Evolución del Transistor MOS

4.3. FUNCIONAMIENTO DEL TRANSISTOR DE EFECTO DE CAMPO DE POTENCIA

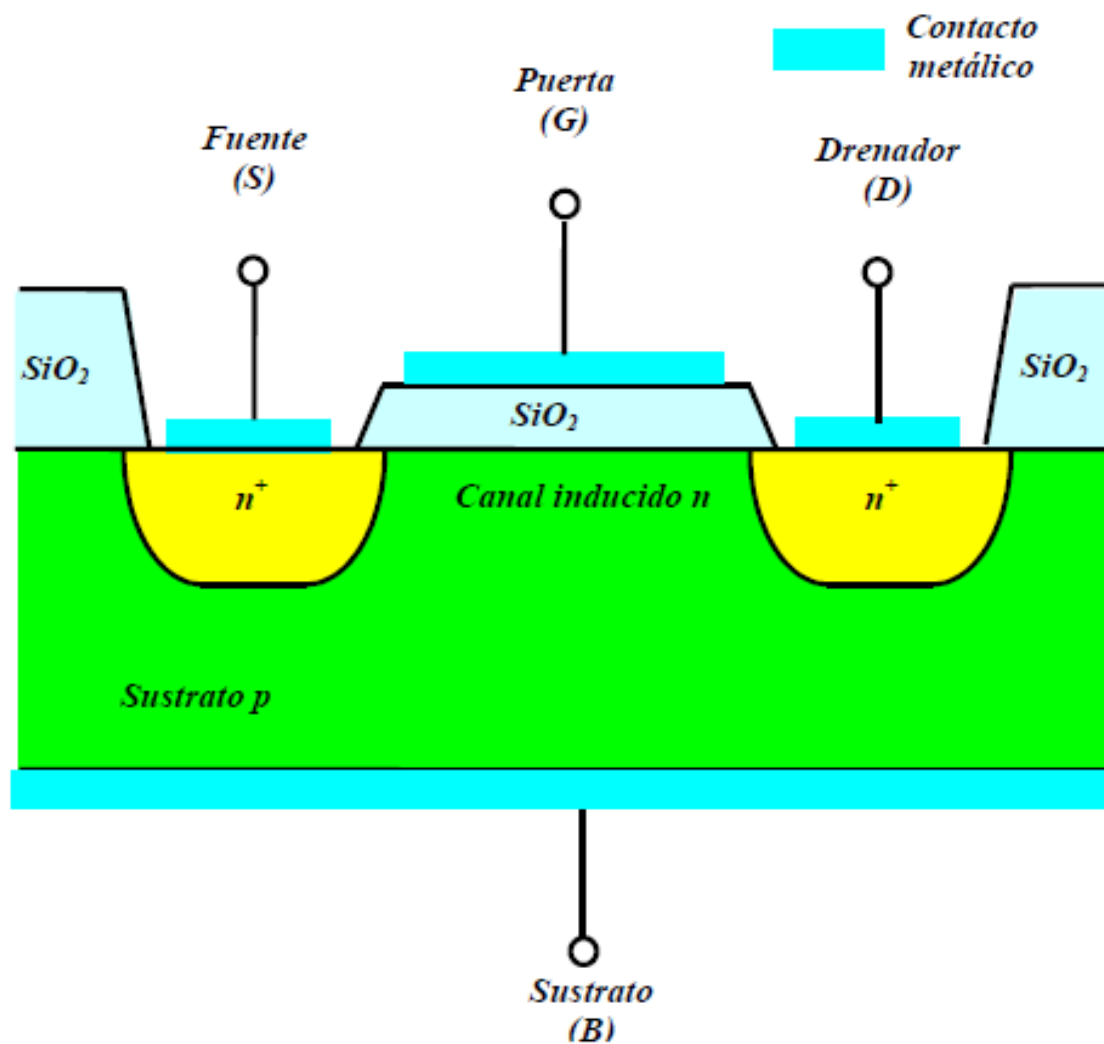
4.4. DIODO EN ANTIPARALELO

4.4.1. Conmutación en una Rama de un Puente

4.5. CARACTERÍSTICAS ESTÁTICAS, DINÁMICAS Y TÉRMICAS

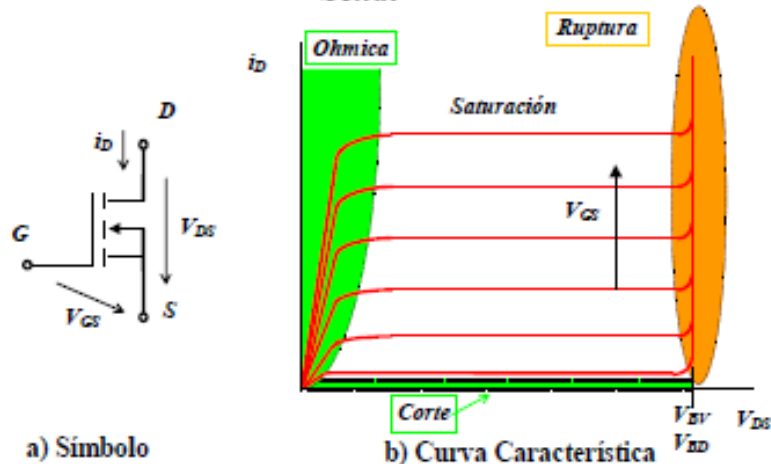
4.6. ÁREA DE OPERACIÓN SEGURA

INTRODUCCIÓN. Transistor de Efecto de Campo de Señal



Transistor de Señal MOSFET de Enriquecimiento, Canal *n*

INTRODUCCIÓN. Transistor de Efecto de Campo de Señal



Transistor MOS Canal N de Enriquecimiento

Zonas de funcionamiento del transistor MOS:

Zona de corte, $V_{GS} < V_T$, $i_D \cong 0$; el transistor se considera un **interruptor abierto**.

Zona de saturación, $V_{GS} - V_T < V_{DS}$, $i_D \cong \text{constante}$ (independiente de V_{DS}):

$$i_D = \frac{k}{2} \cdot \left(\frac{W}{L} \right) \cdot (V_{GS} - V_T)^2, \text{ el límite de esta zona con la siguiente, se obtiene al}$$

sustituir $V_{GS} - V_T = V_{DS}$, en la fórmula anterior, es decir: $i_D = \frac{k}{2} \cdot \left(\frac{W}{L}\right) \cdot (V_{DS})^2$,
(=parábola)

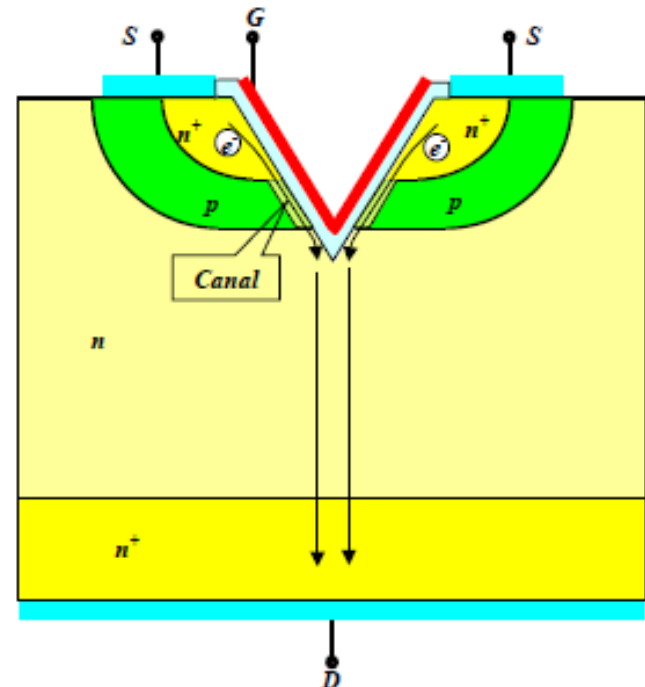
Zona óhmica, $V_{GS} - V_T > V_{DS}$, $i_D = k \cdot \left(\frac{W}{L}\right) \cdot \left((V_{GS} - V_T) \cdot V_{DS} - \frac{V_{DS}^2}{2}\right)$, en esta

zona el transistor se considera un **interruptor cerrado**, con una resistencia (para valores muy pequeños de V_{DS}):

$$R_{DS(ON)} = \frac{1}{k \cdot \left(\frac{W}{L}\right) (V_{GS} - V_T)}$$

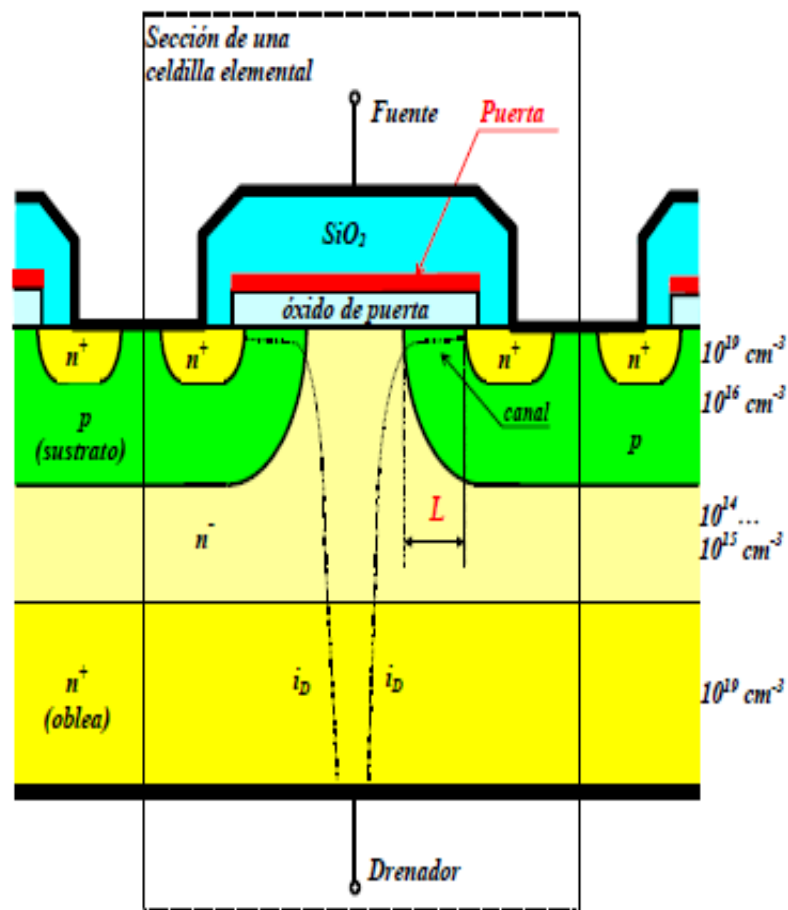
Zona de ruptura, $V_{DS} > V_{BD}$.

TECNOLOGÍAS DE FABRICACIÓN. Transistor VMOS (Siliconix-1976)



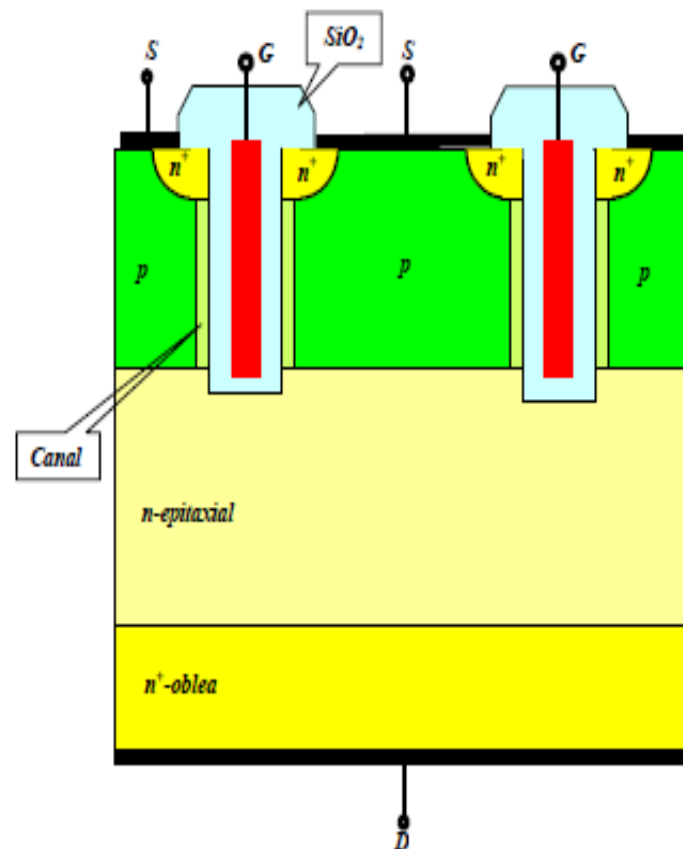
Primeros transistores MOS de potencia: Transistor en V. Derivó rápidamente a U-MOS.

TECNOLOGÍAS DE FABRICACIÓN. Transistor DMOS



Sección de un Transistor DMOS de Enriquecimiento Canal n

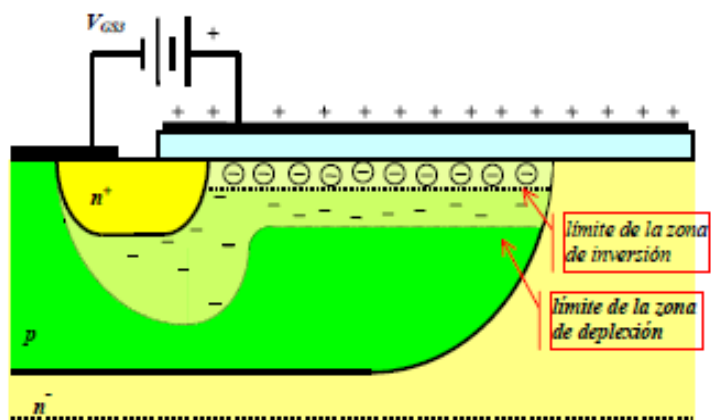
TECNOLOGÍAS DE FABRICACIÓN. Transistor Trenched-MOS



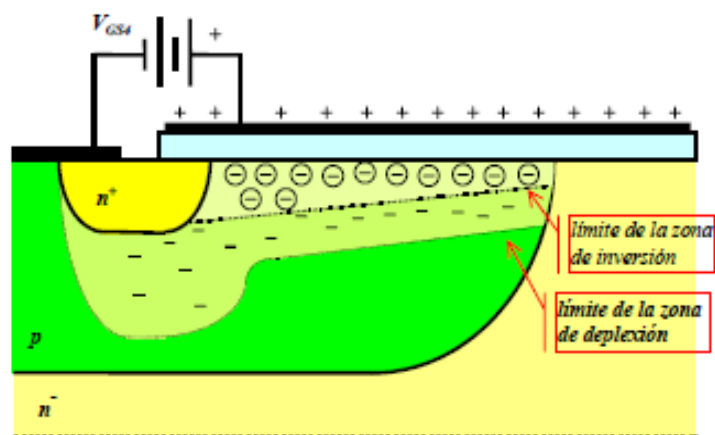
Transistores MOS de potencia modernos: "Transistores con Trinchera"

b) Para valores bajos de V_{DS} ($V_{GS2} > V_{GS1}$, $V_{GS2} < V_T$)

FUNCIONAMIENTO DEL TRANSISTOR D-MOS

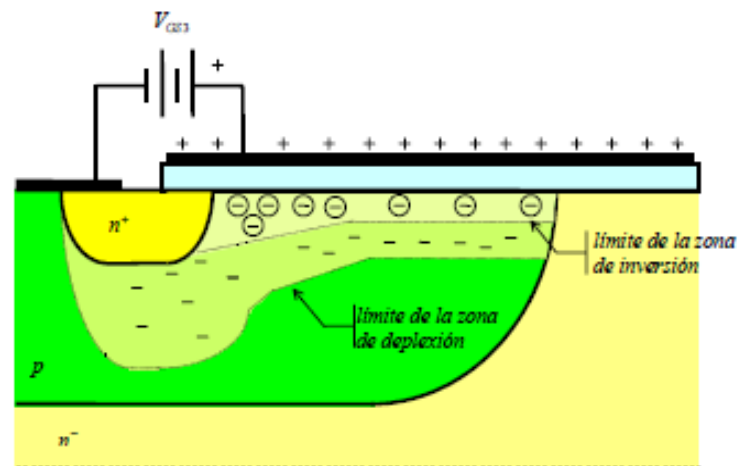


c) Para valores bajos de V_{DS} ($V_{GS} > V_{GS2}$, $V_{GS} > V_T$)



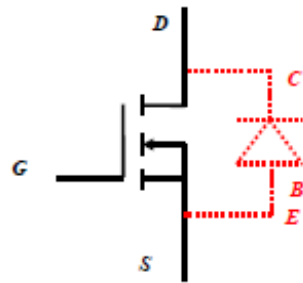
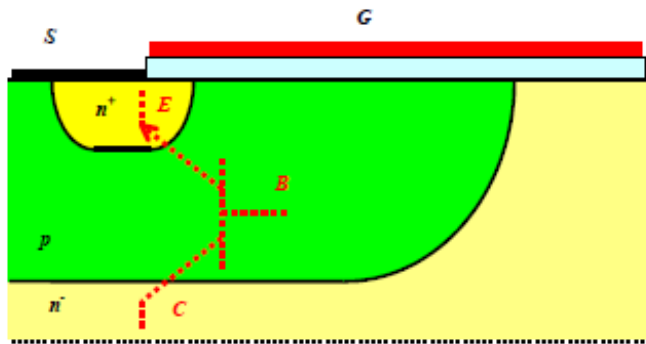
d) Para valores mayores de V_{DS} ($V_{GS} > V_T$)

FUNCIONAMIENTO DEL TRANSISTOR D-MOS



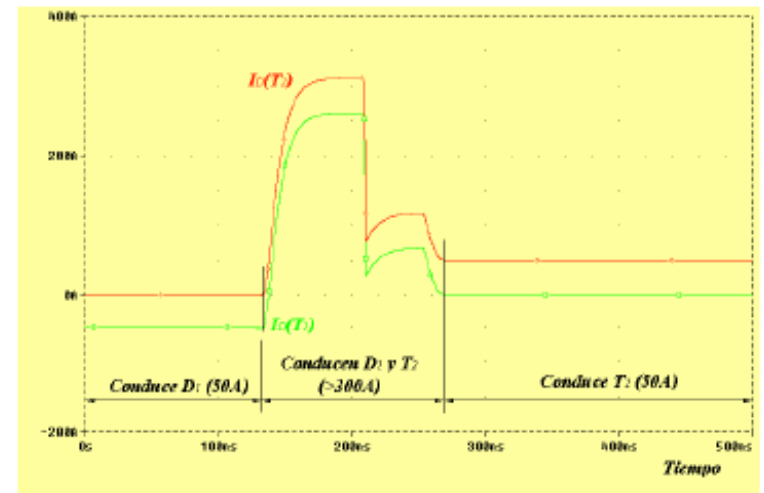
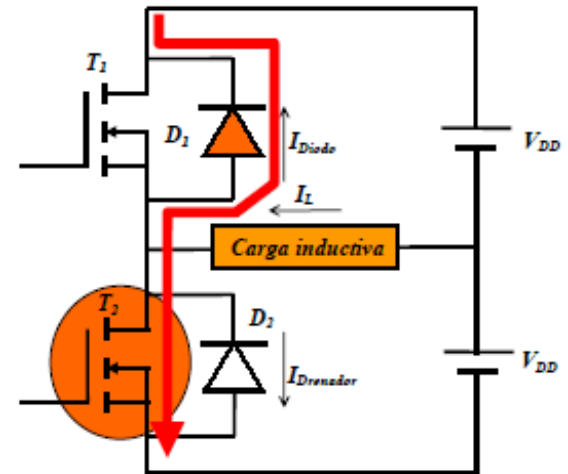
e) Para valores mayores de V_{DS} ($V_{GS} > V_{GS2}$, $V_{GS} > V_T$)

DIODO EN ANTIPARALELO



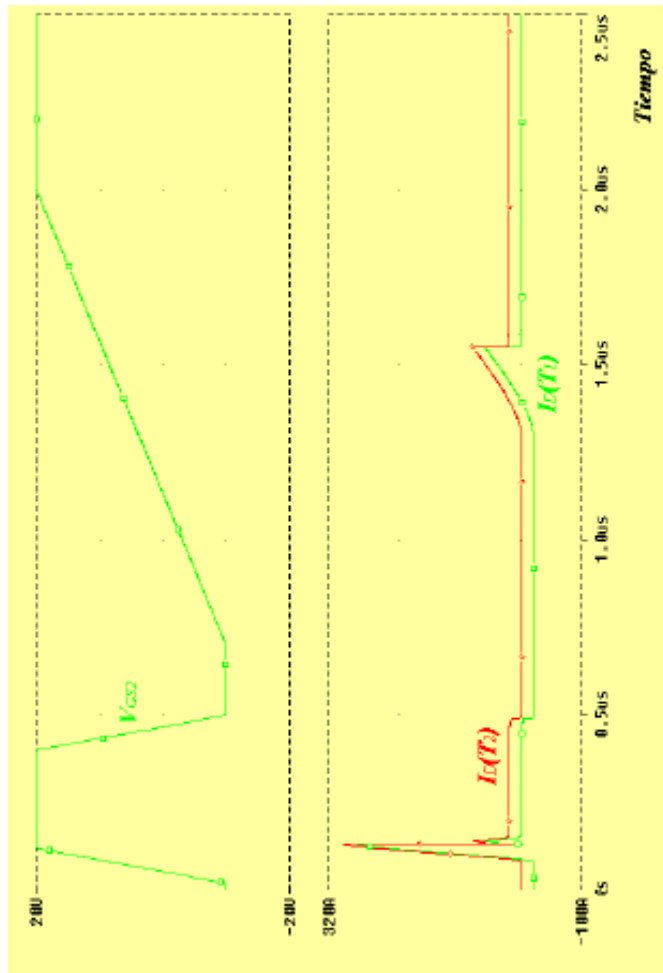
Transistor Bipolar asociado al Transistor MOS

DIODO EN ANTIPARALELO. Conmutación en una Rama de un Puente



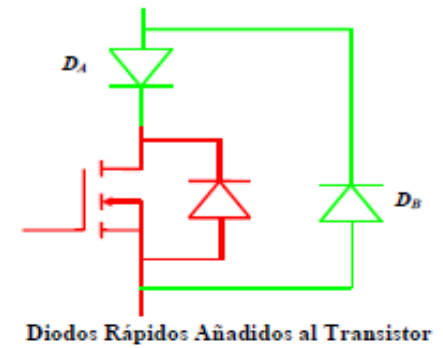
El transistor MOS con el Diodo en Antiparalelo Conmutando una Carga Inductiva en una rama de un Puente.

DIODO EN ANTIPARALELO. Conmutación en una Rama de un Puente

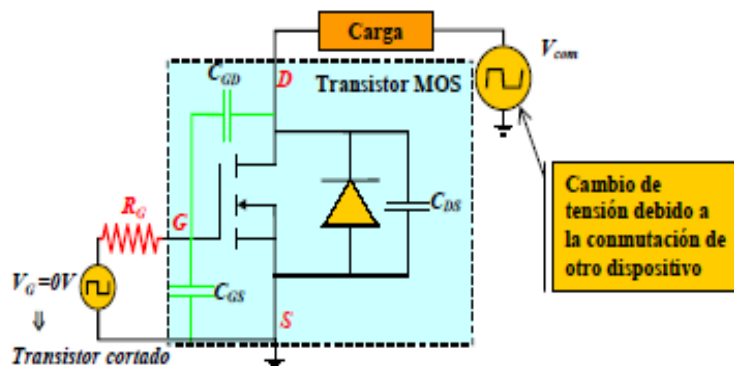


La velocidad de subida o bajada de la tensión V_{GS} se controla fácilmente con el valor de la resistencia de la fuente de excitación de puerta.

DIODO EN ANTIPARALELO. Conmutación en una Rama de un Puente



Efecto de las Capacidades Parásitas en la Tensión de Puerta



Efecto de la conmutación de otros dispositivos sobre la tensión de puerta con distintos valores de R_G .

El efecto de la conmutación de otros dispositivos puede provocar variaciones importantes en la tensión de puerta debido al acoplamiento capacitivo $C_{GD}-C_{GS}$. Esto tiene como consecuencias no deseadas:

- Se supere la tensión máxima que el óxido puede soportar.
- Haciendo que el transistor (que estaba cortado) conduzca.

Si se produce un **flanco de subida**, ese flanco se transmitirá a la puerta, con lo que si se supera la tensión umbral, el MOS entra en conducción.

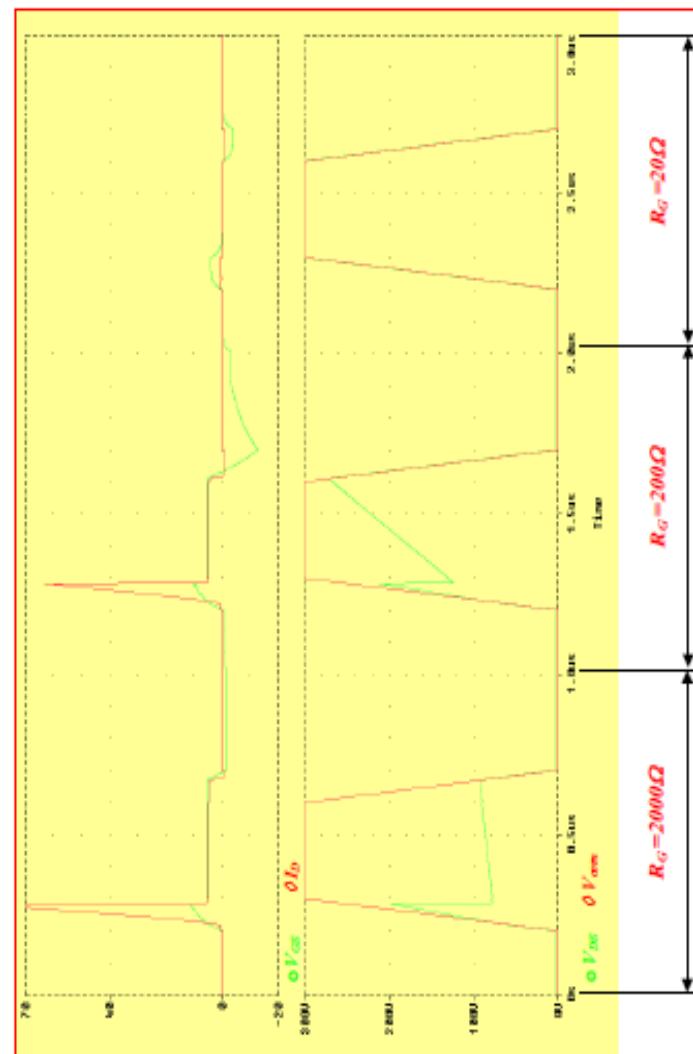
Esto tiene el efecto de que baje la tensión V_{DS} con lo que el efecto se compensa, cortándose de nuevo el transistor a costa de sufrir grandes pérdidas por la corriente que circula durante el transitorio.

Si se produce un **flanco de bajada**, ese flanco se transmitirá igualmente a la puerta, permaneciendo el transistor cortado, pero con peligro de superar la tensión máxima del óxido.

En ambos casos es determinante el **valor de la resistencia** equivalente de la fuente que excita a la puerta (R_G) cuanto menor sea esta resistencia menos se notará este efecto.

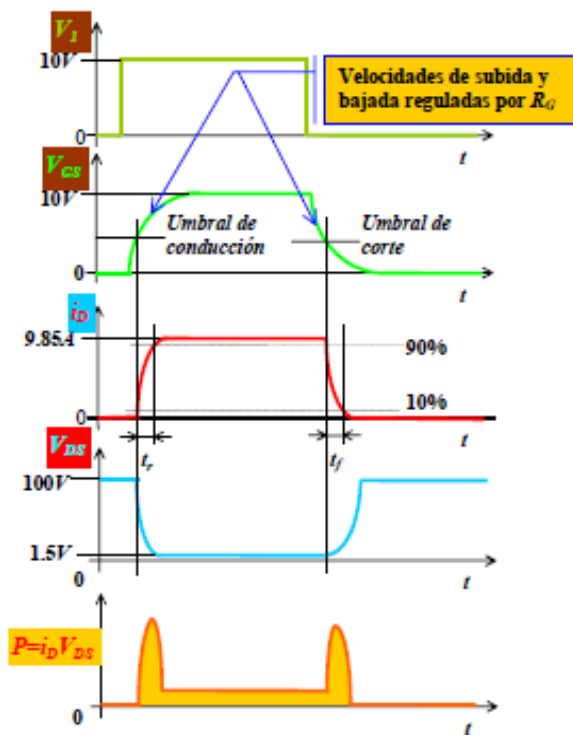
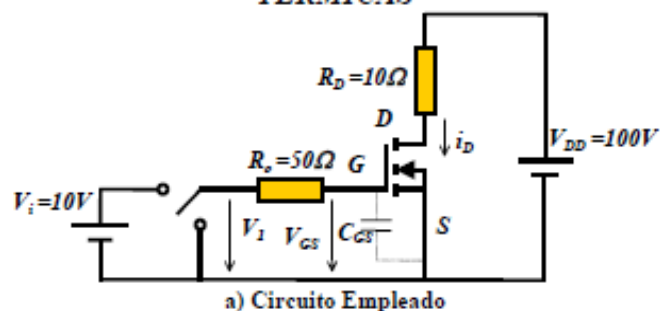
Se debe tener especial cuidado con las conexiones en el circuito de puerta, porque cualquier inductancia parásita presente dará una impedancia equivalente muy alta ante cambios bruscos.

Efecto de las Capacidades Parásitas en la Tensión de Puerta



Efecto de la conmutación de otros dispositivos sobre la tensión de puerta con distintos valores de R_G .

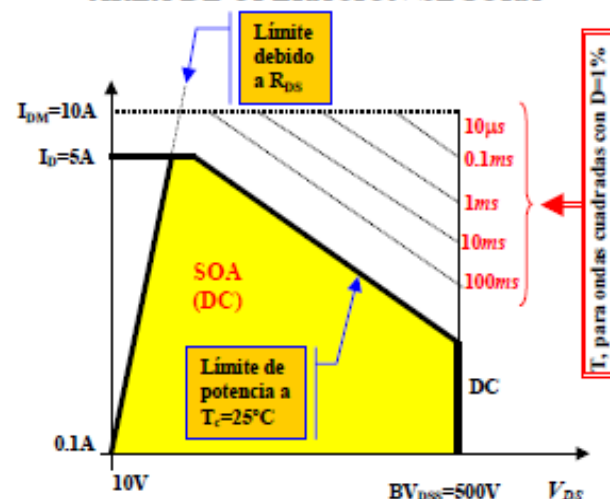
CARACTERÍSTICAS ESTÁTICAS, DINÁMICAS Y TÉRMICAS



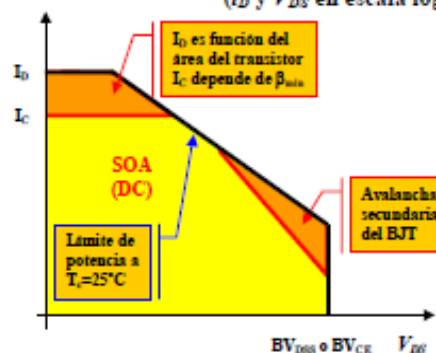
b) Formas de Onda Resultantes

Características Dinámicas del Transistor MOSFET

ÁREA DE OPERACIÓN SEGURA

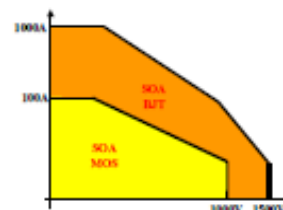


Zona de Operación Segura (SOA) en un MOSFET de Potencia
(i_D y V_{DS} en escala logarítmica)



Comparación entre las Zonas de Operación Segura de dos transistores MOSFET y BJT de Potencia construidos para las mismas tensiones máximas y de secciones análogas.

Nótese que los límites de corrientes y tensiones de dispositivos de mayores potencias que pueden encontrarse en el mercado son aproximadamente:



TEMA 5. EL TIRISTOR

5.1. INTRODUCCIÓN

5.1.1. Estructura Básica.

5.1.2. Característica Estática

5.2. FUNCIONAMIENTO DEL SCR.

5.2.1. Polarización Inversa

5.2.2. Polarización Directa

5.2.3. Mecanismo de Cebado

5.2.4. Mecanismo de Bloqueo.

5.3. RELACIÓN DEL BLOQUEO DEL SCR CON SU CIRCUITO EXTERNO

5.4. CARACTERÍSTICAS DINÁMICAS

5.4.1. Encendido del SCR

5.4.2. Bloqueo Dinámico del SCR

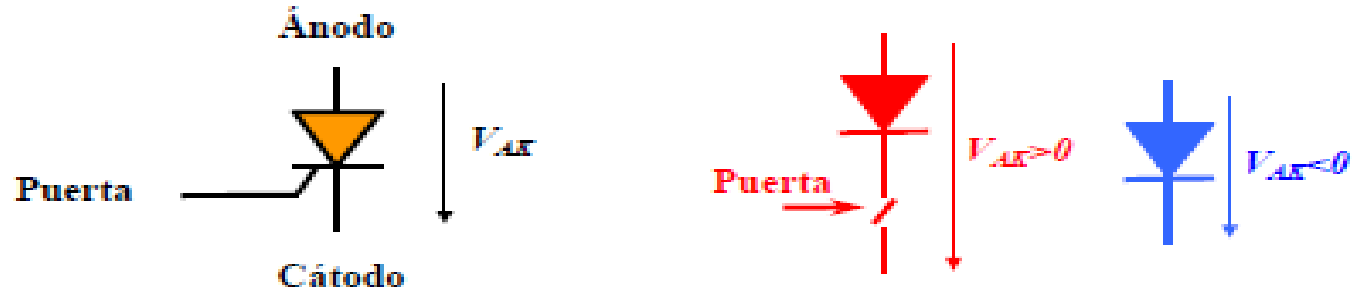
5.5. FORMAS DE PROVOCAR EL DISPARO DEL SCR

5.6. TRIAC

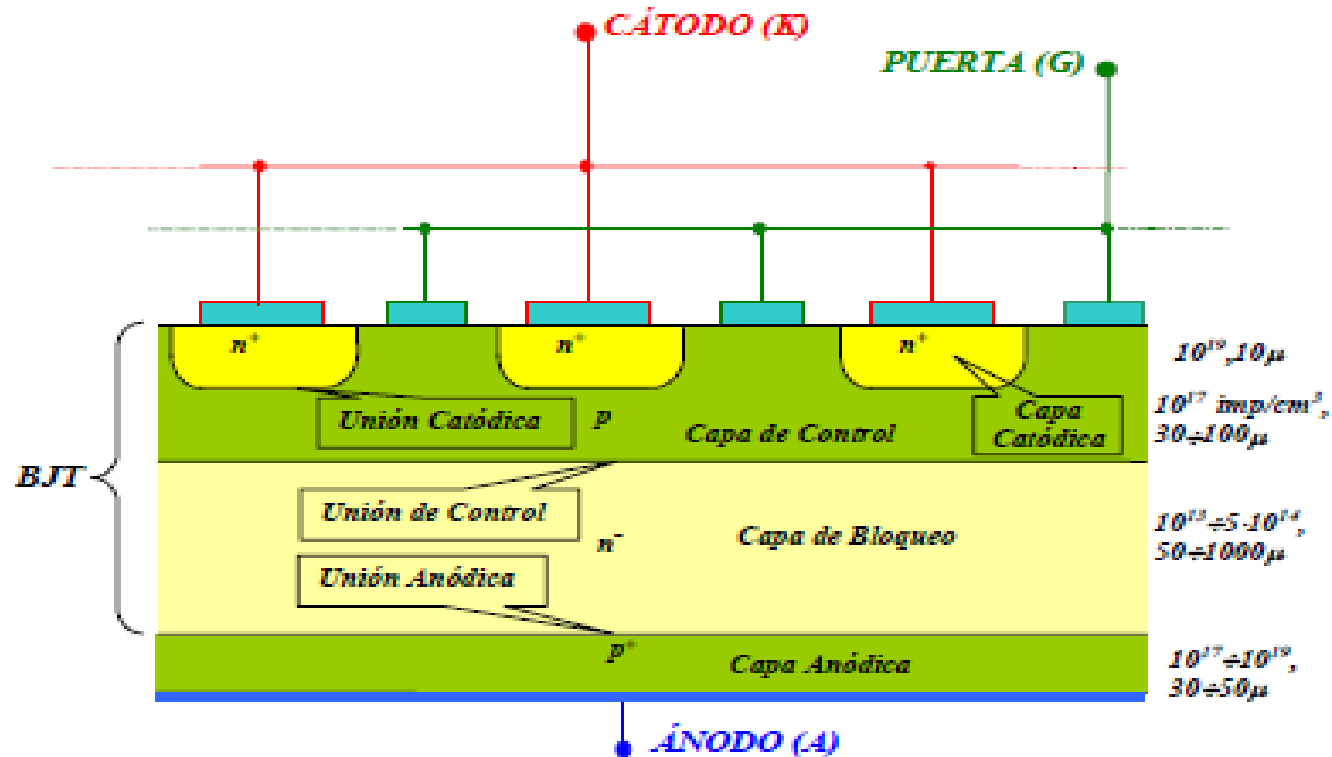
5.6.1. Constitución y Funcionamiento

5.6.2. Característica Estática

INTRODUCCIÓN. Estructura Básica del SCR

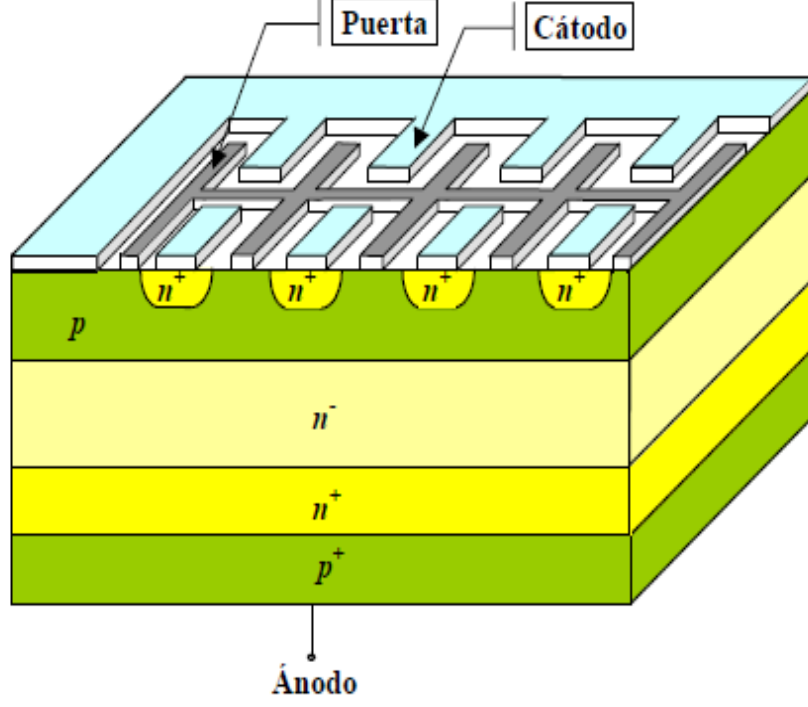


Símbolo y circuitos equivalentes del Tiristor SCR



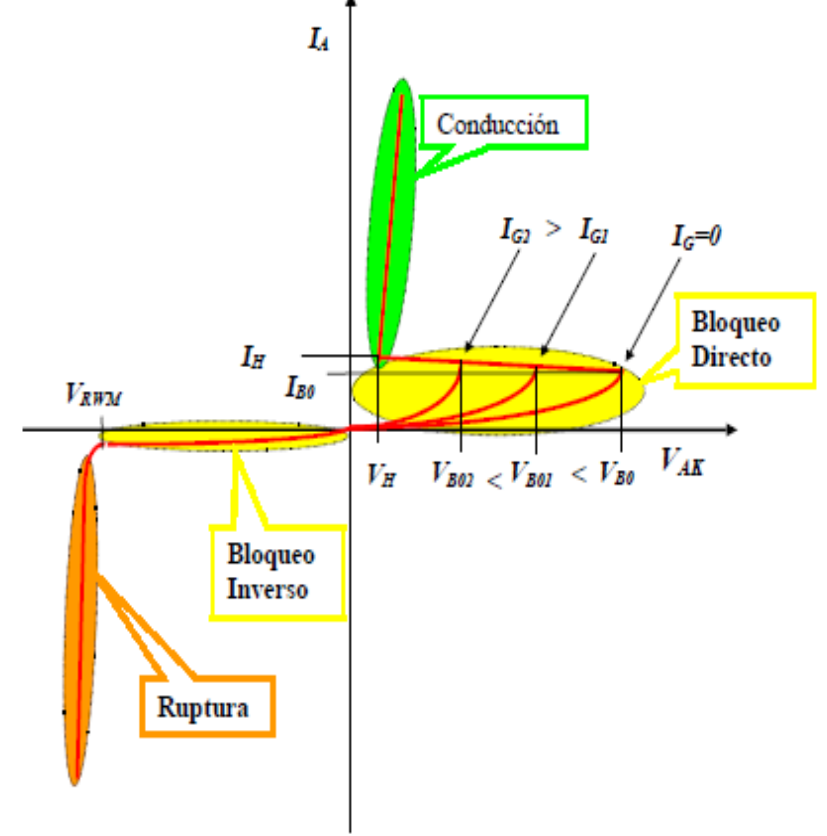
Sección Longitudinal de un SCR

INTRODUCCIÓN. Estructura Básica del SCR



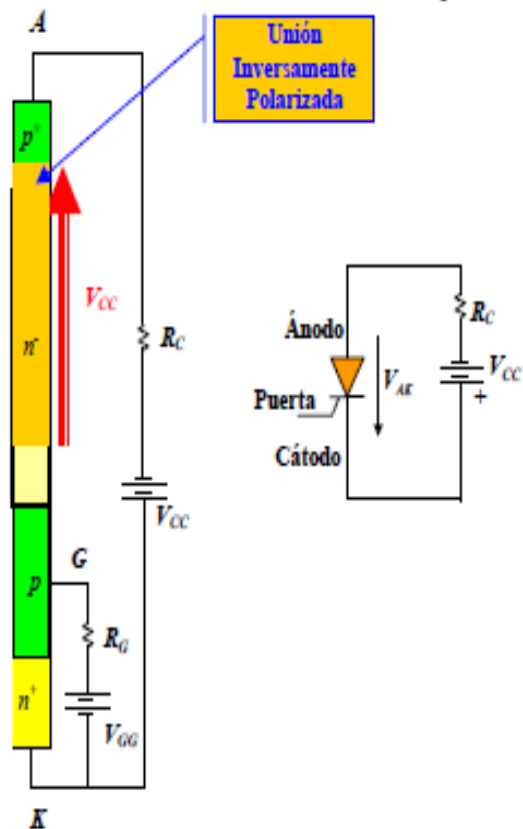
Sección de un SCR para potencias muy elevadas

INTRODUCCIÓN. Característica Estática del SCR



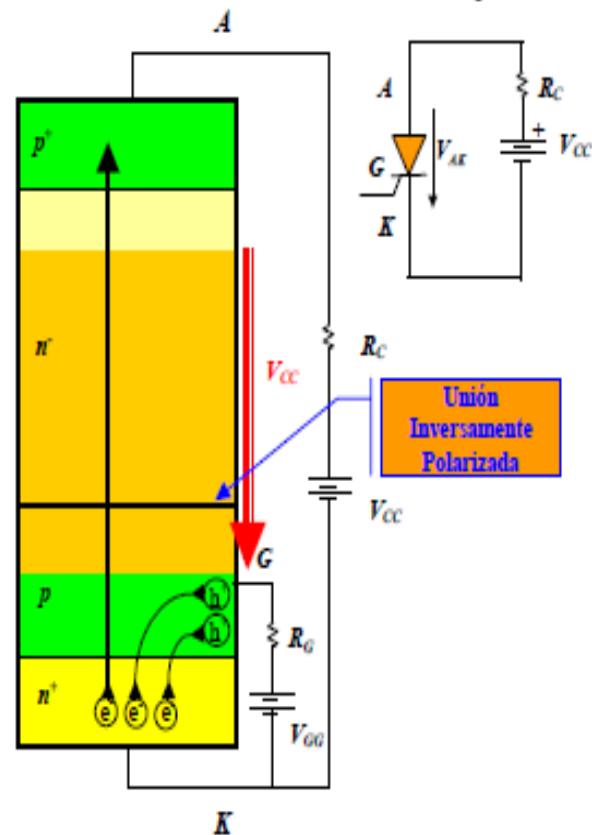
Característica Estática del SCR

FUNCIONAMIENTO DEL SCR. Polarización Inversa



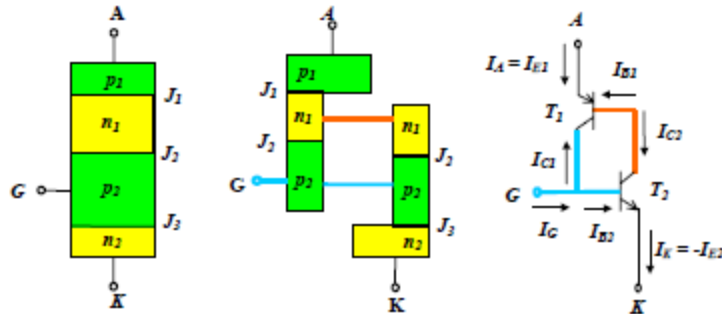
SCR polarizado Inversamente

FUNCIONAMIENTO DEL SCR. Polarización Directa



SCR polarizado Directamente

FUNCIONAMIENTO DEL SCR. Mecanismo de Cebado



a) SCR Simplificado b) SCR como dos Transistores c) Circuito Equivalente

Para el transistor *pnp*: $I_{C1} = -\alpha_1 \cdot I_{E1} - I_{CO1}$ (a)

Y para el transistor *npn*: $I_{C2} = -\alpha_2 \cdot I_{E2} + I_{CO2}$ (b)

Como: $I_K = -I_{E2} = I_A + I_G$ (c)

$I_A = I_{E1}$ (d)

Sustituyendo (c) y (d) en (a) y (b) respectivamente, se obtiene:

$I_{C1} = -\alpha_1 \cdot I_A - I_{CO1}$ (e)

$I_{C2} = \alpha_2 \cdot (I_A + I_G) + I_{CO2}$ (f)

Teniendo en cuenta que la suma de corrientes en T_1 es cero, se obtiene:

$I_A + I_{C1} = I_{C2}$ (g)

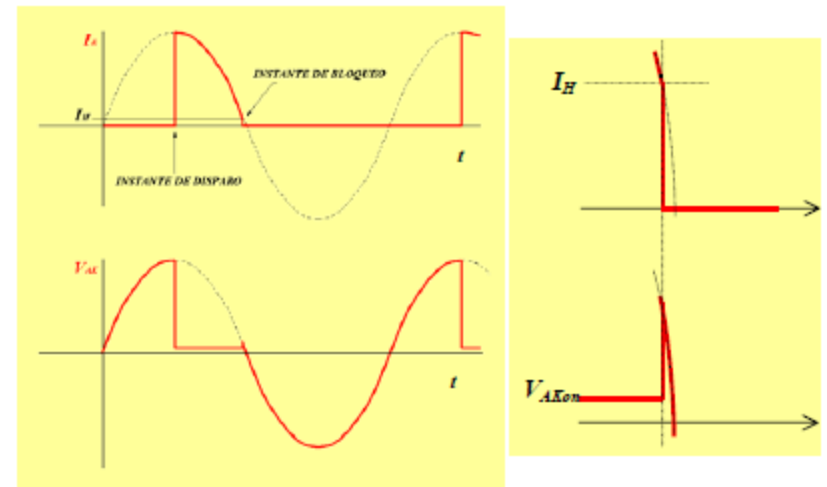
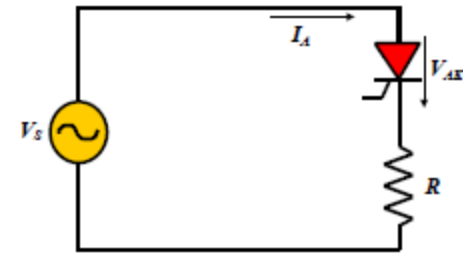
Y, sustituyendo I_{C1} e I_{C2} en (g) por sus valores dados por sus respectivas expresiones (e) y (f), se obtiene:

$I_A - \alpha_1 I_A - I_{CO1} = \alpha_2 (I_A + I_G) + I_{CO2}$ (h)

Finalmente, se despeja I_A en (h) y se obtiene:

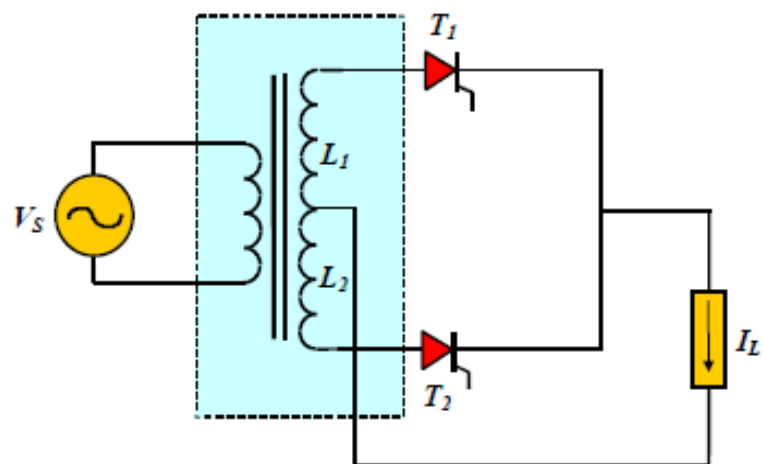
$$I_A = \frac{I_G \alpha_1 + I_{CO1} + I_{CO2}}{1 - \alpha_1 - \alpha_2}$$

RELACIÓN DEL BLOQUEO DEL SCR CON SU CIRCUITO EXTERNO



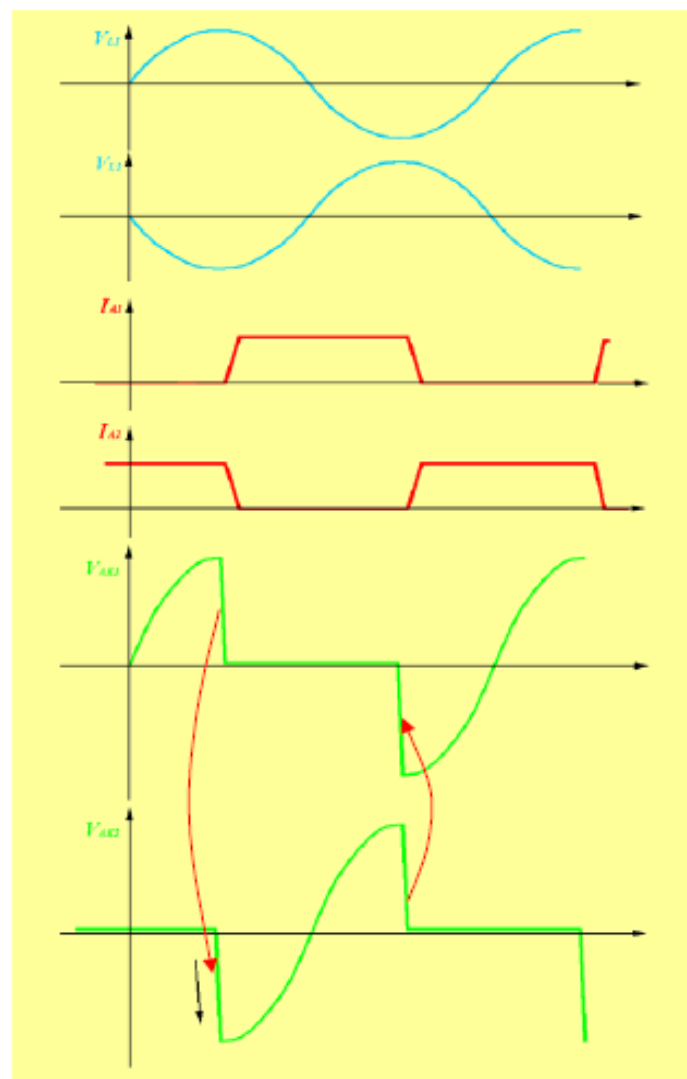
Circuito Simple de SCR con Bloqueo Estático. Frecuencias Bajas

RELACIÓN DEL BLOQUEO DEL SCR CON SU CIRCUITO EXTERNO



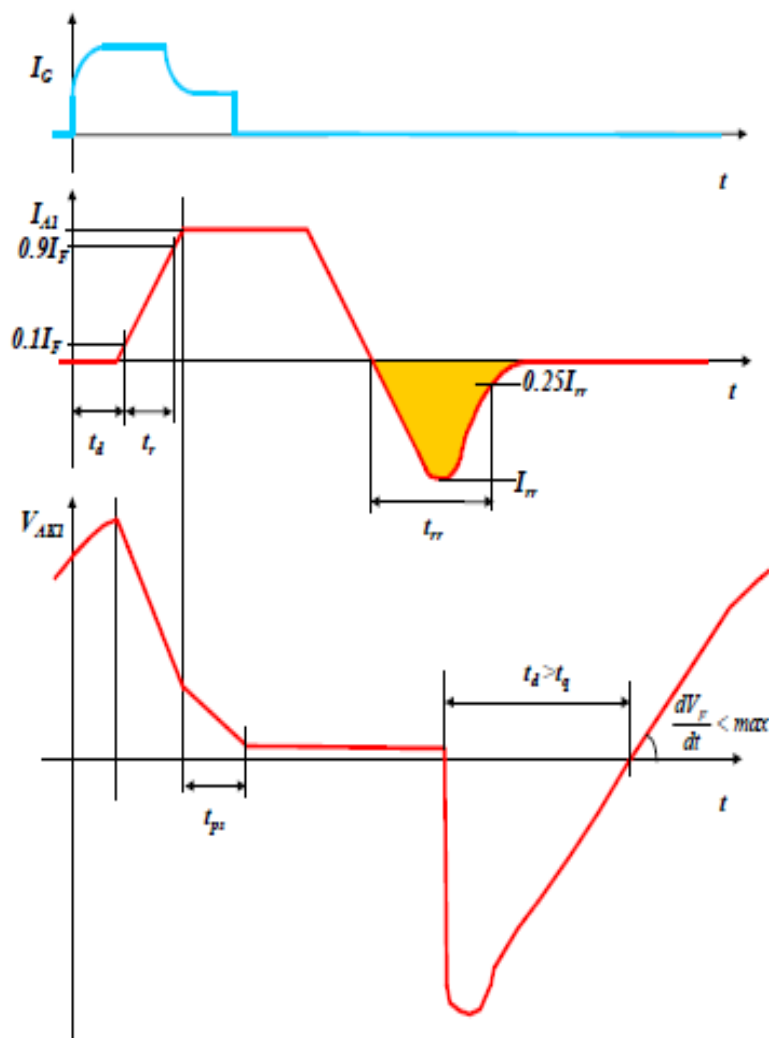
Circuito Rectificador con Bloqueo Dinámico

RELACIÓN DEL BLOQUEO DEL SCR CON SU CIRCUITO EXTERNO



Formas de Onda del Circuito con Bloqueo Dinámico

CARACTERÍSTICAS DINÁMICAS

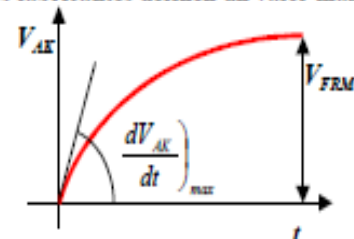


Curvas de Tensión y Corriente del SCR durante la Conmutación

FORMAS DE PROVOCAR EL DISPARO DEL SCR

1. Corriente de Puerta.
2. Elevada tensión Ánodo-Cátodo ($V_{AK} > V_{DRM}$). Ruptura
3. Aplicación de tensión Ánodo-Cátodo positiva antes de que el proceso de bloqueo haya terminado ($t < t_g$)
4. Elevada derivada de la tensión Ánodo-Cátodo

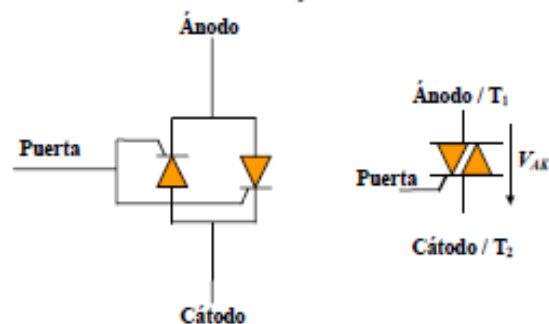
Los fabricantes definen un valor máximo



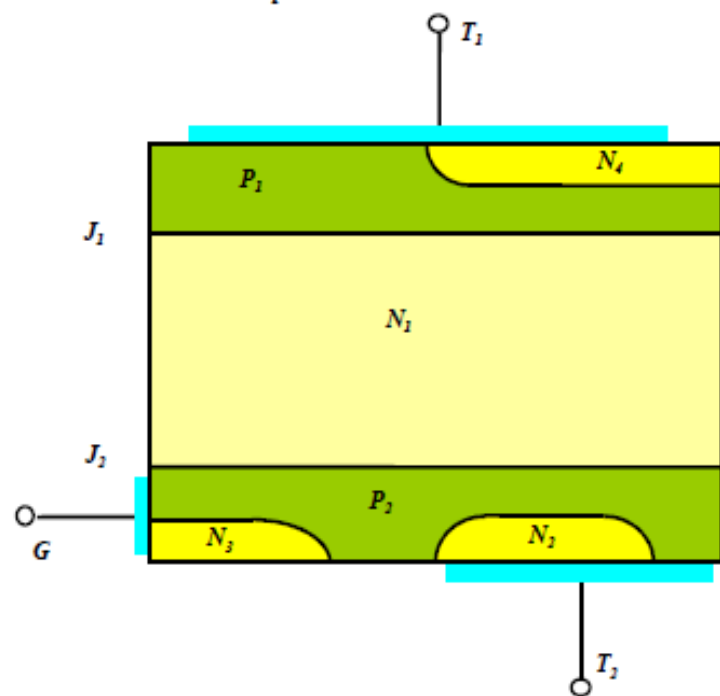
Uso de redes RC (Snubbers)

5. Temperatura elevada
Normalmente no ocurre, aunque si se produce una combinación de varias causas, podría provocarse la entrada en conducción
6. Radiación luminosa
Sólo se ocurre en los dispositivos especialmente contruidos para funcionar de esta forma (LASCR)

TRIAC. Constitución y Funcionamiento

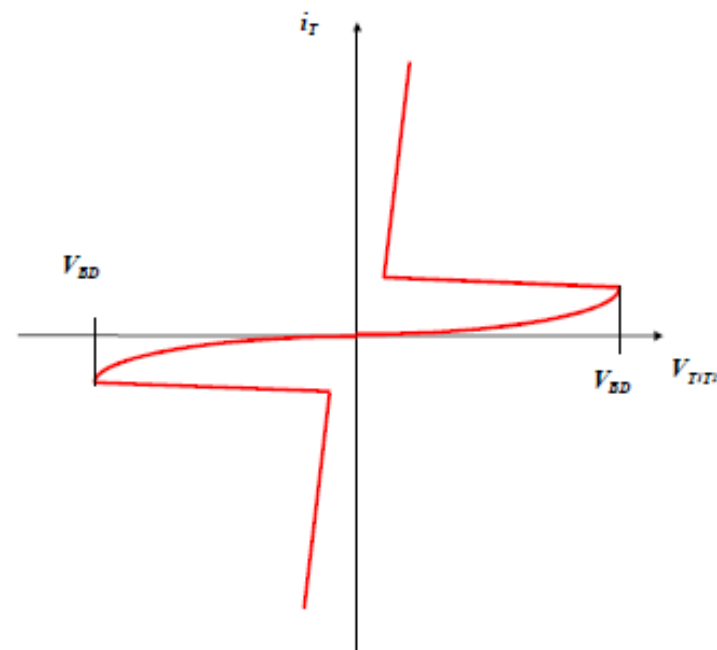


Combinación de dos SCR para formar un TRIAC. Símbolo del TRIAC

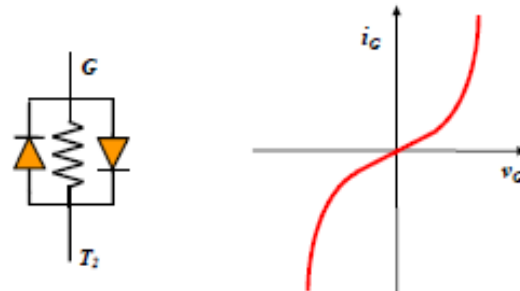


Estructura Interna del TRIAC

TRIAC. Característica Estática



Característica Estática del TRIAC



Característica de Puerta de un TRIAC

Características generales del TRIAC:

- Estructura compleja (6 capas).
- Baja velocidad y poca potencia.
- Uso como interruptor estático.

RESUMEN DE LAS CARACTERISTICAS DEL SCR

Características mas destacadas del SCR:

- Estructura de **cuatro capas p-n** alternadas.
- Directamente polarizado tiene dos estados: **cebado** y **bloqueado**. Inversamente polarizado estará bloqueado.
- Dispositivo **capaz de soportar las potencias más elevadas**. Único dispositivo capaz de soportar $I > 4000 \text{ Amp.}$ ($V_{on} \approx 2 \div 4 \text{ Volt.}$) y $V > 7000 \text{ Volt.}$
- Control del encendido por **corriente de puerta** (pulso). **No es posible apagarlo desde la puerta** (sí GTO tema 7). El circuito de potencia debe bajar la corriente anódica por debajo de la de mantenimiento.
- **Frecuencia máxima de funcionamiento baja**, ya que se sacrifica la velocidad (vida media de los portadores larga) para conseguir una caída en conducción lo menor posible. Su funcionamiento se centra en aplicaciones a frecuencia de red.
- La **derivada de la corriente anódica** respecto al tiempo en el momento del cebado debe limitarse para dar tiempo a la expansión del plasma en todo el cristal evitando la focalización de la corriente.
- La **derivada de la tensión ánodo cátodo** al reaplicar tensión positiva debe limitarse para evitar que vuelva cebarse. También se debe esperar un tiempo mínimo para reaplicar tensión positiva.

TEMA 6. TRANSISTOR BIPOLAR DE PUERTA AISLADA (IGBT)

6.1. INTRODUCCIÓN

6.2. TECNOLOGÍAS DE FABRICACIÓN Y CURVA CARACTERÍSTICA I-V

6.3. FUNCIONAMIENTO DEL TRANSISTOR IGBT

6.3.1. Estado de Bloqueo

6.3.2. Estado de Conducción

6.4. EFECTO DE CEBADO DEL TIRISTOR PARÁSITO INTERNO DEL IGBT (LATCH UP)

6.4.1. Efecto del Latch up

6.4.2. Métodos para Evitar el Efecto del Latch up

6.5. CARACTERÍSTICAS DE CONMUTACIÓN

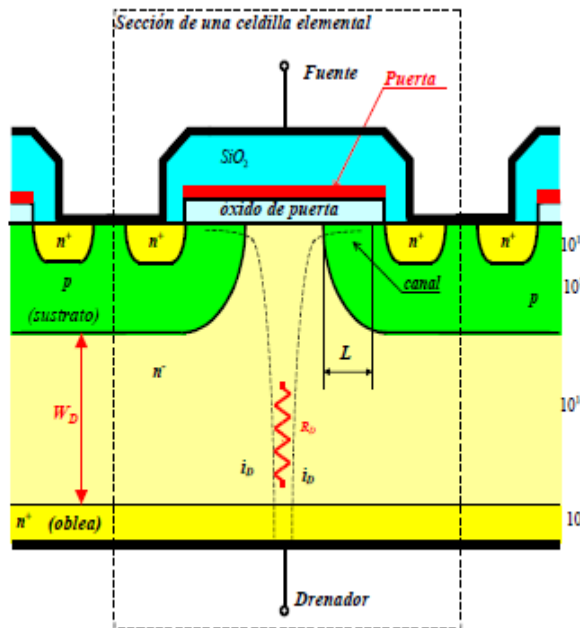
6.5.1. Encendido

6.5.2. Apagado

6.6. ÁREA DE OPERACIÓN SEGURA

6.7. CARACTERÍSTICAS Y VALORES LÍMITE DEL IGBT

INTRODUCCIÓN



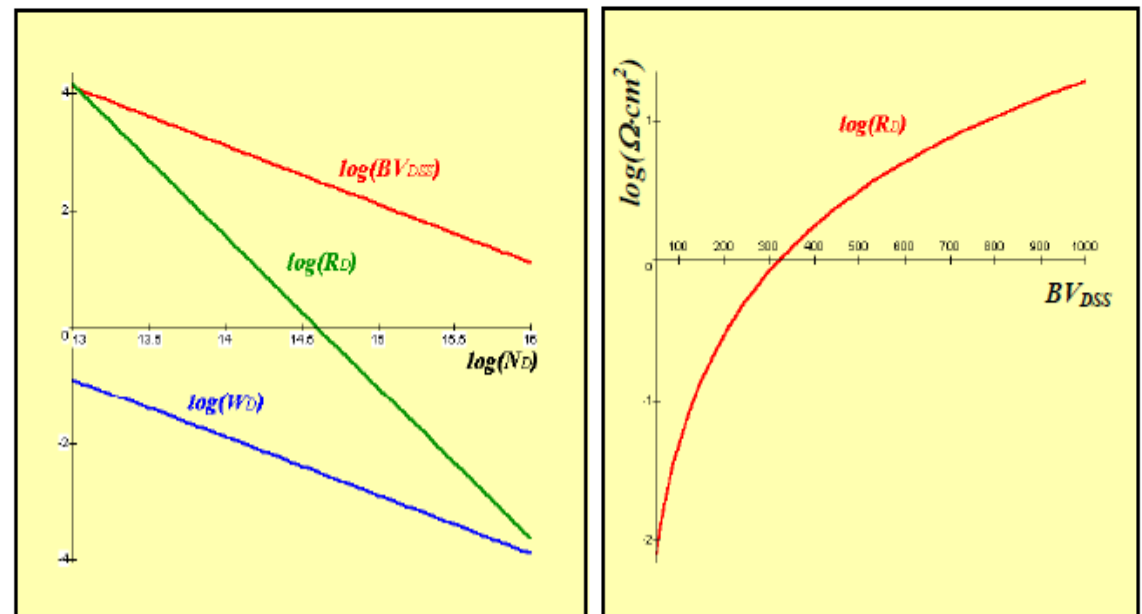
Transistor D-MOS

Transistor D-MOS

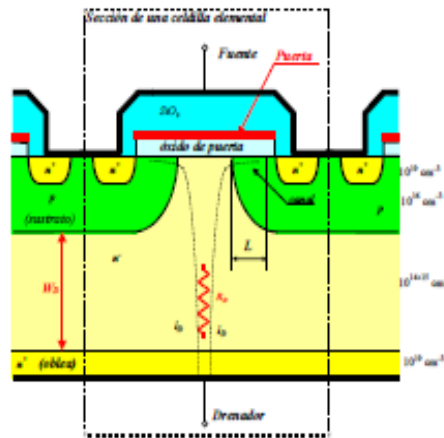
En un Transistor MOS para conseguir altas tensiones (BV_{DSS}):

- Para un dopado N_d , la máxima tensión de ruptura es: $BV_{DSS} \approx \frac{1.3 \cdot 10^{17}}{N_D}$
- La zona de depleción tiene un espesor: $W_D \approx 1 \cdot 10^{-5} \cdot BV_{DSS} \text{ (cm)}$
- La resistividad específica es: $R_D \cdot A \approx 3 \cdot 10^{-7} \cdot BV_{DSS}^{2.5+2.7} \text{ (}\Omega \cdot \text{cm}^2\text{)}$

Gráficamente:



INTRODUCCIÓN

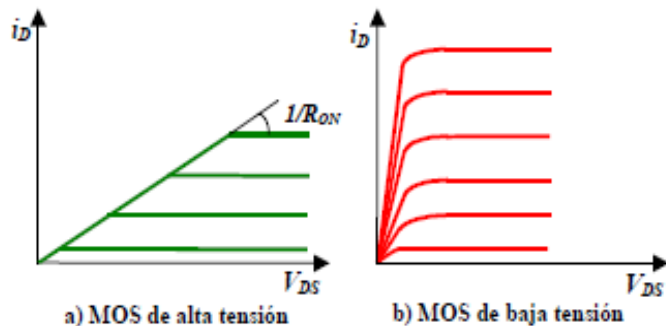


Transistor D-MOS

En un Transistor MOS para conseguir tensiones (BV_{DSS}) elevadas, R_D tendrá un valor elevado al ser N_D necesariamente bajo y el espesor W_D grande.

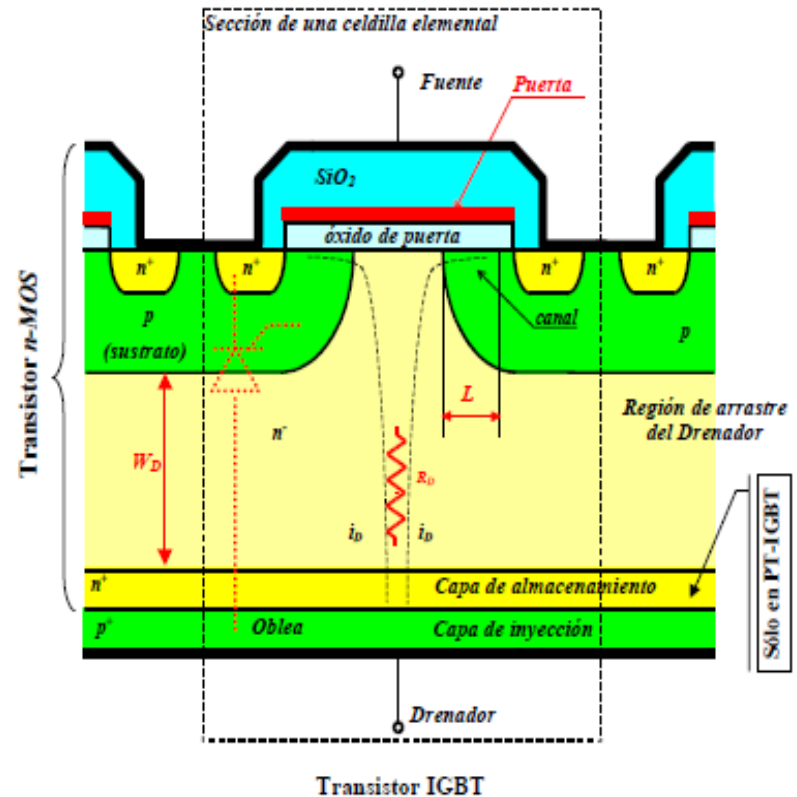
La caída en conducción será: $i_D \cdot R_{ON}$. Donde R_{ON} será la suma de las resistividades de las zonas atravesadas por la corriente de drenador (incluyendo la de canal).

Si la BV_{DSS} del dispositivo es mayor que 200 o 300 Voltios La resistencia de la capa n' (R_D) es mucho mayor que la del canal.

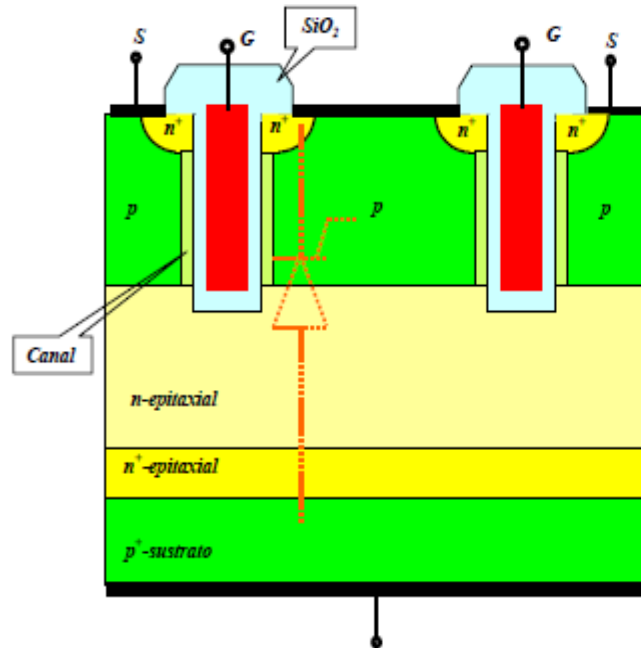


TECNOLOGÍAS DE FABRICACIÓN

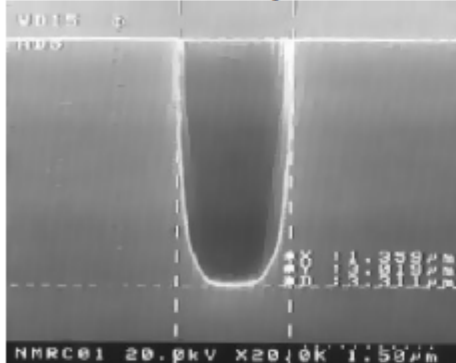
- Aparece en década de los 80
- Entrada como MOS, Salida como BJT
- Velocidad intermedia (MOS-BJT)
- Tensiones y corrientes mucho mayores que MOS (1700V-400Amp)
- Geometría y dopados análogos a MOS (con una capa n' mas ancha y menos dopada)
- Soporta tensiones inversas (no diodo en antiparalelo). No el PT
- Tiristor parásito no deseado
- Existen versiones canal n y canal p



TECNOLOGÍAS DE FABRICACIÓN. TRANSISTOR EN TRINCHERA (TRENCHED)

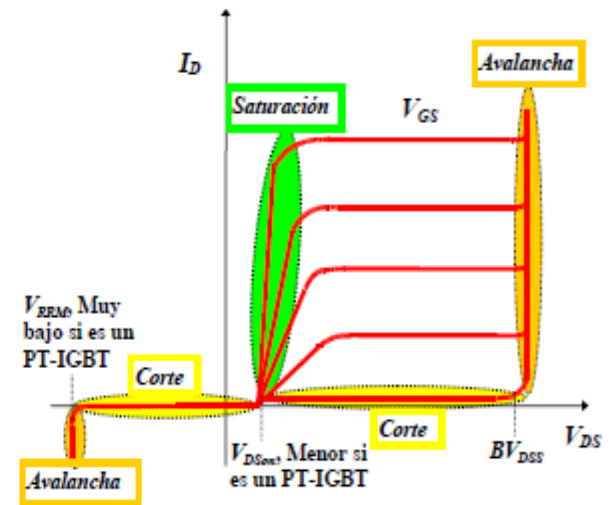


Transistores IGBT de potencia modernos: "Transistores en Trinchera"

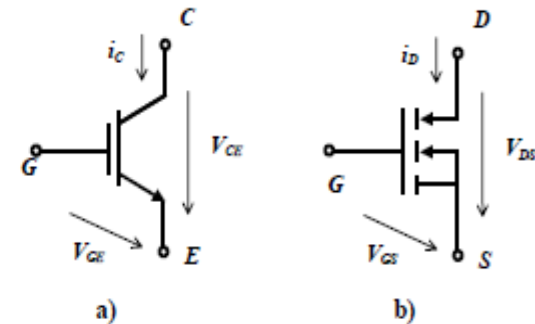


**Microfotografía de una sección
de la puerta de un transistor
IGBT tipo Trenched**

TRANSISTOR IGBT. CURVA CARACTERISTICA Y
SIMBOLOS



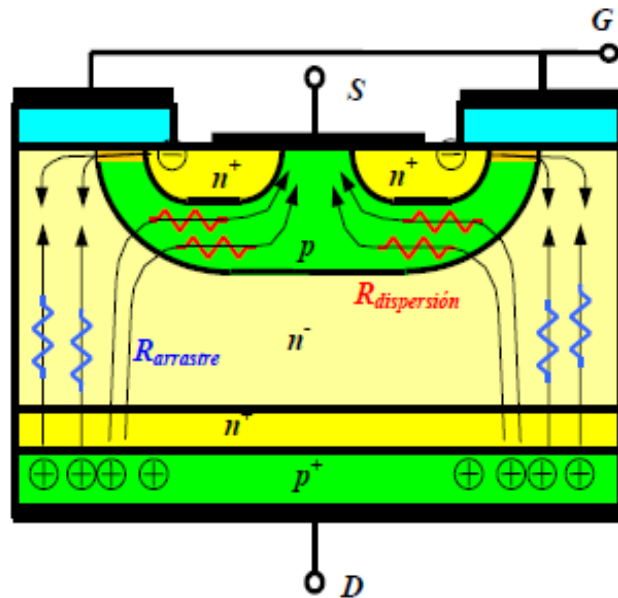
Curva Característica Estática de un Transistor IGBT de Canal n



Representación Simbólica del Transistor IGBT. a) Como BJT, b) Como MOSFET

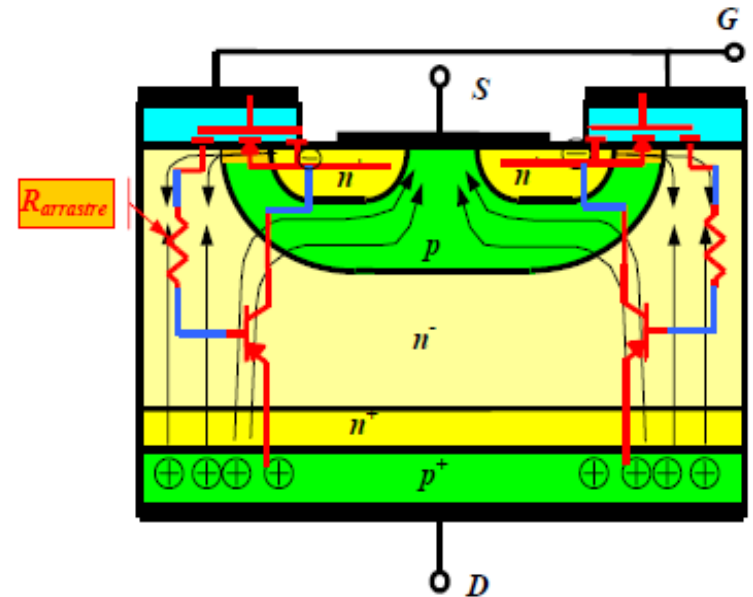
FUNCIONAMIENTO DEL TRANSISTOR IGBT

El comportamiento cortado es análogo al MOS cortado. En conducción será:

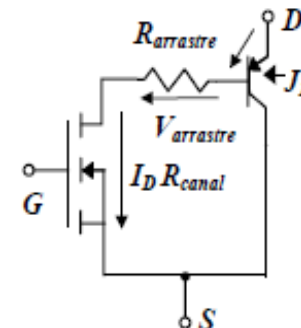


Sección Vertical de un IGBT. Caminos de Circulación de la Corriente en Estado de Conducción

FUNCIONAMIENTO DEL TRANSISTOR IGBT

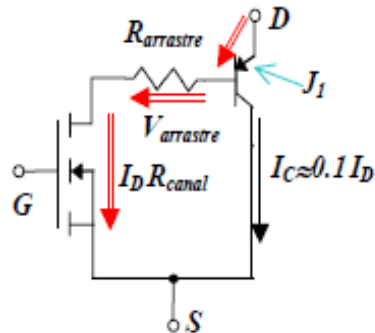


Sección Vertical de un IGBT. Transistores MOSFET y BJT Internos a la Estructura del IGBT



Circuito Equivalente aproximado del IGBT.

FUNCIONAMIENTO DEL TRANSISTOR IGBT



Circuito Equivalente aproximado del IGBT.

Comparación $V_{DS(on)}$ MOS-IGBT para la misma BV_{DSS}

$$V_{DS(on)} = V_{JT} + I_D R_{canal} + I_D R_{arrastre}$$

$$V_{JT} = 0.7 \div 1 \text{ Volt}$$

$$R_{canal} = R_{canal} (MOS)$$

$$R_{arrastre} (IGBT) \ll R_{arrastre} (MOS)$$

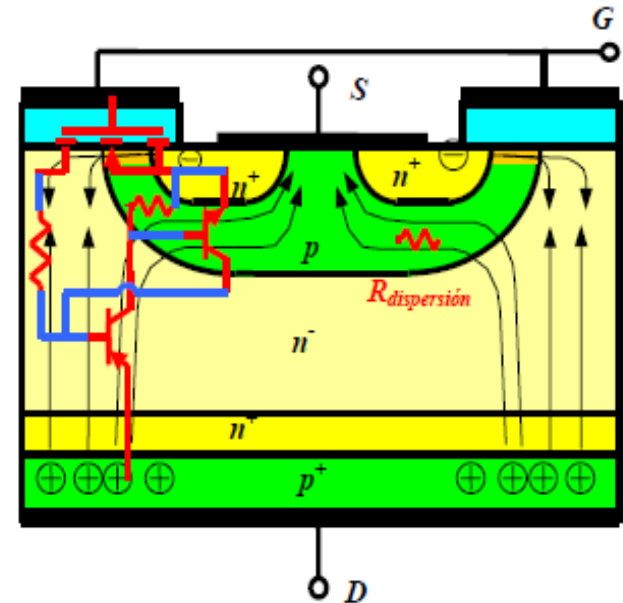
Debido a la inyección de huecos desde p^+

Esta resistencia es **menor aún si es PT-IGBT**, ya que para soportar la misma tensión puede ser casi la mitad de ancha.

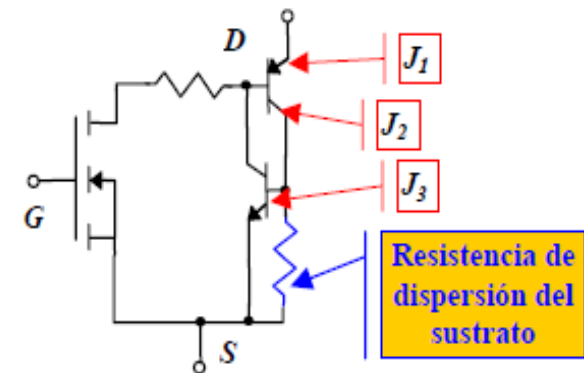
(además en los **PT-IGBT** la tensión V_{JT} es menor al estar más dopadas las capas que forman la unión)

- La caída total es menor en el **IGBT** para tensiones a partir de 600V. (1.6V para 1.200 Voltios)
- En el mercado existen **IGBTs** de 600, 1.200, 1.700, 2.200 y 3.300 Voltios
- Hay anunciados **IGBTs** de 6.500 Voltios

FUNCIONAMIENTO DEL TRANSISTOR IGBT

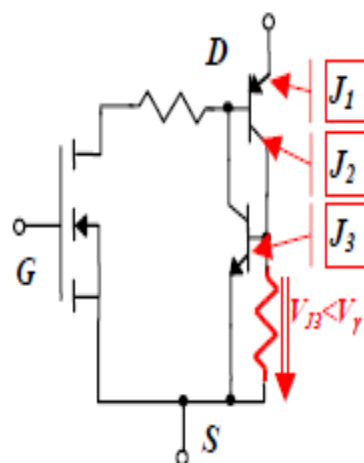


Sección Vertical de un IGBT. Transistores MOSFET y BJT Internos a la Estructura del IGBT



Circuito Equivalente del IGBT que Contempla el Tiristor Parásito

EFECTO DE CEBADO DEL TIRISTOR PARÁSITO INTERNO DEL IGBT (LATCH UP)



- Si $V_{CE} > V_T$ el transistor *npn* entra en conducción y activa el SCR.
 $\Rightarrow$ Pérdida de control desde puerta
 $\equiv$ latch-up estático ($I_D > I_{Dmax}$).

- Si se corta muy rápido, el MOS es mucho más rápido que el BJT y aumenta la fracción de la corriente que circula por el colector del *p-BJT*, esto aumenta momentáneamente V_{CE} , haciendo conducir el SCR.
 $\equiv$ latch-up dinámico.

Debe evitarse porque se pierde el control del dispositivo desde la puerta

Entrada en conducción del SCR parásito

Métodos para evitar el Latch-up en IGBT's:

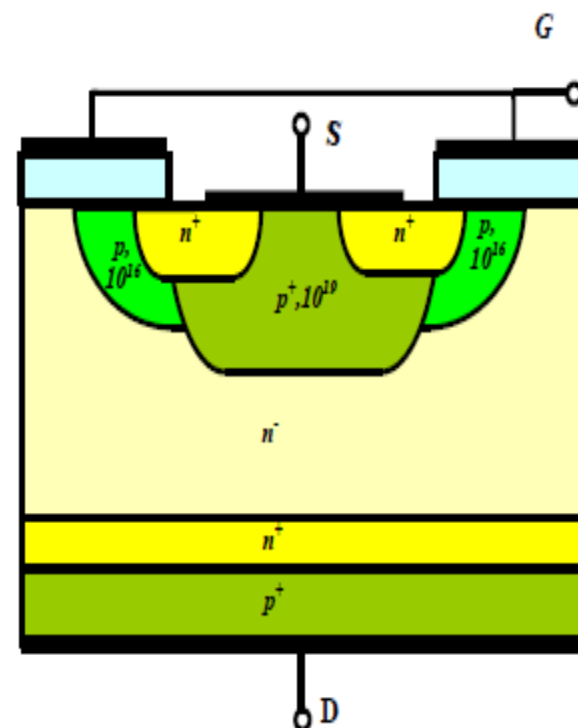
A) El usuario:

- 1) Limitar I_D máxima al valor recomendado por el fabricante.
- 2) Limitar la variación de V_{GS} máxima al valor recomendado por el fabricante (ralentizando el apagado del dispositivo).

B) El fabricante: En general intentará disminuir la resistencia de dispersión de sustrato del dispositivo:

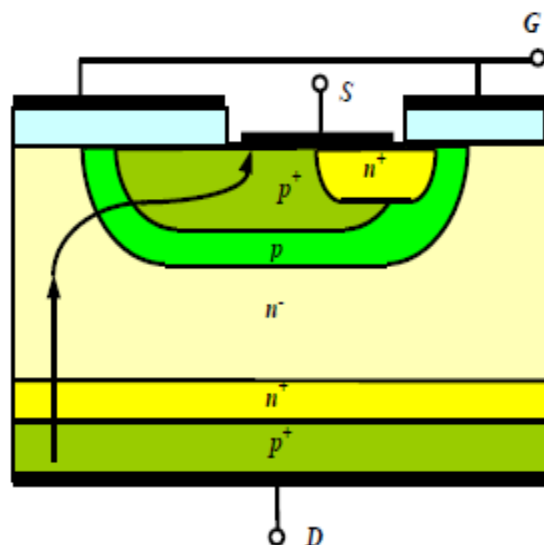
- 1) Hacer L lo menor posible
- 2) Construir el sustrato como dos regiones de diferente dopado
- 3) Eliminar una de las regiones de fuente en las celdillas.

EFECTO DE CEBADO DEL TIRISTOR PARÁSITO INTERNO DEL IGBT (LATCH UP). Métodos para Evitar el Efecto del Latch up



Técnica para evitar el Latchup en los Transistores IGBT's. Modificación del Dopado y Profundidad del Sustrato

EFFECTO DE CEBADO DEL TIRISTOR PARÁSITO INTERNO DEL IGBT (LATCH UP) . Métodos para Evitar el Efecto del Latch up

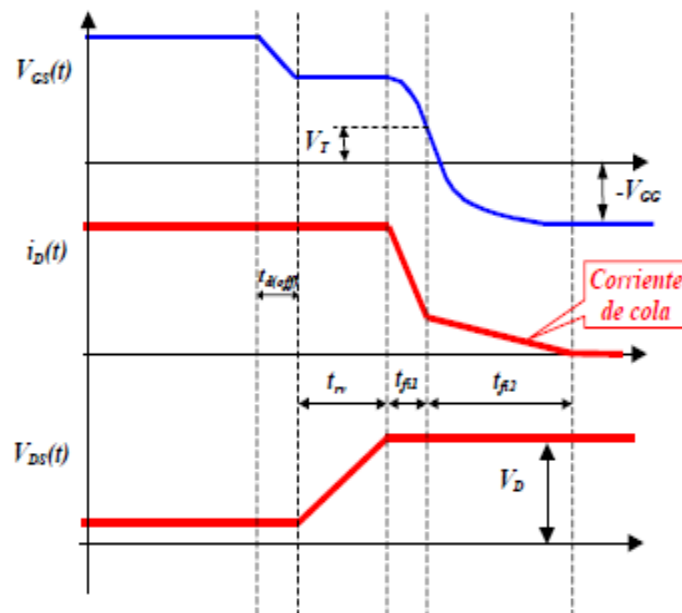


Técnicas para evitar el Latchup en los Transistores *IGBT*'s. Estructura de bypass de la Corriente de Huecos

- Es un procedimiento muy eficaz.
- Disminuye la transconductancia del dispositivo.

CARACTERÍSTICAS DE CONMUTACIÓN

El encendido es análogo al del MOS, en el apagado destaca la corriente de "cola":

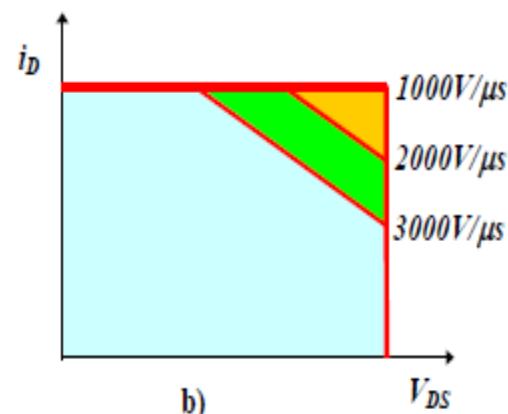
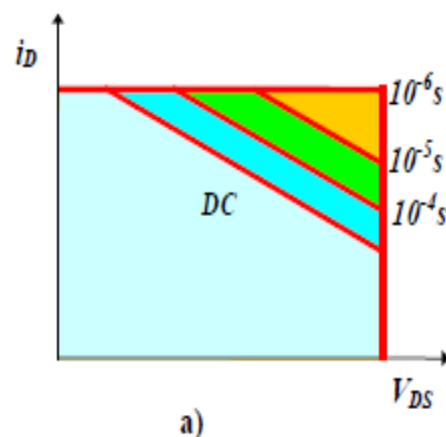


Formas de Onda Características de la Tensión y Corriente en el Apagado de un Transistor *IGBT* conmutando una carga inductiva (no comienza a bajar I_d hasta que no sube completamente V_d)

La **corriente de cola** se debe a la conmutación más lenta del *BJT*, debido a la carga almacenada en su base (huecos en la región n).

- Provoca **pérdidas** importantes (corriente relativamente alta y tensión muy elevada) y **limita la frecuencia** de funcionamiento.
- La corriente de cola, al estar compuesta por huecos que circulan por la resistencia de dispersión, es la **causa del "latch up" dinámico**.
- Se puede **acelerar** la conmutación del *BJT* disminuyendo la **vida media** de los huecos en dicha capa (creando centros de recombinación). Tiene el inconveniente de producir más **pérdidas en conducción**. $\Rightarrow$ Es necesario un compromiso.
- En los **PT-IGBT** la capa n^+ se puede construir con una vida media corta y la n^- con una vida media larga, así el exceso de huecos en n^- se difunde hacia la capa n^+ donde se recombinan (efecto sumidero), disminuyendo más rápido la corriente.

ÁREA DE OPERACIÓN SEGURA



Área de Operación Segura SOA de un Transistor IGBT. a) SOA directamente Polarizada (FBSOA) b) SOA Inversamente Polarizada (RBSOA)

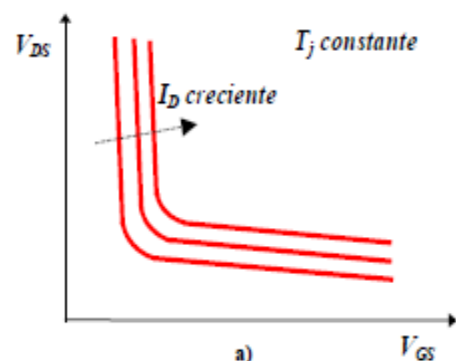
- I_{Dmax} , es la máxima corriente que no provoca latch up.
- V_{DSmax} , es la tensión de ruptura de la unión B-C del transistor bipolar.
- Limitado térmicamente para corriente continua y pulsos duraderos.
- La RBSOA se limita por la $\partial V_{DS}/\partial t$ en el momento del corte para evitar el latch-up dinámico

CARACTERÍSTICAS Y VALORES LÍMITE DEL IGBT

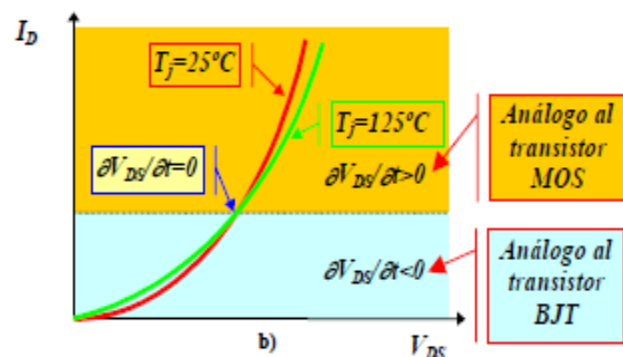
- I_{Dmax} Limitada por efecto **Latch-up**.
- V_{GSmax} Limitada por el **espesor del óxido de silicio**.
- Se diseña para que cuando $V_{GS} = V_{GSmax}$ la corriente de cortocircuito sea entre 4 a 10 veces la nominal (zona activa con $V_{DS} = V_{max}$) y pueda soportarla durante unos 5 a 10 μs , y pueda actuar **una protección electrónica** cortando desde puerta.
- V_{DSmax} es la tensión de ruptura del transistor *pnp*. Como α es muy baja, será $V_{DSmax} = BV_{CBO}$ Existen en el mercado IGBTs con valores de 600, 1.200, 1.700, 2.100 y 3.300 voltios. (anunciados de 6.5 kV).
- La temperatura máxima de la unión suele ser de **150°C** (con SiC se esperan valores mayores)
- Existen en el mercado IGBTs encapsulados que soportan hasta **400 o 600 Amp**.
- La tensión V_{DS} apenas varía con la temperatura $\Rightarrow$ Se pueden **conectar en paralelo** fácilmente $\Rightarrow$ Se pueden conseguir grandes corrientes con facilidad, p.ej. 1.200 o 1.600 Amperios.

En la actualidad es el **dispositivo mas usado** para potencias entre **varios kW** y un **par de MW**, trabajando a frecuencias desde **5 kHz** a **40kHz**.

CARACTERÍSTICAS Y VALORES LÍMITE DEL IGBT



a)



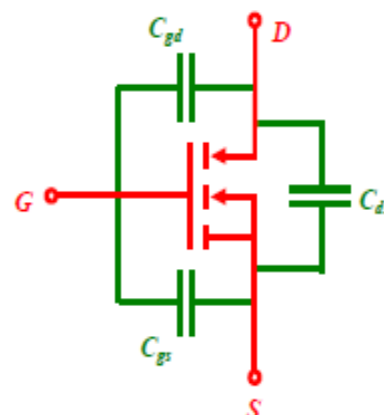
b)

a) Efecto de V_{GS} y la corriente de drenador sobre la caída en conducción (Pérdidas en conducción). $\Rightarrow$ Uso de V_{GS} máximo (normalmente=15V).

b) Efecto de la corriente de drenador sobre la derivada de la caída en conducción respecto a la temperatura.

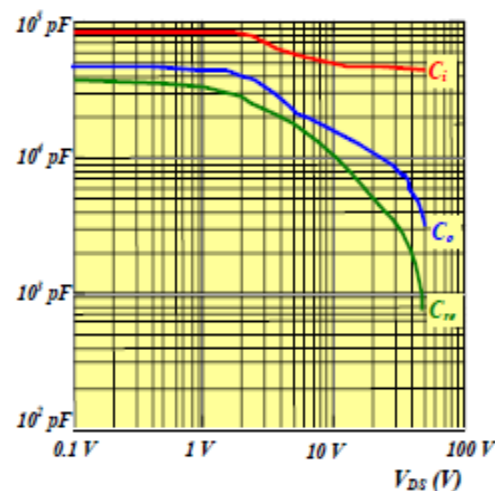
- Derivadas positivas permiten conexión en paralelo.
- Para funcionamiento de dispositivos aislados es preferible una derivada negativa, ya que al subir la corriente, sube la temperatura disminuyendo la caída de potencial (suben menos las pérdidas).
- En los **PT-IGBT**, la corriente nominal suele quedar por debajo del límite (siempre derivadas negativas) en los **NPT-IGBT**, se suele trabajar en zona de derivada positiva.

CARACTERÍSTICAS Y VALORES LÍMITE DEL IGBT



Las capacitades que aparecen en los catálogos suelen ser:

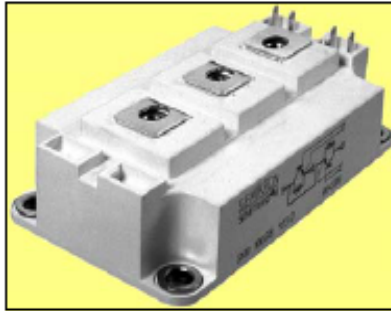
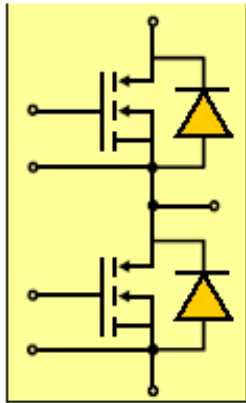
- C_{re} o C_{miller} : es la C_{gd} .
- C_i , Capacidad de entrada: es la capacidad suma de C_{gd} y C_{gs} . (Medida manteniendo V_{DS} a tensión constante).
- C_o , Capacidad de salida: es la capacidad suma de C_{gd} y C_{ds} . (Medida manteniendo V_{GS} a tensión constante).



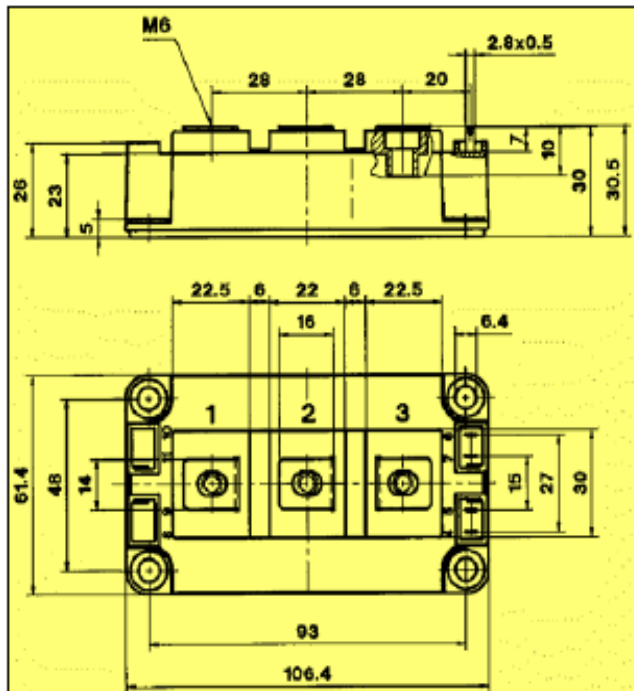
Efecto de la tensión V_{DS} sobre las capacitades medidas en un transistor IGBT.

Puede observarse que cuando está cortado son mucho menores que cuando está conduciendo

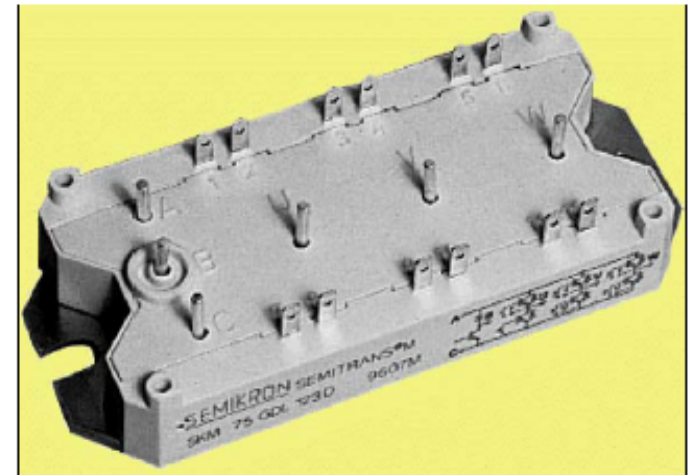
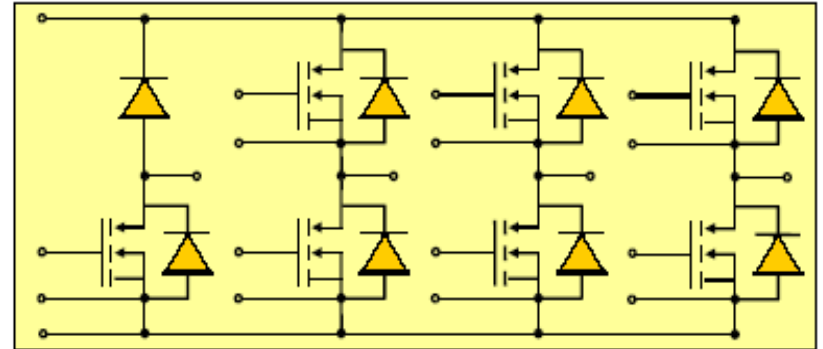
CARACTERÍSTICAS Y VALORES LÍMITE DEL IGBT



Módulo Semipunte 1200V, 400Amp



CARACTERÍSTICAS Y VALORES LÍMITE DEL IGBT



Módulo con 7 IGBT's encapsulados.1200V, 75Amp
105x45x18mm

TEMA 7. TIRISTORES DE APAGADO POR PUERTA

7.1. INTRODUCCIÓN

7.2. ESTRUCTURA Y FUNCIONAMIENTO DEL GTO

7.3. ESPECIFICACIONES DE PUERTA EN EL GTO

7.4. CONMUTACIÓN DEL GTO

7.4.1. Encendido del GTO

7.4.2. Apagado del GTO

7.5. MÁXIMA CORRIENTE ANÓDICA CONTROLABLE POR CORRIENTE DE PUERTA

7.6. OTROS DISPOSITIVOS DE APAGADO DESDE LA PUERTA.

7.6.1. Tiristor Controlado por Puerta Integrada: IGCT.

7.6.2. Tiristor Controlado por Puerta MOS: MCT

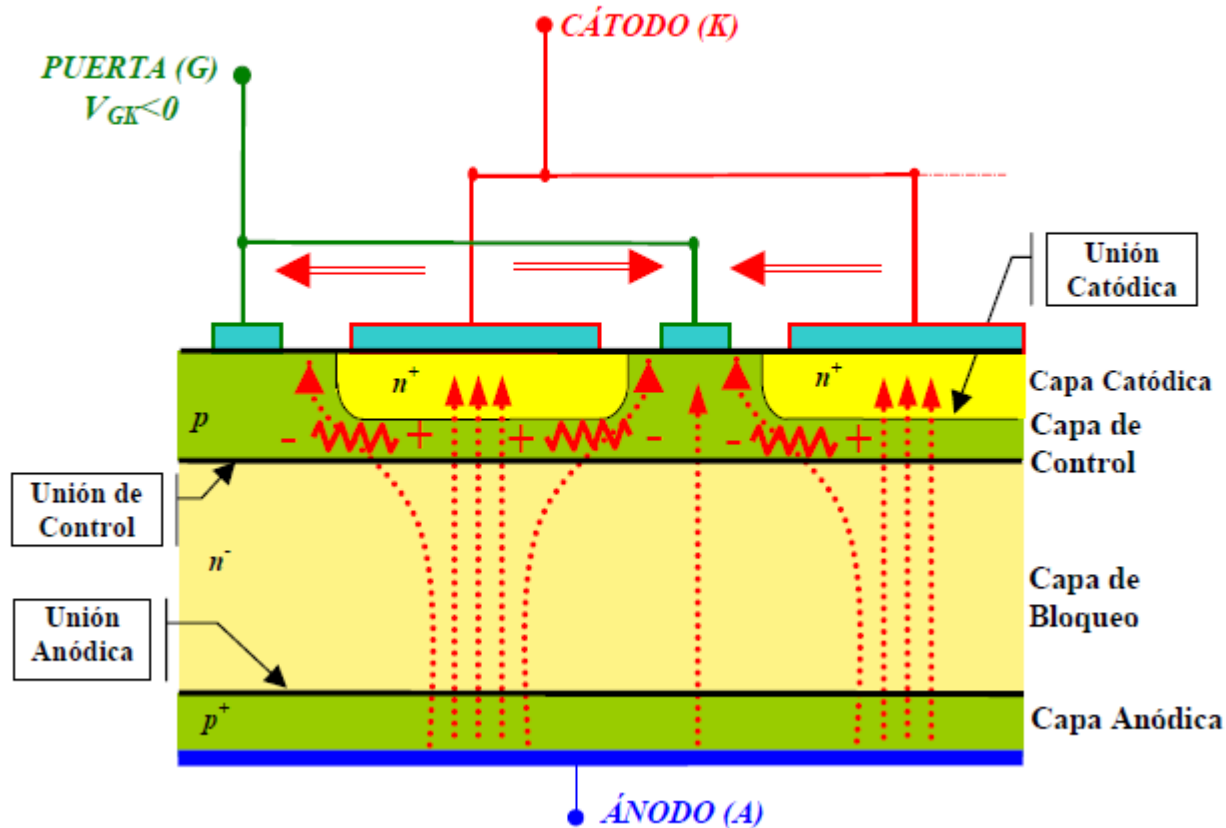
7.7. COMPARACIÓN ENTRE LOS DISPOSITIVOS DE POTENCIA.

7.8. ULTIMAS TENDENCIAS EN LA FABRICACIÓN DE LOS DISPOSITIVOS DE POTENCIA

INTRODUCCIÓN

EL **SCR** TIENE UNA **CAÍDA EN CONDUCCIÓN MUY BAJA**, PERO NECESITA QUE EL CIRCUITO DE **POTENCIA ANULE SU CORRIENTE ANÓDICA**. $\Rightarrow$ ESTO HA REDUCIDO SU EMPLEO A CIRCUITOS DE ALTERNA (BLOQUEO NATURAL CON UNA CONMUTACIÓN POR CICLO). DESDE LOS PRIMEROS AÑOS DEL SCR LOS FABRICANTES HAN INTENTADO CONSEGUIR QUE LOS SCR PUDIESEN CORTARSE DESDE LA PUERTA $\Rightarrow$ A PRINCIPIOS DE LOS AÑOS 80 APARECEN LOS PRIMEROS **GTOS**.

Porqué no puede cortarse un SCR desde puerta?



Al aplicar una tensión negativa en la puerta ($V_{GK} < 0$), circula una corriente

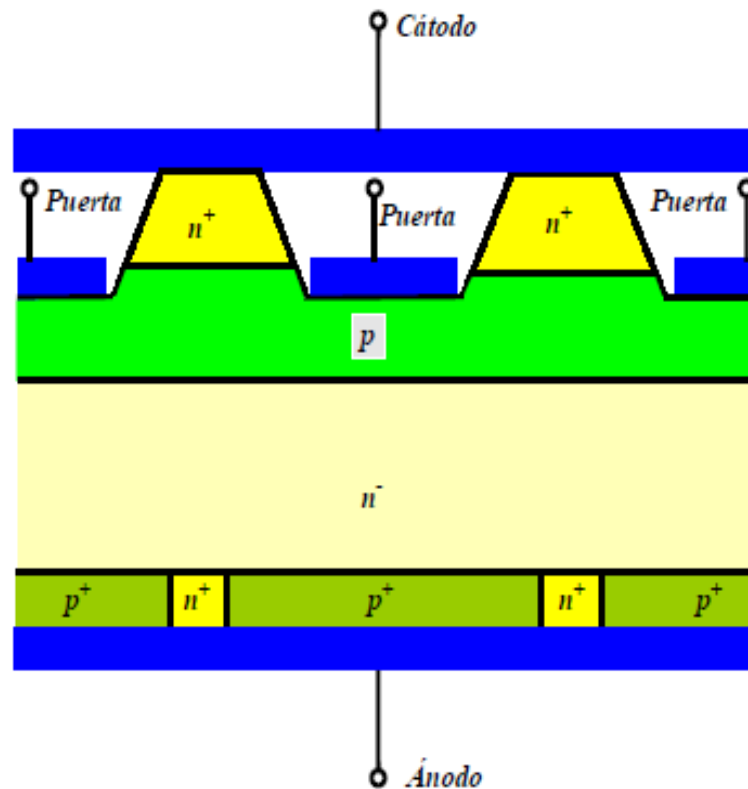
saliente por la puerta. Aparece una focalización de la corriente anodo-cátodo

hacia el centro de la difusión n^+ catódica debido a la tensión lateral. Esta

corriente polariza directamente la zona central de la unión catódica,

manteniendo al SCR en conducción.

ESTRUCTURA DEL GTO

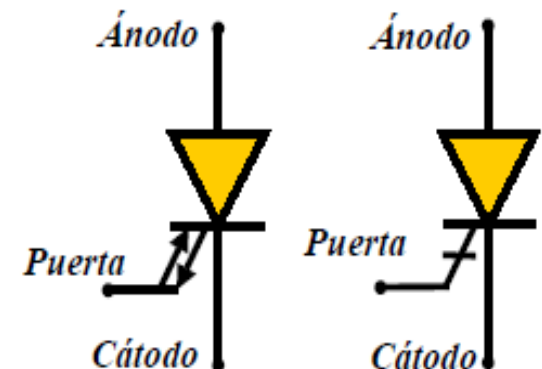
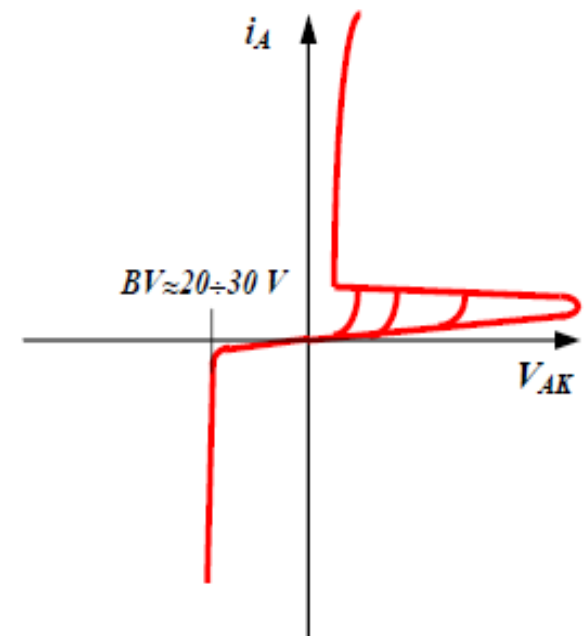


Sección de un GTO:

Las principales **diferencias con el SCR** son:

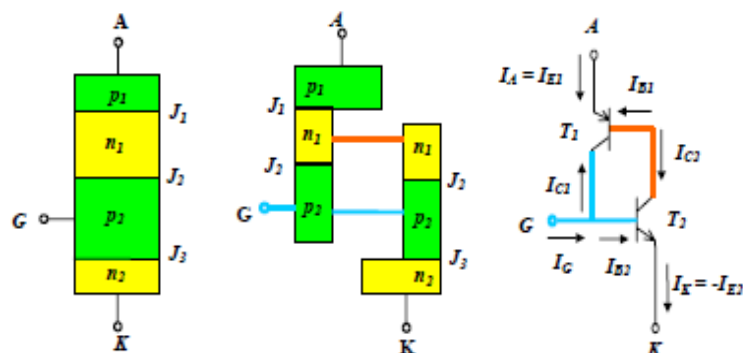
- Interconexión de capas de control (más delgada) y catódicas, minimizando distancia entre puerta y centro de regiones catódicas y aumentando el perímetro de las regiones de puerta.
- Ataque químico para acercar el contacto de puerta al centro de las regiones catódicas.
- Regiones n^+ que cortocircuitan regiones anódicas:
 - Acelerar el apagado
 - Tensión inversa de ruptura muy baja

CARACTERÍSTICA ESTÁTICA DEL GTO



Característica estática y símbolos de GTO's

FUNCIONAMIENTO DEL GTO



Al **cebarlo** por corriente entrante de puerta, tenemos exactamente el mismo proceso que en el SCR normal.

Para **bloquearlo**, será necesario sacar los transistores de saturación aplicando una corriente de puerta negativa:

$$I_{B2} = \alpha_1 I_A - I_G^- ; I_{C2} = -I_{B1} = (1 - \alpha_1) I_A$$

La **no saturación** de $T_2 \Rightarrow I_{B2} < I_{C2} / \beta_2$ donde $\beta_2 = \alpha_2 / (1 - \alpha_2)$ sustituyendo las ecuaciones anteriores en la desigualdad obtenemos:

$$I_{B2} < \frac{I_{C2} \cdot (1 - \alpha_2)}{\alpha_2} = \frac{(1 - \alpha_1) \cdot (1 - \alpha_2)}{\alpha_2} \cdot I_A ;$$

$$I_{B2} = \alpha_1 \cdot I_A - I_G^- < \frac{(1 - \alpha_1) \cdot (1 - \alpha_2) \cdot I_A}{\alpha_2}$$

$$\text{luego: } I_G^- > \frac{I_A}{\beta_{off}}$$

dónde β_{off} es la **ganancia de corriente** en el momento del corte y vendrá expresada por:

$$\beta_{off} = \frac{\alpha_2}{\alpha_1 + \alpha_2 - 1}$$

FUNCIONAMIENTO DEL GTO

Para conseguir cortar el GTO, con una corriente soportable por la puerta, debe ser $\beta_{off} = \frac{\alpha_2}{\alpha_1 + \alpha_2 - 1}$ lo mayor posible, para ello debe ser: $\alpha_2 \approx 1$ (lo mayor posible) y $\alpha_1 \approx 0$ (lo menor posible).

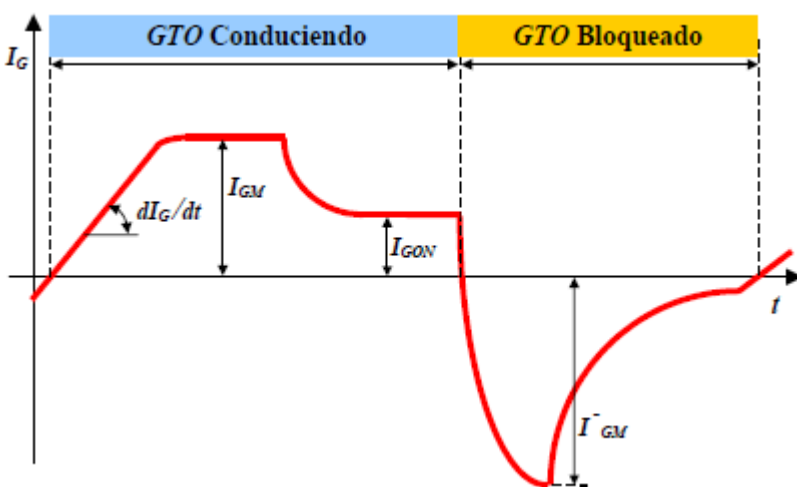
$\Rightarrow \alpha_2 \approx 1$ implica que la base de T_2 (capa de control) sea estrecha y poco dopada y que su emisor (capa catódica) esté muy dopado. Estas condiciones son las **normales en los SCR**.

$\Rightarrow \alpha_1 \approx 0$ implica que la base de T_1 (capa de bloqueo) sea ancha y tenga una **vida media de los huecos muy corta**. La primera condición es normal en SCR de alta tensión, la segunda no, porque ocasiona un aumento de las pérdidas en conducción.

Para conseguir una buena ganancia β_{off} será necesario asumir unas pérdidas en conducción algo mayores.

Los **cortocircuitos anódicos** evitan estas pérdidas extras, al quitar corriente de base a T_1 disminuyendo su ganancia sin tener que disminuir la vida media.

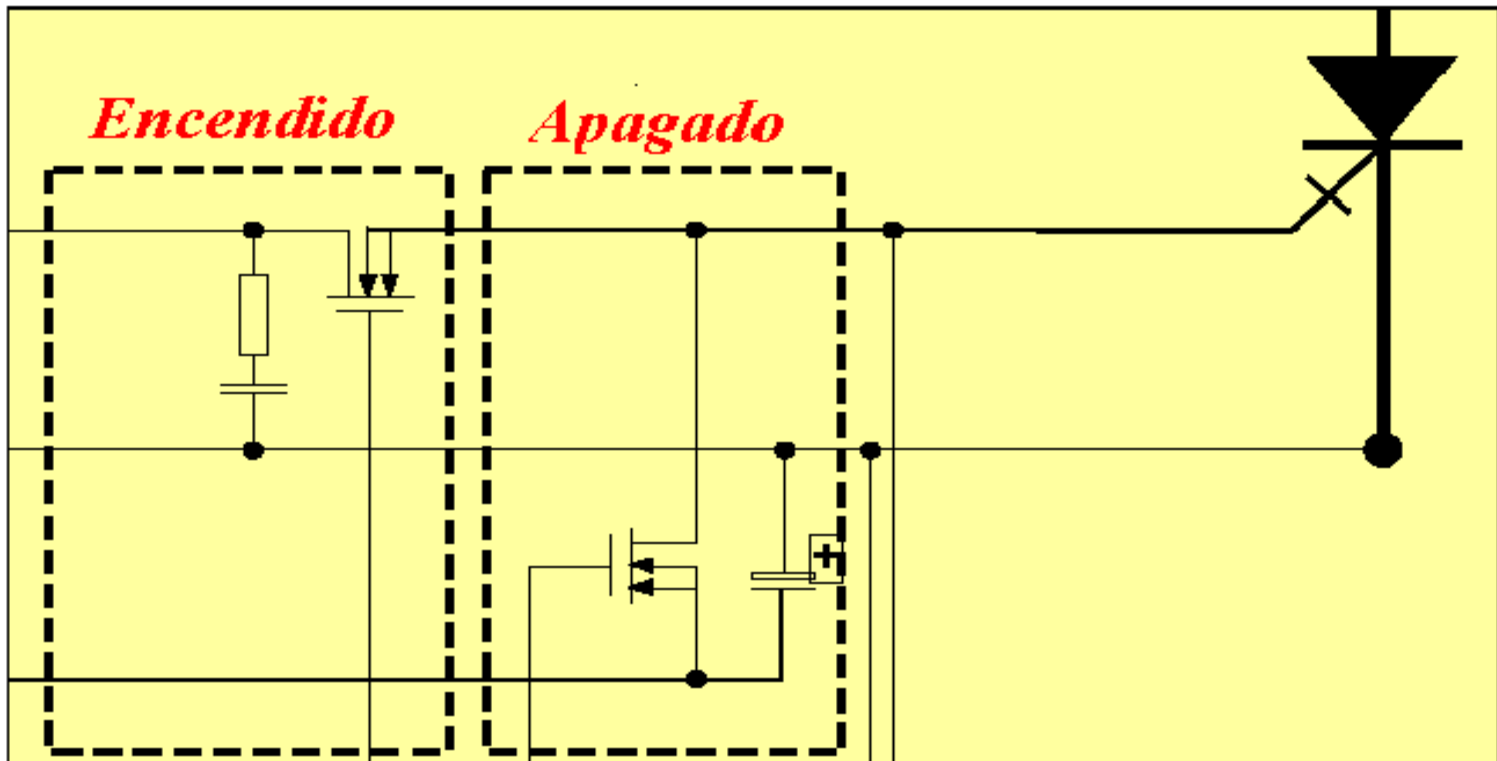
Respecto a la **velocidad de corte de T_1** , si la vida media de los huecos es larga, el transistor se vuelve muy lento, ya que solo pueden eliminarse por recombinación al no poder difundirse hacia las capas p circundantes por estar llenas de huecos. Los cortocircuitos anódicos aceleran la conmutación de T_1 al poder extraerlos (a costa de no soportar tensión inversa).



Formas de Onda de la Corriente de Puerta

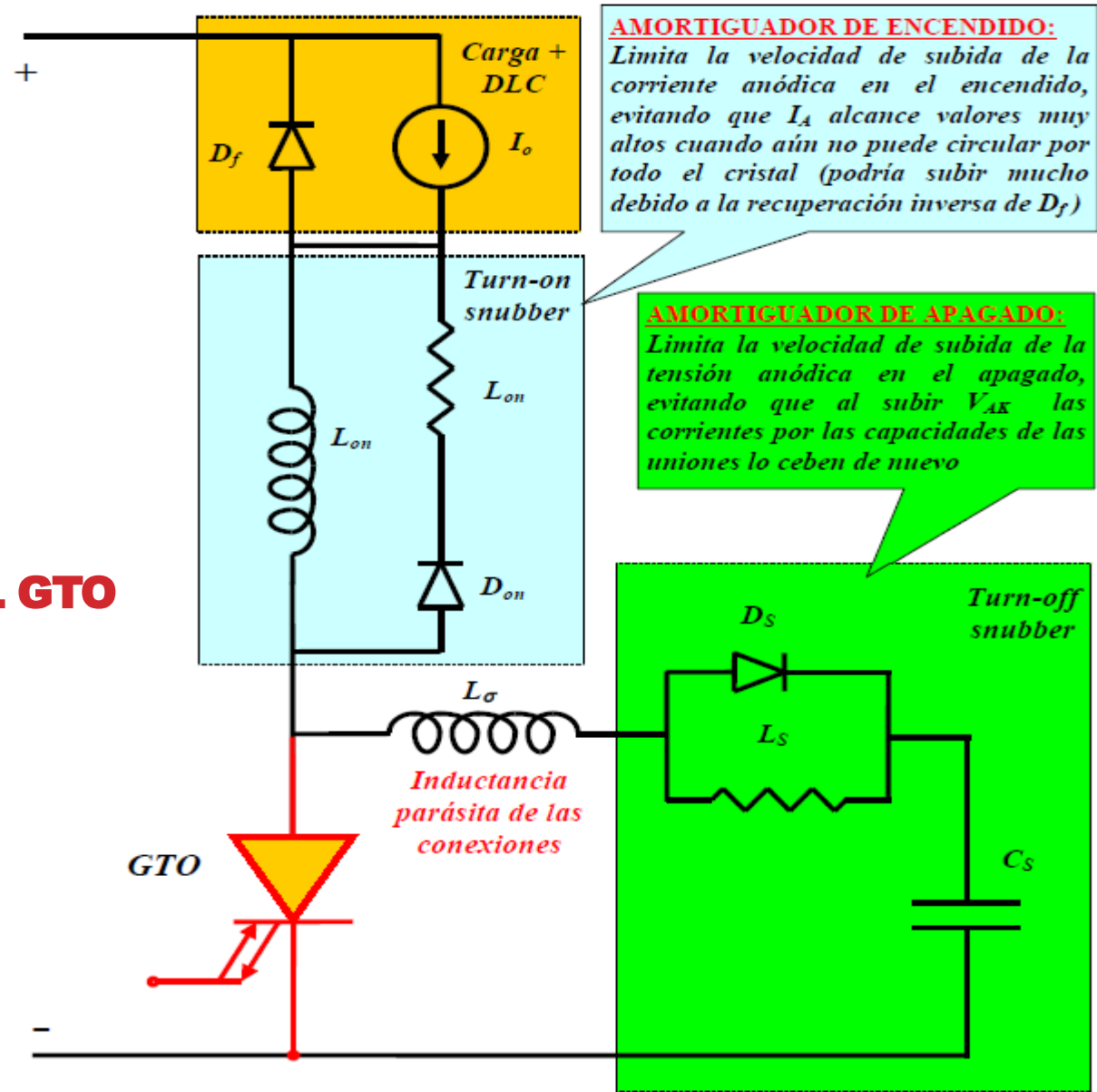
- Para entrar en conducción**, se necesita una subida rápida y valor I_{GM} suficientes para poner en conducción todo el cristal. Si sólo entra en conducción una parte y circula toda la corriente, se puede dañar. Nótese que si sólo entra en conducción una parte bajará la tensión ánodo-cátodo y el resto de celdillas que forman el cristal no podrán entrar en conducción.
- Cuando se ha establecido la conducción se deja una corriente I_{GON} de **mantenimiento** para asegurar que no se corta espontáneamente. (Tiene menos ganancia que el SCR).
- Para cortar** el GTO se aplica una corriente $I_G^- = I_A / \beta_{off}$ muy grande, ya que β_{off} es del orden de 5 a 10.
- Esta corriente negativa **se extingue al cortarse** el SCR, pero debe mantenerse una tensión negativa en la puerta para evitar que pudiera entrar en conducción esporádicamente.

CIRCUITO DE EXCITACIÓN DE PUERTA DEL GTO



Se necesita una fuente de tensión con toma media.

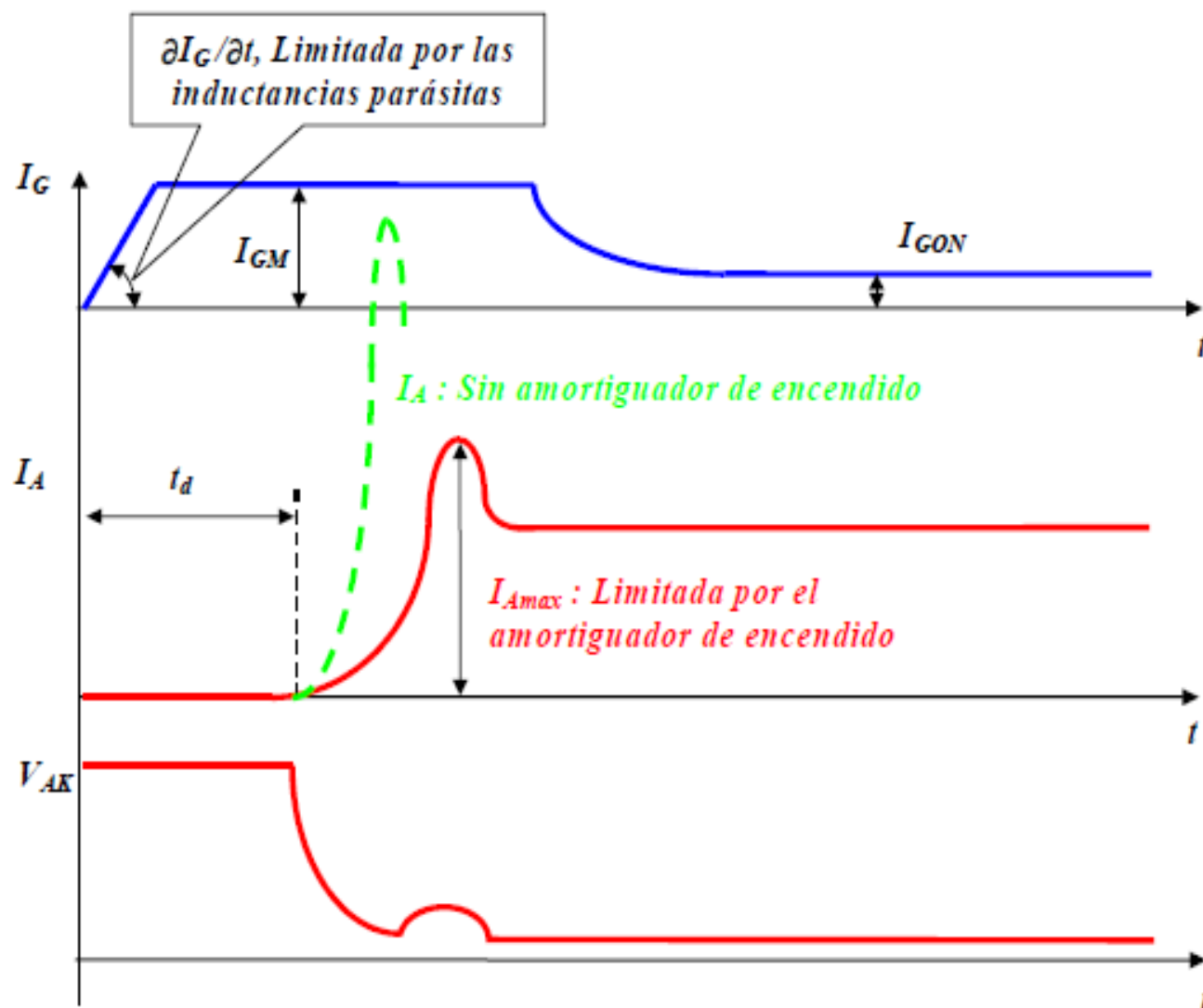
CONMUTACIÓN DEL GTO



Circuito para el Estudio de la Conmutación del GTO:

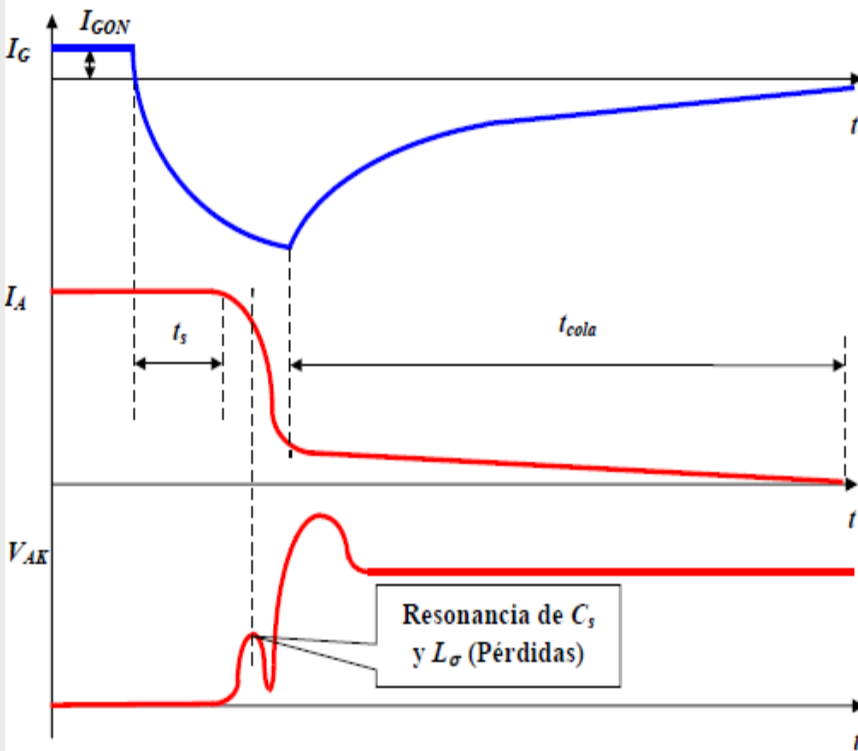
Al no poder hacerlo funcionar sin estos componentes auxiliares, vamos a estudiar la conmutación del GTO sobre este circuito completo.

CONMUTACIÓN DEL GTO. ENCENDIDO POR CORRIENTE POSITIVA DE PUERTA



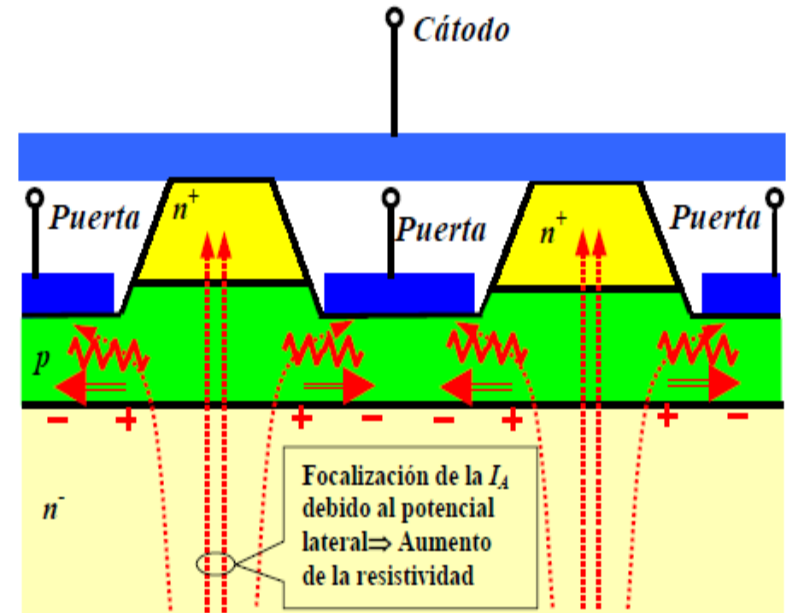
Formas de Onda en el Encendido del GTO

CONMUTACIÓN DEL GTO. APAGADO POR CORRIENTE NEGATIVA DE PUERTA



Formas de Onda en el Apagado del GTO

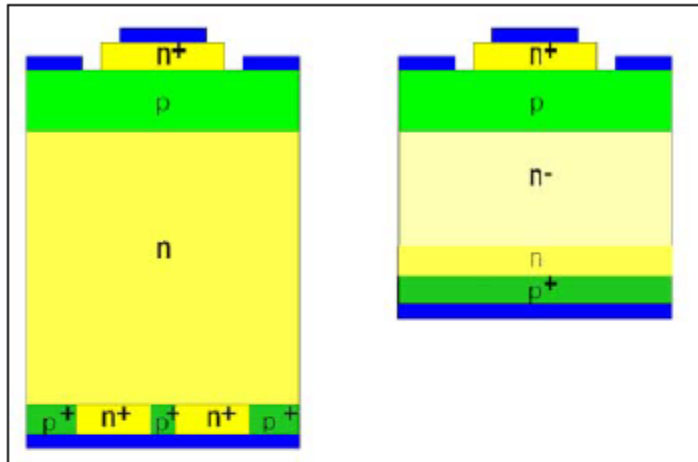
MÁXIMA CORRIENTE ANÓDICA CONTROLABLE POR CORRIENTE DE PUERTA EN UN GTO



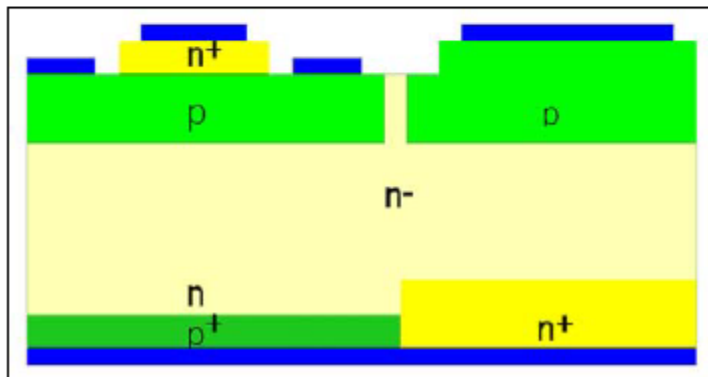
$\Rightarrow$ Al aplicar una corriente negativa por la puerta, se produce un campo lateral, que provoca que la **corriente anódica se concentre** en los puntos mas alejados de las metalizaciones de puerta.

$\Rightarrow$ Esto hace que **aumente la resistividad** de la capa de control.

TIRISTOR CONTROLADO POR PUERTA INTEGRADA: IGCT

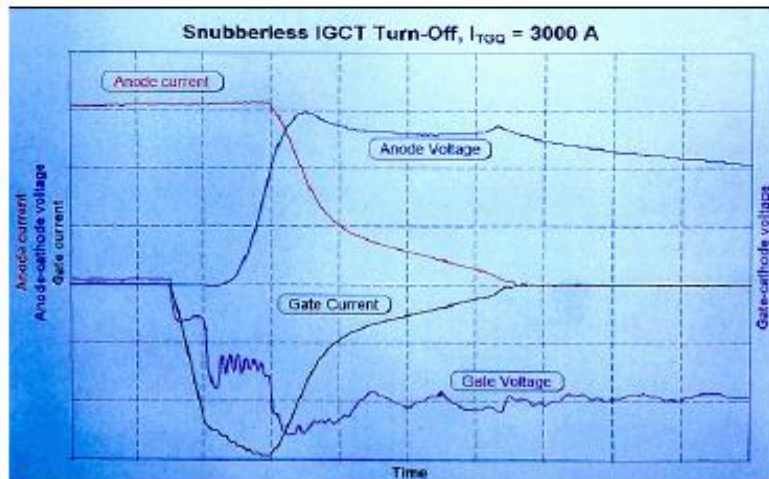
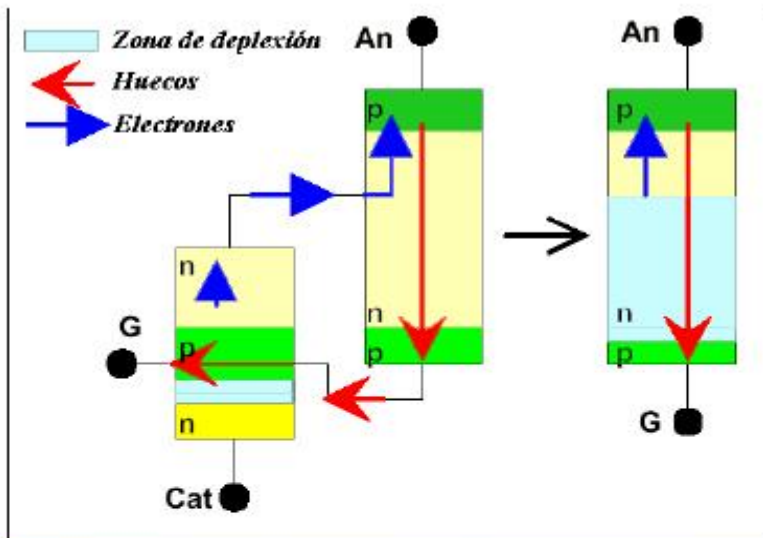


GTO y Diodo de la misma tensión de ruptura. Para integrarlos en la misma oblea, hay que hacer el diodo más ancho $\Rightarrow$ **Más pérdidas**



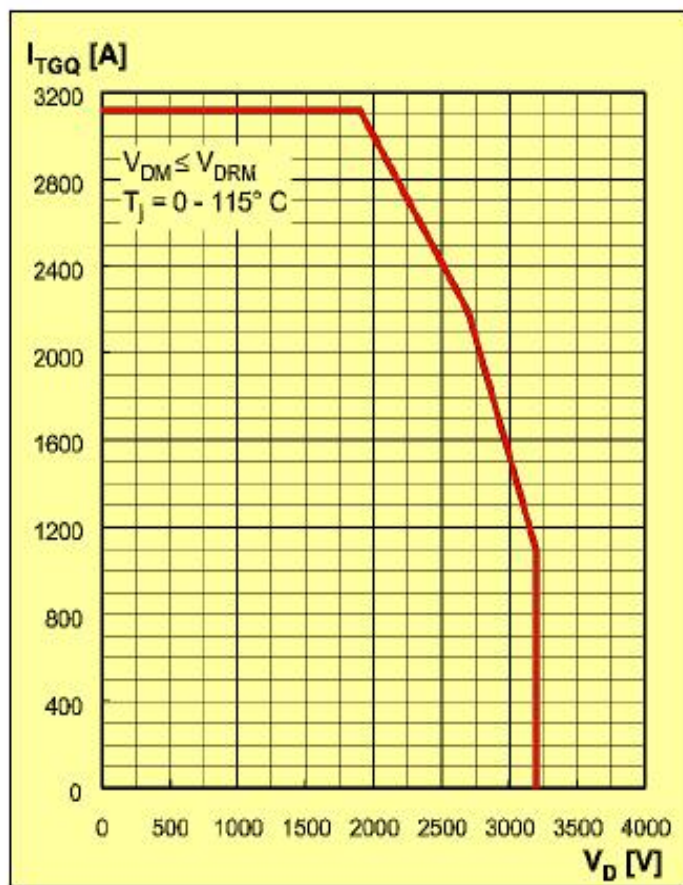
- IGCT y Diodo de la misma tensión de ruptura. **Se integran sin problemas.**
- Se suprimen los cortocircuitos anódicos, se sustituyen por una capa anódica "transparente" a los electrones (emisor del transistor pup muy poco eficaz $\Rightarrow \alpha_1$ muy pequeña. Esto permite hacer un dispositivo PT $\Rightarrow$ más estrecho con **menores pérdidas en conducción.**
- Se mejora el diseño de la puerta (muy baja inductancia) $\Rightarrow 4.000 \text{ Amp}/\mu\text{s}$ (con una tensión Puerta-Cátodo de sólo 20V). Apagado muy rápido $\Rightarrow$ **menores pérdidas en conmutación.**

FUNCIONAMIENTO DEL IGCT



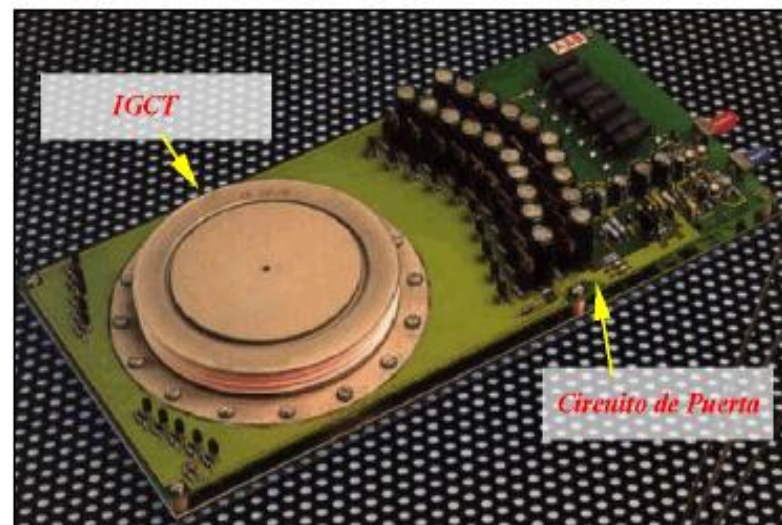
- En el IGCT, se consigue transferir **TODA** la corriente catódica a la puerta rápidamente, de forma que la unión catódica queda casi instantáneamente polarizada inversamente y el apagado del SCR queda reducido al corte del transistor npn ⇒ **No es necesario un amortiguador de apagado.**
- La **ganancia de puerta será 1** ya que toda la corriente anódica se transfiere a la puerta.

ZONA DE OPERACIÓN SEGURA DEL IGCT



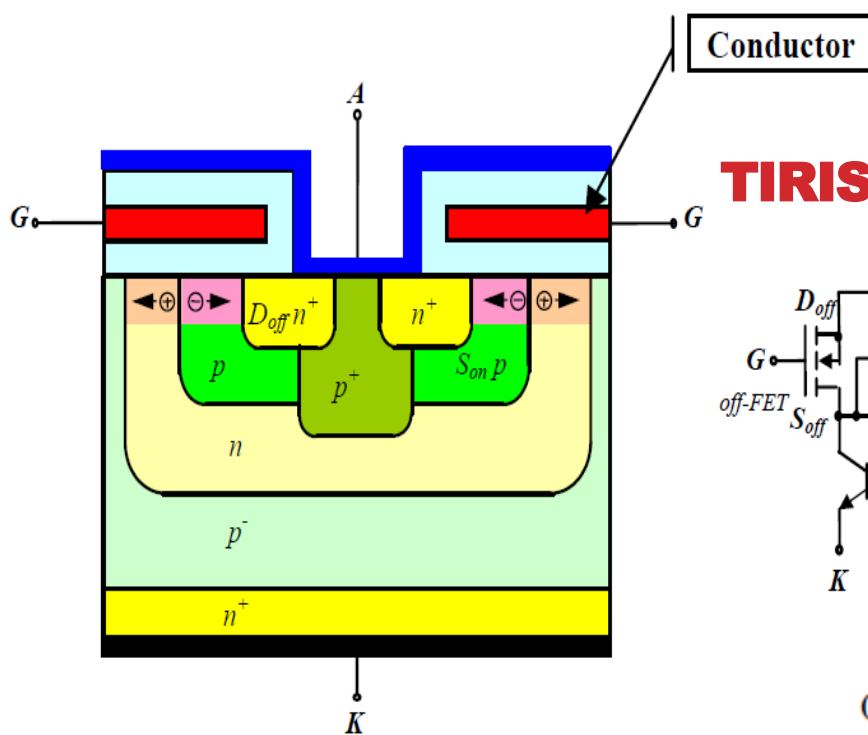
Ejemplo de zona de operación Segura de un IGCT.
(Análoga a la de un BJT)

MODULO CON UN IGCT



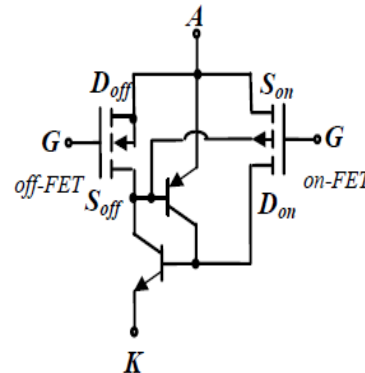
4.500V, 3.600Amp. Diámetro Oblea: 120 mm



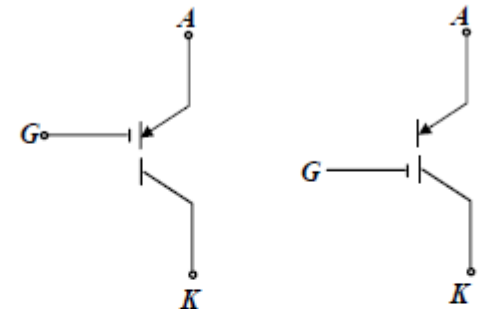


a)

TIRISTOR CONTROLADO POR PUERTA MOS: MCT



(a) Sección Transversal del p-MCT. (b) Circuito Equivalente

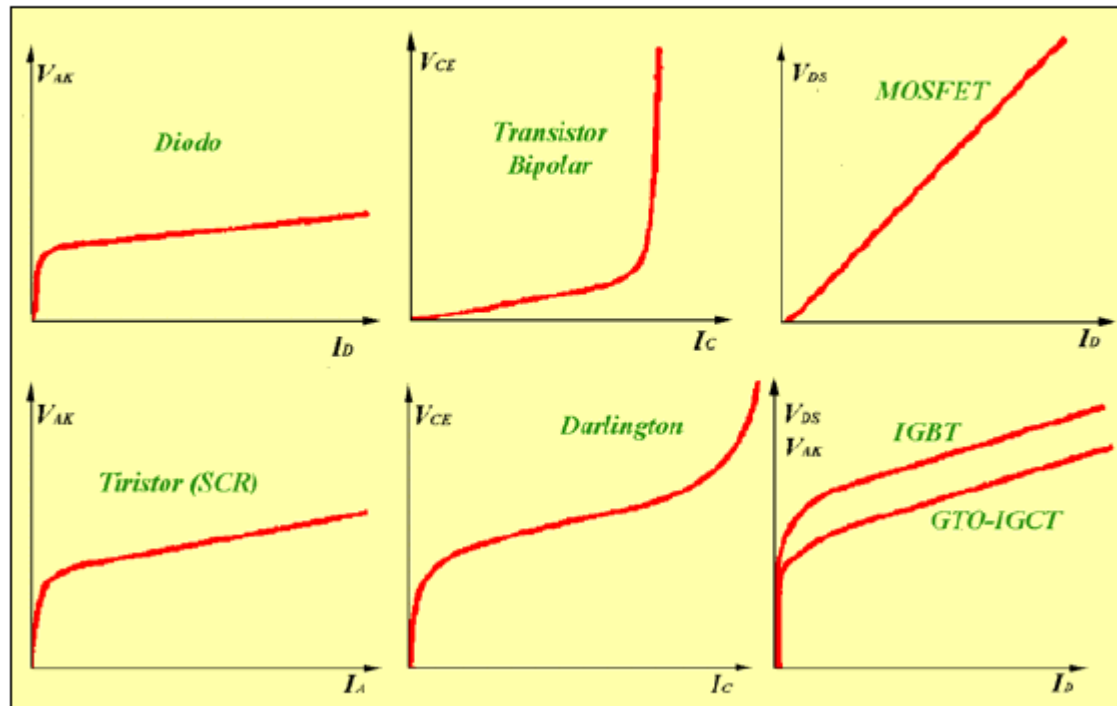


Símbolos del MCT: a) p-MCT

b)

- Estructura formada por un SCR y dos transistores MOS (uno para encenderlo y otro para apagarlo) ⇒ **Estructura compleja**, con muchos requerimientos contradictorios.
- Comenzaron las investigaciones en 1992, en la actualidad se han **abandonado** al no poder alcanzar potencias elevadas y no ser competitivo con el MOS en bajas potencias (frecuencia menor y mayor complejidad de fabricación ⇒ mayor costo).

COMPARACIÓN ENTRE LOS DISPOSITIVOS DE POTENCIA



Comparación de la caída de tensión en conducción.

MOS

- Fácil de controlar
- Velocidad
- Bajo coste (V<150V)
- Salida lineal

- Alto coste/kVA (V>300V)

IGBT

- Área de silicio /kVA
- Fácil de controlar
- No "Snubber"

- Caída en conducción
- f_{max} 50kHz

SCR

- Área de silicio /kVA
- Tensiones y corrientes muy altas

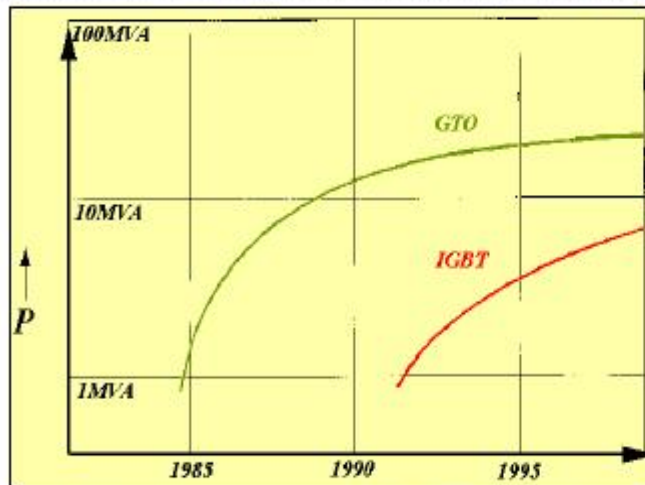
- No se apaga desde la puerta

GTO

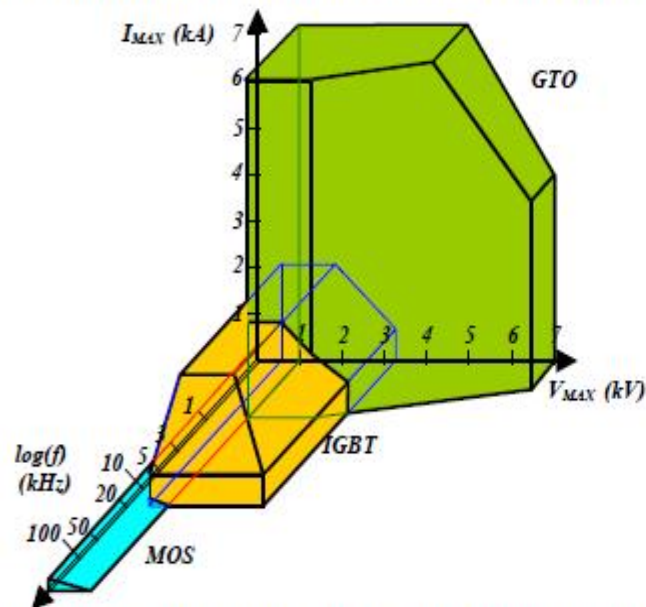
- Muy alta tensión
- Área de silicio /kVA

- Circuito de puerta
- Pérdidas en Conmutación
- "Snubbers"

COMPARACIÓN ENTRE DISPOSITIVOS DE POTENCIA

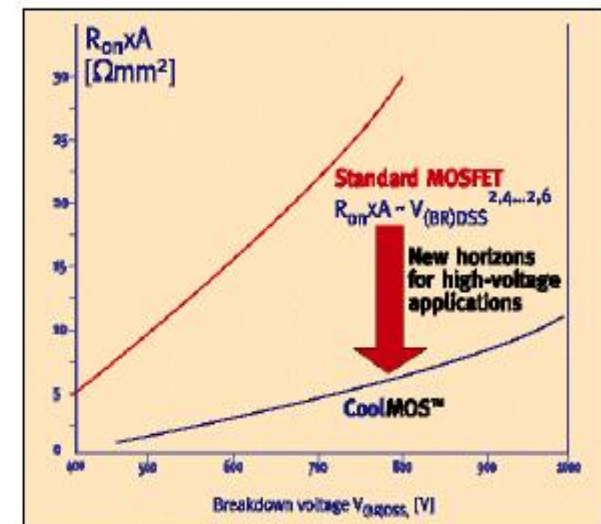
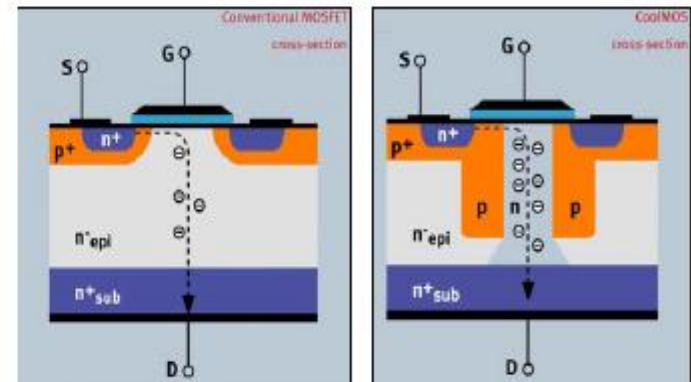


Evolución de la máxima potencia controlable con GTO e IGBT. (Fuente ABB)



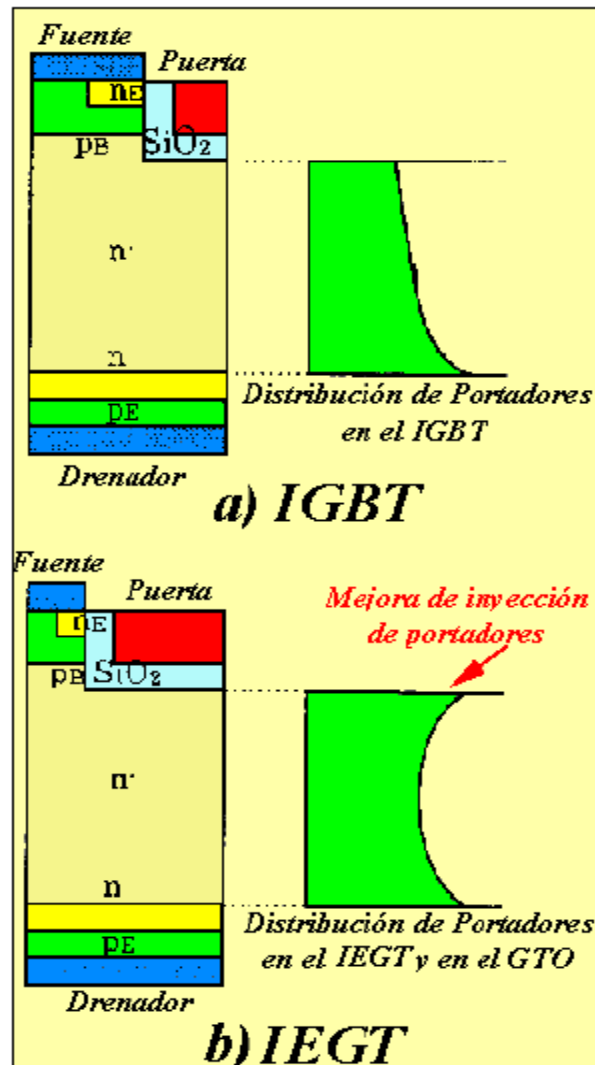
Máximas tensiones, corrientes y frecuencias alcanzables con transistores MOS, IGBT y GTO

ULTIMAS TENDENCIAS EN LA FABRICACIÓN DE LOS DISPOSITIVOS DE POTENCIA: COOL-MOS



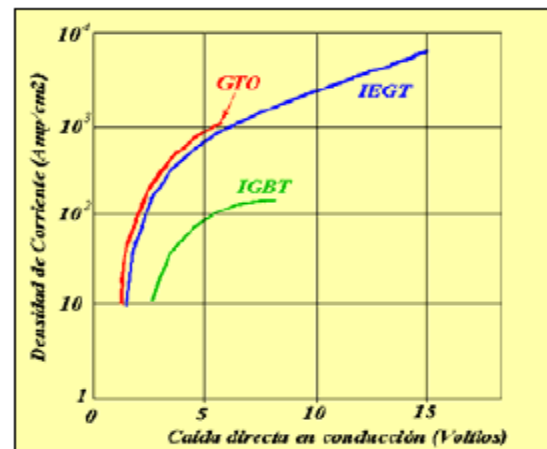
- Consiguen que la resistencia en conducción **crezca casi linealmente** con la tensión de ruptura del dispositivo en vez de crecer con una potencia 2.6. Esto los hace interesantes para **tensiones altas** (600 a 1500Voltios).
- Existen comercialmente (Infineon).

ULTIMAS TENDENCIAS EN LA FABRICACIÓN DE LOS DISPOSITIVOS DE POTENCIA: IEGT



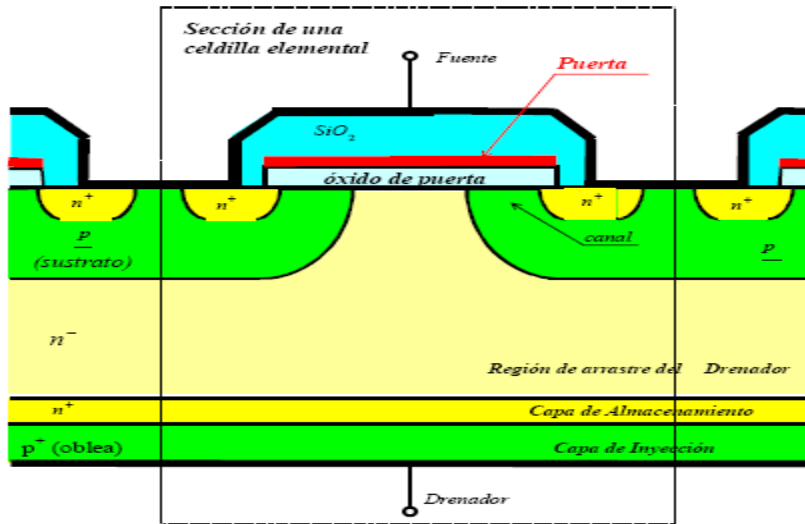
Injection Enhanced Gate Thyristor: IEGT

- La razón por la que la caída en conducción de un SCR o GTO es menor que en el IGBT radica en la **doble inyección de portadores** (desde el cátodo y desde el ánodo).
- En el IGBT la inyección desde la fuente es muy limitada.
- En el IEGT, se consigue que la capa de fuente tenga una eficiencia muy alta (optimizando los perfiles de los dopados)

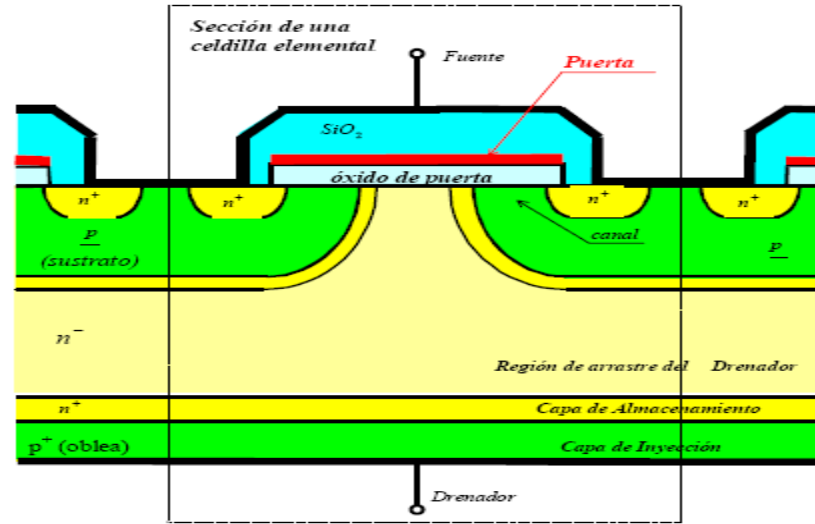


- La caída en conducción puede ser comparable a la del GTO para los dispositivos existentes de 4.500V y 1.500Amp.
- En investigación (Toshiba)
- Existen variantes (HiGT Hitachi)

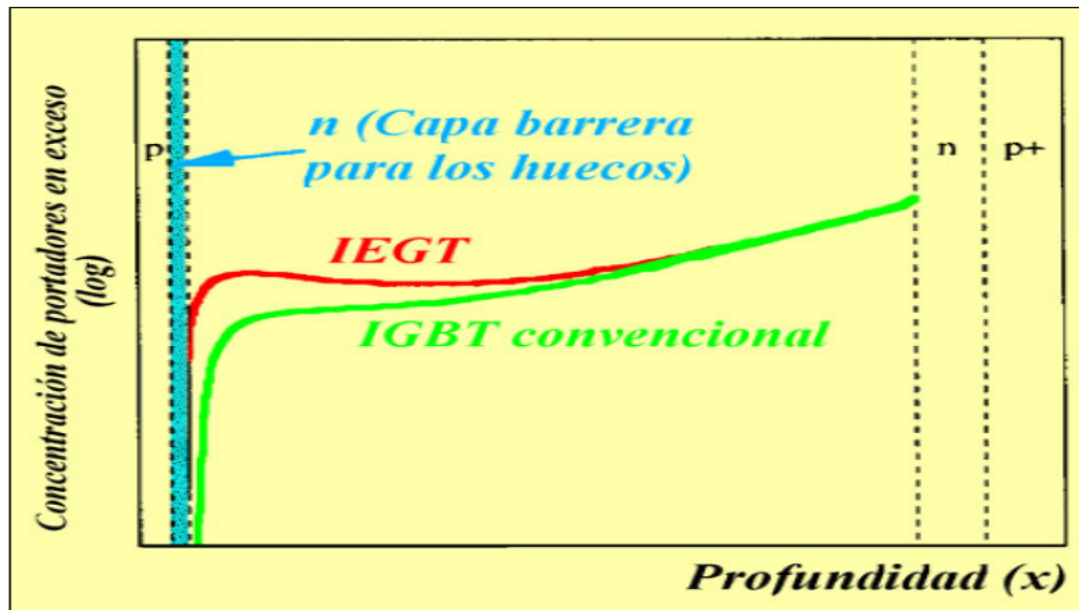
ULTIMAS TENDENCIAS EN LA FABRICACIÓN DE LOS DISPOSITIVOS DE POTENCIA: HiGT



a) IGBT

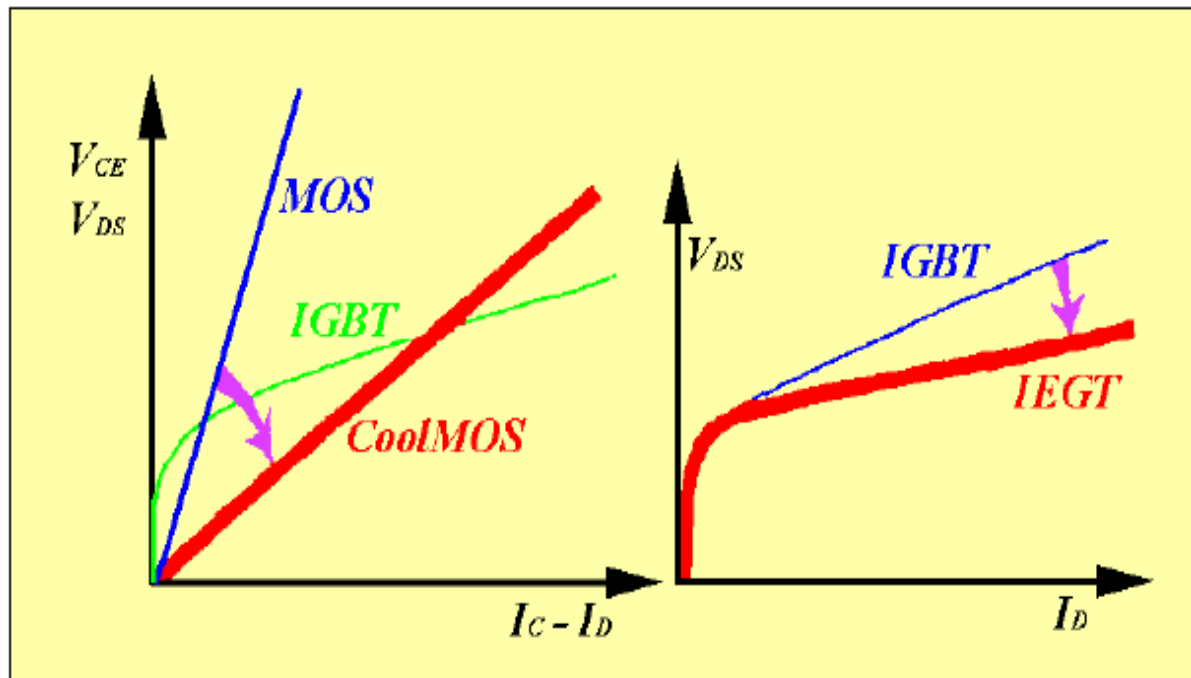


b) HiGT (Hitachi)



El efecto es parecido al obtenido en el IEGT.

***ULTIMAS TENDENCIAS EN LA FABRICACIÓN DE
LOS DISPOSITIVOS DE POTENCIA: COMPARACIÓN
ENTRE LOS DISPOSITIVOS NUEVOS Y LOS
CONSOLIDADOS***



Comparación de la caída en conducción de dispositivos nuevos y consolidados



Sabio es
quien aprende
de todos.

CONTINUA..... PARTE II